



Universitat de Girona
Escola Politècnica Superior

Projecte/Treball Final de Carrera

Estudi: Enginyeria Tècn. Ind. Electrònica Ind. Pla 1994

Títol:

Disseny d'un circuit analògic reconfigurable

Document: 1. Memòria

Alumne: Miquel Mayà Soqueiro

Director/Tutor: Carles Pous Sabadí
Departament: Electrònica, Informàtica i Automàtica
Àrea: ESA

Convocatòria (mes/any): setembre 2008

INDEX

INDEX.....	1
1 INTRODUCCIÓ	1
1.1 Antecedents	2
1.2 Objecte.....	5
1.3 Especificacions i abast.....	5
2 PROCEDIMENTS DE REALITZACIÓ DEL PROJECTE	7
2.1 Cablejat reconfigurable	7
2.1.1 Possibilitats d'implementació.....	8
2.1.2 Matriu d'interruptors digitals	14
2.1.3 Prototip de la matriu reconfigurable.....	33
2.1.4 Resultats del prototip de la matriu reconfigurable	36
2.2 Condensadors programables.....	43
2.2.1 Prototip de condensadors programables.....	49
2.2.2 Resultats del prototip de condensadors programables	51
2.3 Resistències programables.....	54
2.3.1 Prototip de resistències programables	62
2.3.2 Resultats del prototip de resistències programables.....	64
2.4 Interfície de programació	72
2.4.1 Habilitar un dispositiu per poder-lo programar utilitzant la interfície.....	80
2.4.2 Programació dels condensadors programables utilitzant la interfície	83
2.4.3 Programació de les resistències programables utilitzant la interfície	86
2.4.4 Programació de la matriu reconfigurable utilitzant la interfície	87
2.4.5 Prototip de la interfície de programació.....	89
2.5 Resultats del CARdi (Circuit Analògic Reconfigurable digitalment).....	91
3 RESUM DEL PRESSUPOST	101
4 CONCLUSIONS	102
5 RELACIÓ DE DOCUMENTS.....	104
6 BIBLIOGRAFIA.....	105

1 INTRODUCCIÓ

En l'actualitat, l'electrònica digital s'està apoderant de la majoria de camps de desenvolupament, ja que ofereix un gran ventall de possibilitats que permeten fer front a gran quantitat de problemàtiques. Poc a Poc s'ha anat prescindint el màxim possible de l'electrònica analògica i en el seu lloc s'han utilitzat sistemes microprocessats, PLDs o qualsevol altre dispositiu digital, que proporciona tot una sèrie de beneficis enlluernadors davant la fatigosa tasca d'implementar una solució analògica.

Tot i aquesta tendència, és inevitable la utilització de l'electrònica analògica, ja que el món que ens envolta és l'entorn en el que han de proporcionar servei els diferents dissenys que es realitzen, i aquest entorn no és discret sinó continu (excloem el tercer pis del P-4, departament d'informàtica). Partint d'aquest punt ben conegut hem de ser conscients que com a mínim els filtres d'entrada i sortida de senyal juntament amb els convertidors D/A A/D mai desapareixeran.

És cert que en l'actualitat es tendeix també a inserir aquests blocs en els propis integrats, descarregant així les tasques de disseny dels que han d'utilitzar aquests sistemes digitals. Això no vol dir que ja no existeixi l'electrònica analògica, vol dir que el problema es trasllada a les grans empreses que creen aquests integrats híbrids capaços de capturar i tractar una senyal en temps real. Degut a que el principal factor que tenen en compte aquestes empreses és econòmic, i a que és precisament l'apartat analògic el que requereix més esforç i per tant diners, apareix una creixent necessitat de desenvolupar eines de diagnòstic que permetin comprovar de forma eficient la validesa dels integrats que es fabriquen.

Encara que hi ha mètodes de test de circuits digitals extrapolables al test de circuits analògics, aquests últims també tenen els seus propis mètodes, que encara que siguin molt semblants, van acompanyats de certes diferències o factors a tenir en compte. Aquestes són entre d'altres:

Els circuits analògics han de ser testejats per a complir unes determinades especificacions, no només el fet de veure si fallen o no. Això produeix una gran varietat de modes de falles a detectar que complica l'algorisme de diagnosi.

La gran diversitat de metodologies que utilitzen els enginyers per a dissenyar circuits analògics complica la tasca del procés de test. El disseny de circuits digitals es més sistemàtic.

Els sistemes analògics sovint són no lineals i amb soroll, que junt amb les toleràncies dels components, fan que les tècniques determinístiques moltes vegades no siguin suficients.

La distribució estadística de les falles no es coneguda amb precisió. Per tant els mètodes probabilístics també tenen inconvenients a l'hora de ser portats a la pràctica.

Tots aquests factors fan que el test de circuits analògics sigui més complexe. Traduït a un llenguatge empresarial: "Implica un cost més elevat".

El procés per a la realització d'un test d'un circuit consisteix en aplicar-l'hi unes determinades excitacions, i analitzar la resposta obtinguda. Serà doncs primordial per al test tenir unes característiques adients d'aquests senyals, quins punts del circuit cal escollir on aplicar-los, a quins cal mesurar les respostes, quants punts de test seran necessaris, amb quin ordre cal aplicar els senyals per a minimitzar el temps de test,...Tots aquests paràmetres seran escollits en funció del tipus de falla que es el vulgui detectar.

És en aquest apartat on el nostre projecte desenvoluparà un paper protagonista, ja que serà la eina que ha de permetre obtenir les diferents senyals característiques d'un determinat circuit, per posteriorment realitzar els tests que determinaran si es compleix el rang de correcte funcionament, i en cas de no complir, poder concretar quin paràmetre és el causant del defecte.

1.1 Antecedents

Són dos els projectes que s'han desenvolupat amb anterioritat i que segueixen una mateixa línia de recerca i estudi.

El primer és el projecte final de carrera desenvolupat per Josep Riera i Carreras denominat "Aplicació de diversos mètodes de test a un filtre biquadràtic, utilitzant l'entorn LabWindows-

GPIB", realitzat el febrer del 2000. En aquest projecte es va desenvolupar una placa de circuit imprès on es disposava d'un filtre biquadràtic per simular falles. Aquesta placa no tenia soldats els condensadors ni les resistències, sinó que en el seu lloc hi tenia diversos sòcols connectats a uns Dip-switchs tal i com s'observa en la figura 1.

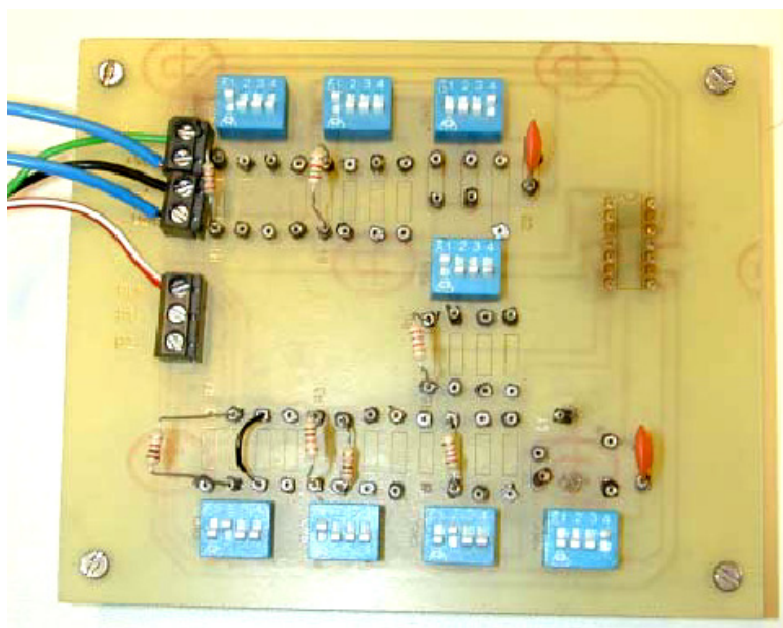


Figura 1. Placa desenvolupada en el primer projecte.

Aquesta configuració permetia poder disposar a l'hora de diferents valors de components actuant només sobre els Dip-switchs, i també simular falles de curtcircuit o circuit obert. Amb aquesta primera placa es varen poder realitzar tot un seguit de proves de forma més còmode i ràpida.

Amb l'ús d'aquesta primera placa es van fer evidents tota una sèrie d'inconvenients, la problemàtica més gran era que per poder realitzar les proves desitjades es feia necessari un gran assortiment de resistències i condensadors, a més d'haver de fer tot un conjunt de càlculs per saber quins paral·lels donaven com a resultat el valor de component que es necessitava. Un altre inconvenient important eren els sòcols mecànics a pressió, que amb el temps es deterioraven i acabaven per trencar-se, fent necessària la seva substitució.

Amb la finalitat de millorar els avantatges que ofería aquella primera placa (permetre realitzar proves amb diferents valors de components de forma àgil), Va néixer el segon projecte portat a terme per Carles Herrero Gassiot anomenat "Disseny d'un simulador de falles hardware per a circuit analògic" realitzat al febrer del 2003, el gran avantatge que comporta envers el projecte anterior és que utilitza components programables, permetent configurar els valors dels components del filtre biquadràtic a través d'un PC utilitzant la tarja d'adquisició de senyal PCI-6071-E de National Instruments.

En la figura 2 es mostra l'aspecte del disseny realitzat. Aquest muntatge reconfigurable no necessita cap component extern ni cap mena de manipulació mecànica, i permet realitzar una sèrie d'adquisicions de senyal per diferents valors o marges de components de forma totalment automàtica a través del PC, fet molt útil si el que es desitja és capturar les diferents senyals que s'obtenen al fer variar en un determinat increment els valors dels diferents components. D'aquesta manera, amb aquest segon projecte es poden obtenir unes senyals característiques del filtre biquadràtic per determinats valors de components que permeten analitzar i desenvolupar eines de test de circuits analògics.

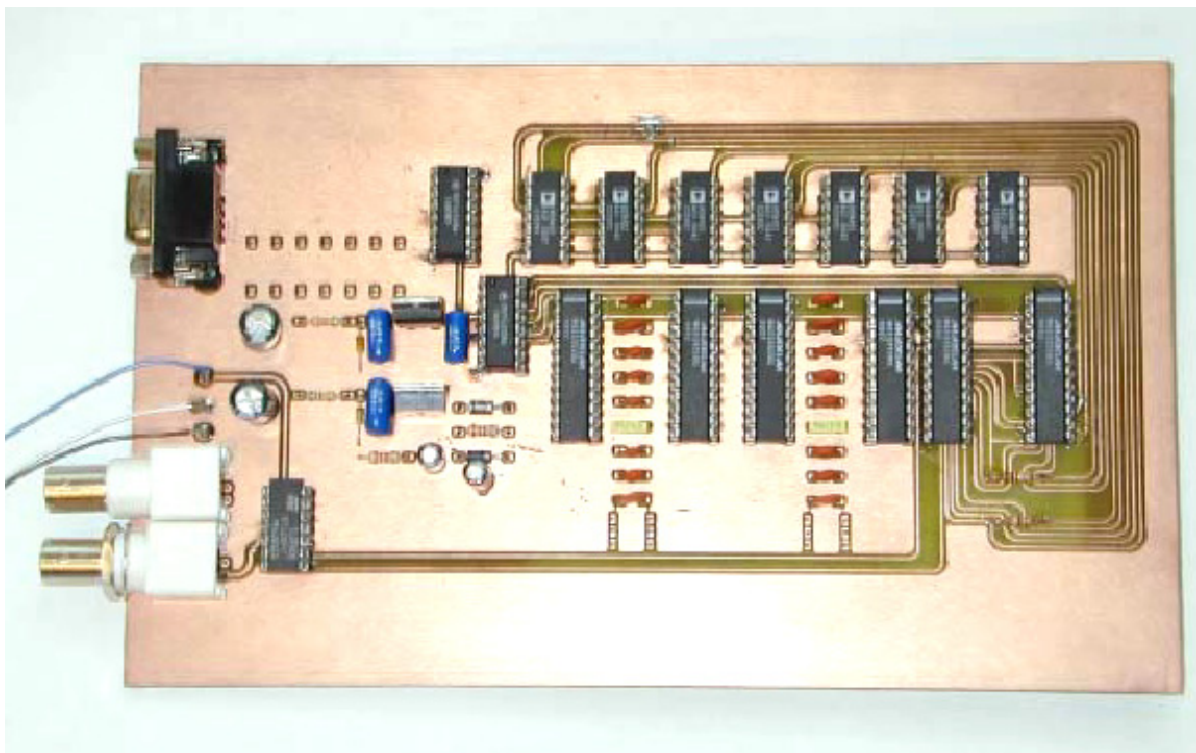


Figura 2. Placa desenvolupada en el segon projecte.

L'execució d'aquesta placa es va fer possible gràcies a la sortida al mercat d'uns nous dispositius anomenats interruptors digitals, aquests realitzen la mateixa tasca que desenvolupaven els "Dip switches", amb l'avantatge de ser un component d'estat sòlid que permet manipular els diferents interruptors que conté a través de senyals elèctrics. Amb aquesta tecnologia es realitzen també els potenciòmetres digitals, aquests estan formats per un conjunt de resistències en sèrie, on entre cada resistència hi ha un interruptor digital que al tancar-lo es connecta a la pota que fa de cursor. Els extrems de la sèrie de resistències són els terminals del potenciòmetre.

1.2 Objecte

El propòsit del nostre projecte és eixamplar els horitzons establerts per el projecte anterior seguint la mateixa filosofia. Es tracta de dissenyar un hardware que també permeti ser reconfigurat a través d'un PC, permetent realitzar adquisicions automàtiques sense necessitat d'intervenció, però que a diferència del projecte anterior no estigui supeditat a un model de circuit preestablert.

Així doncs, el que es vol dissenyar com s'indica en el títol del projecte, és un circuit analògic reconfigurable, que permeti implementar els circuits analògics més usuals, com podrien ser els diferents models de filtres bàsics.

1.3 Especificacions i abast

Per poder assolir els objectius, en el projecte s'hauran de realitzar les següents tasques:

Implementar un determinat nombre mínim de components programables, en funció dels diferents circuits que es desitgen programar.

Dissenyar un cablejat d'interconnexió totalment reconfigurable amb el que s'han d'entrellaçar tots els components i permetre la captura del senyal en qualsevol dels punts d'interconnexió.

Realitzar una interfície que permeti programar tots els dispositius a través del port digital del que disposa la tarja d'adquisició de National instruments que s'utilitza al laboratori.

Un cop realitzades i assemblades totes aquestes tasques, el conjunt haurà de permetre ser reconfigurat per tal de funcionar com qualsevol tipus de filtre bàsic, amb la particularitat de permetre l'adquisició del senyal pertanyent a qualsevol dels nodes que formin part del circuit i amb la possibilitat de reconfigurar tant el valor d'un determinat component com la totalitat del circuit i la seva estructura de forma totalment digital.

2 PROCEDIMENTS DE REALITZACIÓ DEL PROJECTE

Per tal de portar a terme el projecte amb coherència la primera tasca va ser la de planificació global de les diferents parts que havien d'acabar integrant tot el conjunt del projecte.

El primer punt que es va plantejar va ser la modularitat. Donat que portar a terme tot el projecte com una sola placa no es va considerar viable, ja que en el projecte anterior es donava la particularitat que el circuit estava definit i es disposava dels rangs de valors necessaris i fins i tot així el circuit resultant va ser de dimensions considerables.

Així doncs es va decidir dividir el projecte en diferents circuits, d'aquesta forma es poden desenvolupar completament de forma individual i comprovar el correcte funcionament aïllat, per posteriorment realitzar l'assemblatge i comprovar el funcionament global programant un circuit que utilitzi totes les parts.

En els apartats següents es troben documentats els diferents circuits impresos que s'han realitzat amb tota la informació necessària per entendre tant les característiques de cadascun d'ells, com les decisions preses en els diferents aspectes de disseny i desenvolupament dels mateixos.

2.1 Cablejat reconfigurable

Donat que la finalitat principal del nostre projecte és permetre programar diferents circuits analògics en un mateix entorn hardware, el punt més crític a tenir en compte és la forma com s'implementarà aquesta part de hardware destinada a emular el cablejat, ja que es tracta de donar resposta a una qüestió que es planteja per primer cop i per la qual no hi ha un conjunt de mètodes dels quals se n'ha de seleccionar el millor. En aquest cas s'ha de portar a terme una recerca que permeti determinar quines possibilitats són vàlides per la nostre problemàtica.

2.1.1 Possibilitats d'implementació

Després de buscar les possibilitats que oferien les últimes novetats en el camp dels dispositius analògics programables, es va observar que hi havia uns dispositius al mercat anomenats FPAAs (Field Programmable Analog Array), també anomenats FPAD(Field Programmable Analog Device).

Algun fabricant els cataloga com " els FPGA analògics". Idealment, el principal avantatge d'aquests dispositius és que a través dels CABs (configurable analog blocs) permeten implementar un circuit analògic sense la necessitat de components externs, podent reconfigurar-los tantes vegades com es desitgi o inclús modificar els valors dels components en un dels CABs mentre els altres segueixen en funcionament.

A la Universitat de Girona ja s'ha treballat amb aquests tipus de dispositius i es disposa d'un kit de desenvolupament de la casa ZETEX, per aquest motiu va ser el primer fabricant que ens va interessar. La seva corresponent família d'FPAAs s'anomena TRAC (Totally Reconfigurable Analog Circuit). Com a característiques podríem esmentar que en el cas del TRAC es disposa de l'ample de banda més gran del mercat (fins 4Mhz), el dispositiu concret que s'ha observat és el TRAC020LH, aquest conte 20 CABs disposats en sèrie, cadascun d'aquests permet programar-lo amb una determinada funció senzilla del tipus suma, negat, logaritme, antilogaritme, rectificador i auxiliar.

L'inconvenient més gran que presenta aquest dispositiu és que per realitzar les funcions de derivar, integrar i atenuar s'ha de configurar el bloc anterior com a auxiliar per tal d'utilitzar els seus pins per col·locar components externs tal i com s'observa en la figura 3.

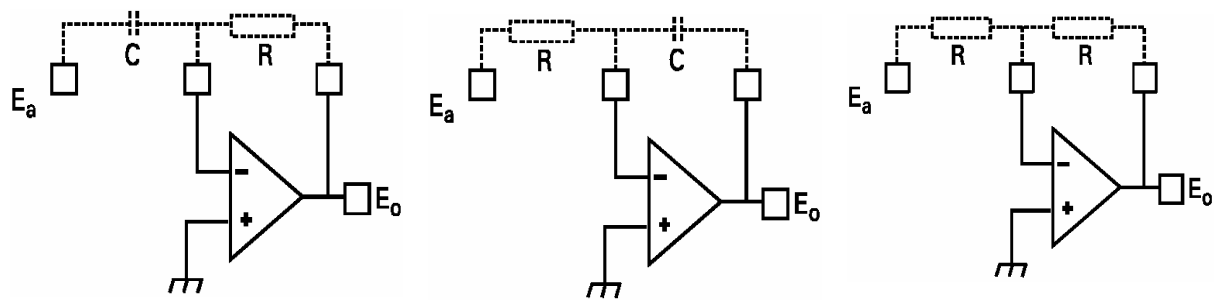


Figura 3. Funcions del TRAC segons els components externs connectats.

El fet que el TRAC necessiti components externs minimitza considerablement el ventall de possibilitats que idealment comporta un FPAA, ja que si realitzes una configuració amb components externs es perd tota la flexibilitat que dona la possibilitat de reprogramació, quedant així limitat al hardware dissenyat.

Després d'una acurada recerca per Internet es troben altres fabricants que també treballen amb aquest tipus de dispositius, Anadigm és el que més destaca, ja que: treballa exclusivament amb FPAAs, té una web totalment actualitzada i molt material de consulta. La seva filosofia és diferent a la observada en els dispositius de Zetex, els dispositius d'Anadigm també estan constituïts per CABs, però no estan cablejats entre ells ni tampoc amb les sortides, en el moment que programes una funció no utilitzes tot un CAB, sinó que només utilitzes alguns dels seus components, permetent així implementar una altra funció amb els components que queden lliures. El que s'ha d'esmentar dels dispositius d'Anadigm és que disposen només de 2 o 4 d'aquest tipus de CABs, ja que s'utilitzen de forma molt més optimitzada.

Un cop baixat el software de programació (AnadigmDesigner2) es veu clarament la superioritat davant el software de Zetex (TRAC), tant a nivell d'interfície com de propietats i ajuda. Després de treballar-hi una estona hi han una sèrie de factors que criden l'atenció, i el primer és potser el gran nombre de funcions que permet implementar, tal i com s'observa en la figura 4.

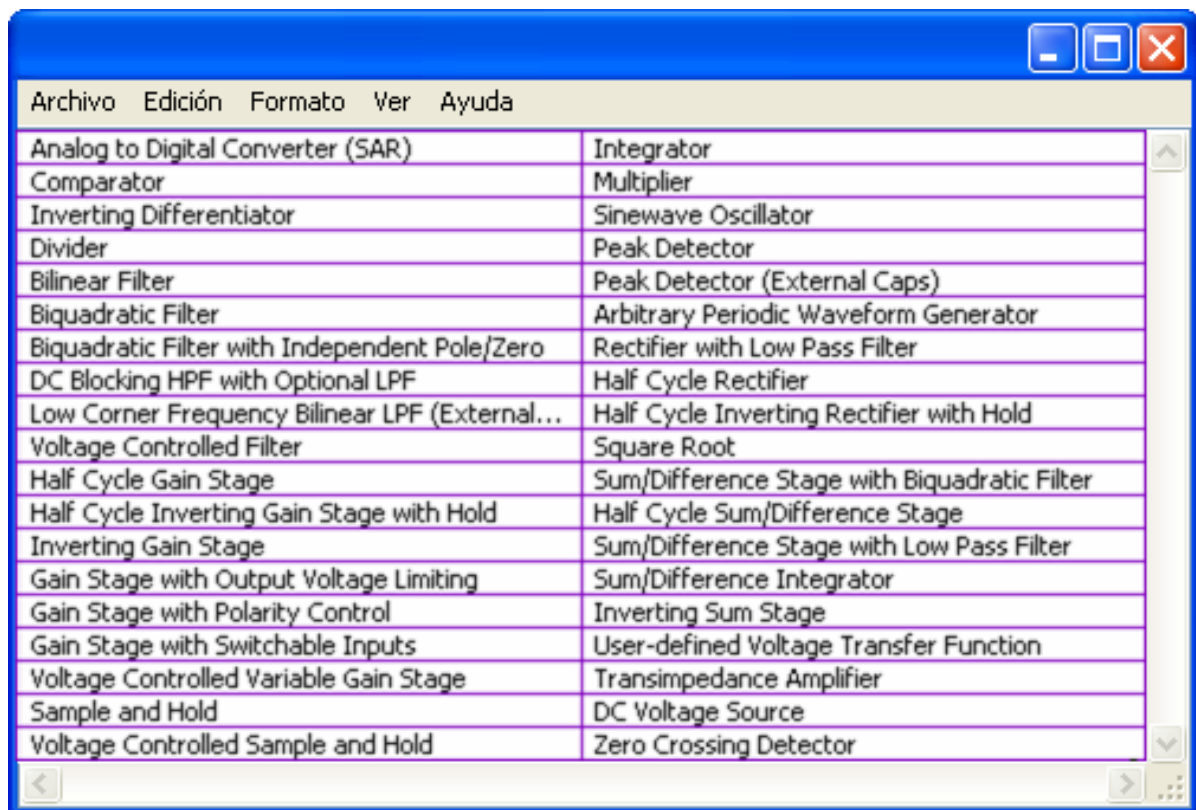


Figura 4. Finestra del software AnadigmDesigner2.

El segon fet que crida l'atenció és la facilitat a l'hora d'especificar la resposta d'una funció, simplement escollint els valors de les diferents constants dins els rangs que el programa, a través de les pròpies macros, determina. Però potser el més agraït, és l'ajuda, que al llarg de les diferents finestres sempre està present i dona informació detallada en cada situació sobre les diferents possibilitats a l'abast de l'usuari, tal i com s'observa en la figura 5.

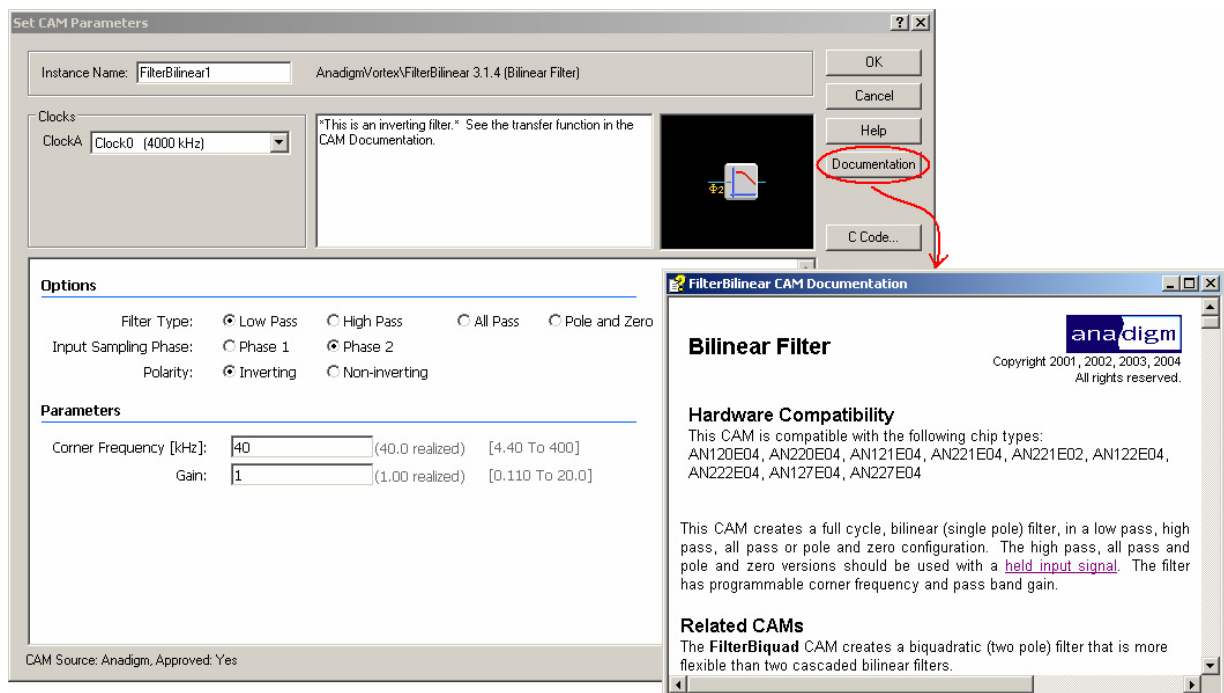


Figura 5. Finestra de configuració i ajuda del software AnadigmDesigner2.

Un cop vist el dispositiu, i tenint en compte les nostres necessitats ens adonem que tenim un gran avantatge respecte el dispositiu anterior, la flexibilitat que suposa el fet de no necessitar components externs, però continuem arrossegant un dels inconvenients, el programa no ens dona la possibilitat d'una programació directa a nivell de components, sinó que com en el cas anterior és tracta d'un programa a nivell de funcions (tot i que siguin de molt més alt nivell i molt més flexibles), per tant no s'adapta a les nostres necessitats de la forma que desitjaríem perquè un cop determines la funció que vols programar i els seus paràmetres, el software no et mostra un esquemàtic amb valors de components que puguis variar, només et mostra la funció com un icona amb les entrades/sortides i la única reconfiguració que permet és la de canviar els paràmetres de la funció ingressats inicialment.

L'últim dels fabricants és Lattice Semiconductors, molt reconegut en l'àmbit de l'electrònica digital. La seva família d'FPAA's s'anomena ispPAC (in-sistem-programing Programmable Analog Circuit). A la seva web s'hi troba gran quantitat d'informació actualitzada, després de revisar els diferents dispositius de la família i les corresponents particularitats optem per

mirar detingudament l'ispPAC10, concebut per dissenyar filtres actius i amplificadors d'instrumentació entre d'altres.

El software de programació s'anomena PAC-Designer i està totalment actualitzat, disposa d'una ajuda bastant pràctica, tot i que la interfície és molt simple. Després de treballar-hi una estona destaca la senzillesa amb que es pot realitzar un circuit, no té un ventall tan ampli de possibilitats com el software de la casa Anadigm, però les poques opcions de que disposa són molt útils. Un punt crític que crida l'atenció tal i com s'observa en la figura 6 i que es pot observar en la figura 6, és que els CABs ja estan pre-cablejats, i per tant la flexibilitat a l'hora d'implementar segons quins circuits queda truncada, havent d'adaptar-se a la estructura establerta.

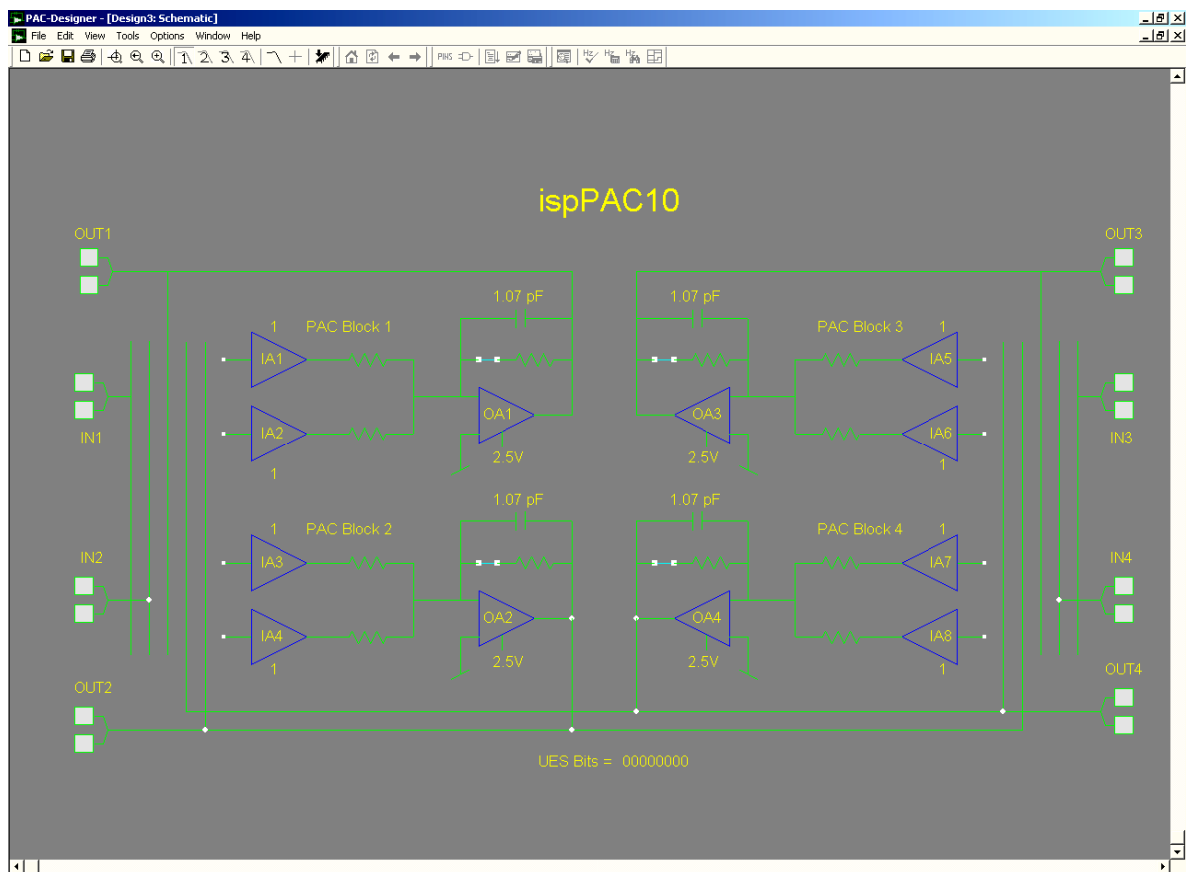


Figura 6. Interfície del software de Lattice per programar l'ispPAC10.

El software de Lattice en la seva interfície mostra un esquema a nivell de components, però no tots són programables, les resistències tenen un valor fixat de 250K Ω , els condensadors

tenen un rang de 128 valors des d'1pF a 68pF, els amplificadors permeten variar el seu guany entre -10 i +10 en increments unitaris i les connexions només permeten un nombre molt limitat d'unions.

Després de realitzar aquest petit estudi sobre FPAA's disponibles al mercat podem concretar que el ventall d'aplicació d'aquests components és realment ampli i que permeten realitzar dissenys amb tasques que fins el moment només permetien ser implementades amb els DSP, i tot i que en un principi podia semblar que aquests dispositius podrien formar part del nostre projecte, ara podem afirmar que no tenen un funcionament adequat per satisfer les nostres necessitats i que per tant s'ha de buscar un altre mitja reconfigurable que permeti un entorn a nivell de circuit esquemàtic i modificació de valors de components.

Partint del fet que per realitzar els condensadors s'utilitza un conjunt d'interruptors digitals, es va plantejar utilitzar aquests elements per realitzar la interconnexió dels diferents components, el problema resideix en que per poder realitzar els circuits desitjats era necessari un gran nombre d'aquests dispositius.

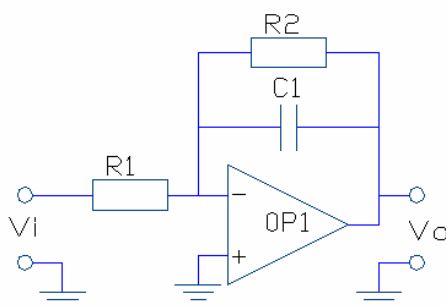
Al mercat es troben infinitat d'enormes matrius de commutació de senyals analògics destinats a la telefonia, dades i aplicacions d'àudio/vídeo, el gran problema és que per la majoria d'aquests usos és convenient que els senyals no tinguin pèrdua, per aquest motiu tots els fabricants fan més atractiu el seu producte implementant aquesta propietat en els seus dispositius. Aquestes matrius amb buffer són incompatibles amb els nostres propòsits, ja que, disposen d'un gran nombre d'entrades que es poden dirigir cap a qualsevol de les sortides (aquesta interconnectivitat és el que nosaltres necessitem) però duen el seu propi buffer, i les nostres connexions han de permetre funcionar com a entrada/sortida sense cap component actiu que afecti el senyal que hi passa. Idealment, aquests components són els interruptors digitals. Després de realitzar una recerca exhaustiva es pot concloure que hi ha molts fabricants que disposen de circuits integrats amb fins a vuit interruptors digitals, però només hi ha tres fabricants que disposin de matrius d'interruptors digitals, i aquests són: Analog Devices, Zarlink i Intersil. D'aquests tres, només un d'ells disposa de matrius de 16x16 , es tracta d'Analog Devices. Els altres dos fabricants disposen com a màxim de matrius de 16x8 interruptors digitals.

Un cop observades les diferents possibilitats, arribem a la conclusió que només amb les matrius d'interruptors es poden assolir les necessitats que se'ns presenten, i per tant seran la opció escollida.

2.1.2 Matriu d'interruptors digitals

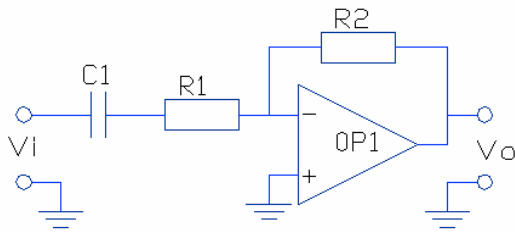
Un cop decidits a utilitzar aquests components s'haurà de realitzar tot un seguit d'estudis per determinar les diferents incògnites que es presenten. Algunes d'elles són, conèixer el nombre de components necessaris que haurà d'enllaçar el nostre cablejat reconfigurable i la forma en que s'hauran de realitzar aquests enllaços per optimitzar la utilització dels recursos. A partir d'aquestes dades es podrà determinar el nombre de matrius necessàries per fer les interconnexions.

En primer lloc s'ha realitzat un petit estudi dels diferents circuits que el nostre hardware ha de permetre programar segons les especificacions del projecte. En les figures que es mostren a continuació (figures de la 7 a la 15) tenim un recull d'aquests circuits i en les taules adjuntes s'hi reflecteixen les necessitats que aquests ens comporten. Per cadascun d'ells tindrem l'esquema i els paràmetres que són rellevants per el desenvolupament del projecte, nombre de resistències, nombre de condensadors, nombre d'amplificadors operacionals i nombre d'enllaços entre components (nodes).



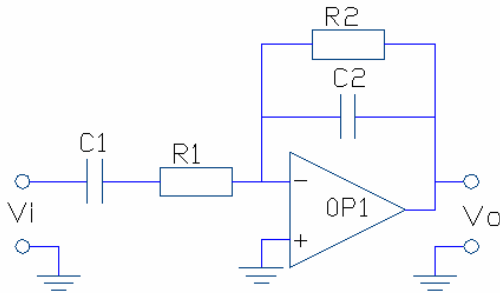
Resistències	2
Condensadors	1
Operacionals	1
Nodes	4

Figura 7. Filtre passa baixos amb guany.



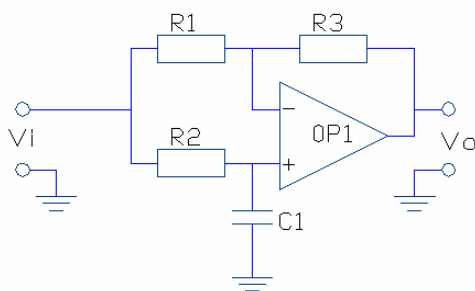
Resistències	2
Condensadors	1
Operacionals	1
Nodes	5

Figura 8. Filtre passa alts amb guany.



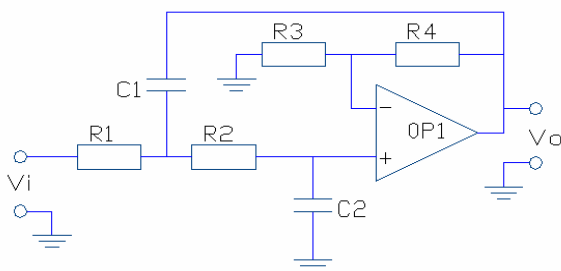
Resistències	2
Condensadors	2
Operacionals	1
Nodes	5

Figura 9. Filtre passa banda.



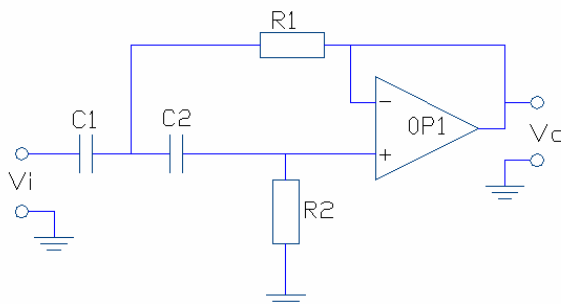
Resistències	3
Condensadors	1
Operacionals	1
Nodes	5

Figura 10. Filtre inversor de fase.



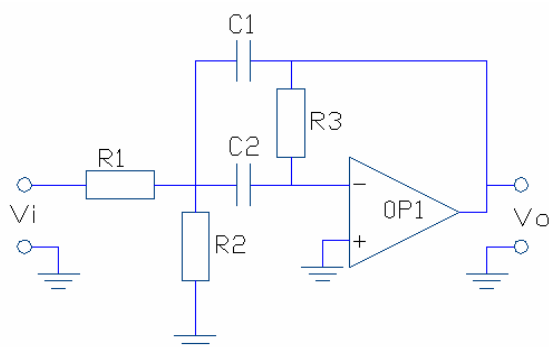
Resistències	4
Condensadors	2
Operacionals	1
Nodes	6

Figura 11. Filtre KRC passa baixos.



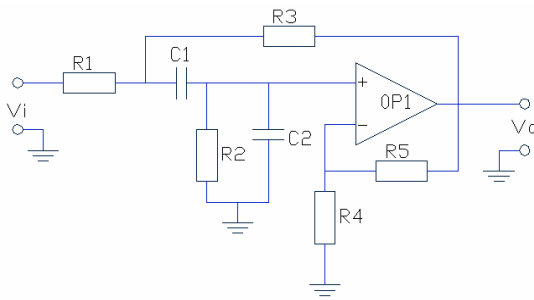
Resistències	2
Condensadors	2
Operacionals	1
Nodes	4

Figura 12. Filtre Sallen Key passa alts de guany unitari.



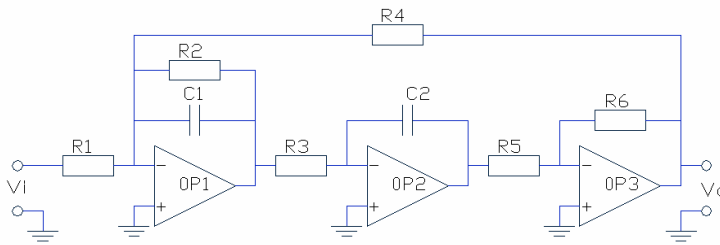
Resistències	3
Condensadors	2
Operacionals	1
Nodes	4

Figura 13. Filtre passa banda de realimentació múltiple.



Resistències	5
Condensadors	2
Operacionals	1
Nodes	6

Figura 14. Filtre Sallen Key passa banda.



Resistències	6
Condensadors	2
Operacionals	3
Nodes	8

Figura 15. Filtre biquadràtic.

A partir de les dades anteriors, agafant els màxims de cadascun dels paràmetres, obtenim les necessitats que es deriven de les especificacions del projecte, d'aquesta manera podem dir que si cobrim aquestes necessitats amb el nostre disseny, podrem realitzar indiferentment qualsevol dels circuits de les figures anteriors. Així doncs el nostre hardware ha de disposar de les característiques especificades a continuació:

Nombre mínim de resistències: 6

Nombre mínim de condensadors: 2

Nombre mínim d'amplificadors operacionals: 3

Nombre mínim de nodes(connexions): 8

Donat que es tracta de realitzar un hardware flexible, és interessant pensar en aspectes futurs i no fer curt ajustant en el disseny inicial, per aquest motiu és creu convenient donar un cert marge als requisits mínims anteriors. A continuació és mostren els requisits a partir dels quals realitzarem el disseny.

Nombre de resistències que s'implementaran: 7

Nombre de condensadors que s'implementaran: 3

Nombre d'amplificadors operacionals que s'implementaran: 3

Nombre de nodes(connexions) que s'implementaran: 10

Un cop aclarides les necessitats que ha de permetre el nostre disseny, cal tenir en compte la forma en què es duran a terme. En l'apartat actual tractem tot el relacionat amb el disseny del cablejat reconfigurable, i per tal d'optimitzar la flexibilitat d'interconnexió entre els diferents dispositius i la simplicitat a l'hora de la programació i adquisició, tal i com s'observa en la figura 16, la distribució de tots els components es realitzarà al llarg de les columnes i els enllaços amb la tarja d'adquisició (nodes) es realitzarà a través de les files.

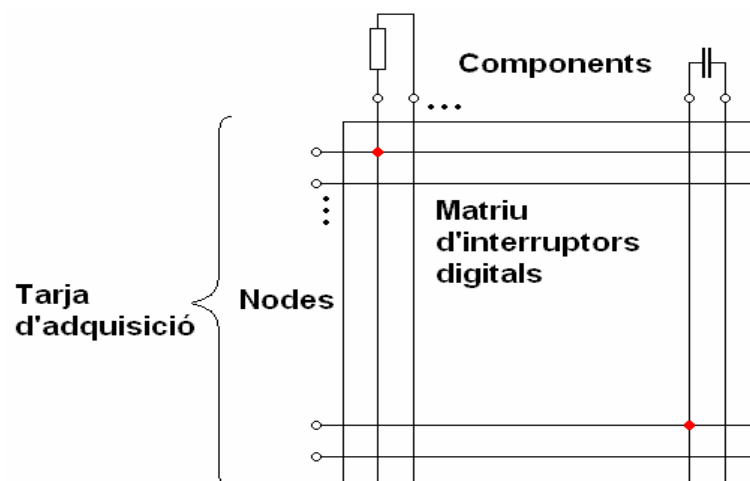


Figura 16. Disposició dels components enllaçats a la matriu de cablejat reconfigurable.

En la part superior de la matriu (columnes) es disposaran tots els components: resistències, operacionals i condensadors, mentre que les files s'utilitzaran de nodes, als quals s'enllaçaran els diferents components per conformar les connexions. Aquestes files restaran a l'hora connectades físicament a les entrades analògiques de la tarja d'adquisició, permeten així l'adquisició de senyal de qualsevol dels nodes de forma directa i simultània.

Per tal de conèixer el nombre de columnes de les quals ha de disposar la nostre matriu de cablejat, partirem del nombre de components que s'ha especificat anteriorment i ho multiplicarem pel nombre de terminals de què disposa cadascun d'ells, les 7 resistències amb 2 terminals, els 3 condensadors amb 2 terminals i els 3 operacionals amb 3 terminals. Realitzant aquests càlculs obtenim un total de 29 columnes.

Donat que les files de la matriu seran els nodes i sabent que hem de disposar de 10 nodes, ja podem definir que la nostre matriu de cablejat reconfigurable haurà de tenir com a mínim 10 files.

Així doncs la matriu, que ens realitzarà la funció de cablejat reconfigurable, tindrà una mida mínima de 10 files per 29 columnes. Com es va comentar al final de l'apartat de "Possibilitats d'implementació" la matriu d'interruptors més gran trobada, que permeti satisfer les nostres necessitats, és el circuit integrat AD75019 de 16 files per 16 columnes fabricat per Analog Devices. A partir d'aquests integrats, la forma de poder assolir la mida desitjada de 10X29 que requereixen les especificacions és enllaçant dos matrius de 16X16 a través de les files, obtenint així, tal i com es mostra en la figura 17, una matriu resultant de 16 files x 32 columnes, mida que sobrepassa els requeriments anteriors.

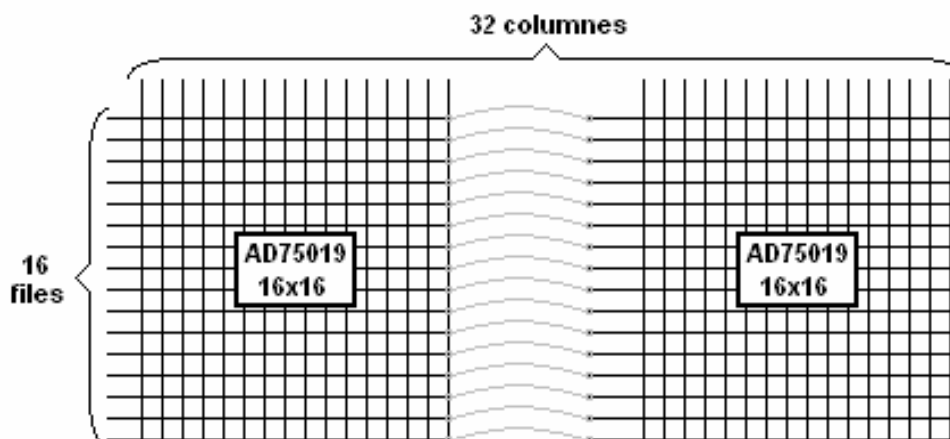


Figura 17. Implementació d'una matriu de 16x32.

Un punt a tenir també en compte a l'hora de realitzar el cablejat reconfigurable, és el fet que els amplificadors operacionals seran uns components fixes que no necessitaran programació, ja que la seva funció dependrà dels components que l'envolting. A partir d'aquest raonament s'arriba a la conclusió que la millor opció a l'hora de situar aquests operacionals és buscar la proximitat màxima amb el cablejat reconfigurable, i per tant es posaran en la mateixa placa.

En el moment de demanar els components al fabricant, aquest ens comunica que la referència AD75019 (matriu 16x16, de 256 interruptors digitals) és obsoleta i es troba en fase d'extinció, obligant-nos a modificar el plantejament inicial.

Totes les alternatives són de mida més reduïda, amb un màxim de 16 columnes per 8 files. Després de navegar per les webs dels fabricants es troba que Intersil disposa d'una d'aquestes matrius de 16x8 (CD22M3494) i que a més n'ofereix mostres gratuïtes, aquest fet decanta la balança. Un cop demanades les mostres i passats dos dies ja es disposava de 5 integrats d'aquest tipus amb remitent de Malàisia.

Donat que la matriu és de 8 files en comptes de 16, i nosaltres en necessitem 10 com a mínim, no tenim altre alternativa que realitzar un muntatge amb 4 integrats, obtenint una matriu de 32x16 similar a la mostrada en la figura 17. De forma esquemàtica, el muntatge que s'haurà de realitzar per poder-la implementar seria el que es mostra en la figura 18.

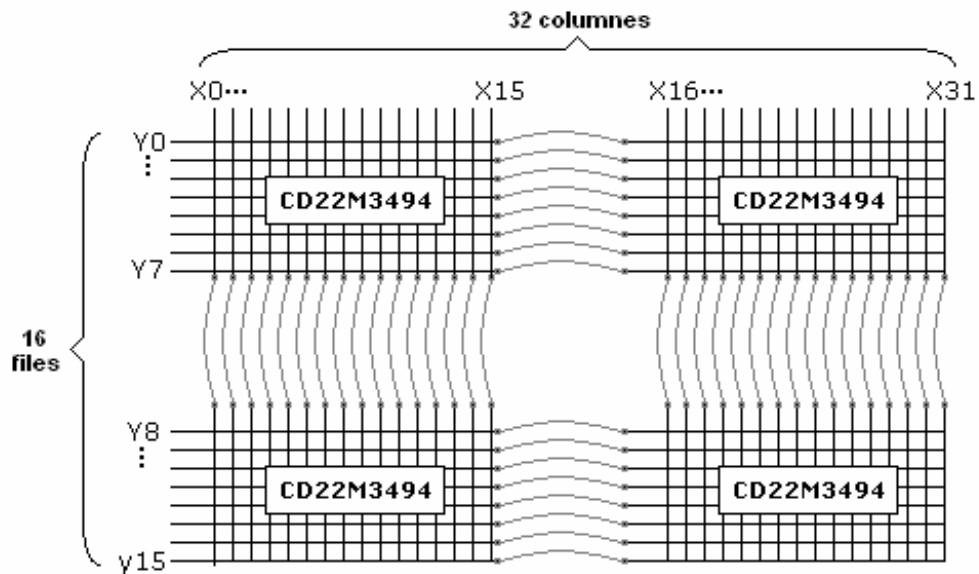


Figura 18. Implementació d'una matriu de 32x16 amb l'integrat CD22M3494.

Amb la nova configuració la problemàtica més gran a resoldre és el fet de realitzar les interconnexions entre matrius respectant sempre el fet que són senyals analògiques i que s'ha d'anar molt en compte amb les corrents de retorn per les masses i amb senyals fortes que poden interferir en senyals properes més febles. Per aquests motius és de vital importància la configuració física de les pistes d'interconnexió i la posició més propera possible dels integrats, fet complicat si es té en compte que cadascun dels integrats disposa de 24 entrades/sortides analògiques, 11 entrades de programació i 3 entrades d'alimentació.

Amb les característiques expressades, realitzar el muntatge d'aquests 4 integrats en una sola placa de circuit imprès no tenia massa possibilitat d'èxit. Per aquest motiu el disseny s'ha realitzat en forma de sandwich, les dos matrius que contenen les columnes des de X0 fins X15 es situaran en la placa inferior, i les dos matrius que contenen les columnes des de X16 fins X31 en la placa superior.

Aquesta configuració no és fruit de l'atzar, s'ha realitzat així perquè les interconnexions entre el pis inferior i superior són les més problemàtiques, i és més senzill apantallar les 16

senyals analògiques que suposen les files (Y0...Y15), que pas intentar-ho amb les 32 senyals que suposen les columnes (X0...X31).

Físicament els quatre integrats quedarien col·locats per parells uns al cim dels altres en forma de sandvitx tal i com es mostra en la figura 19.

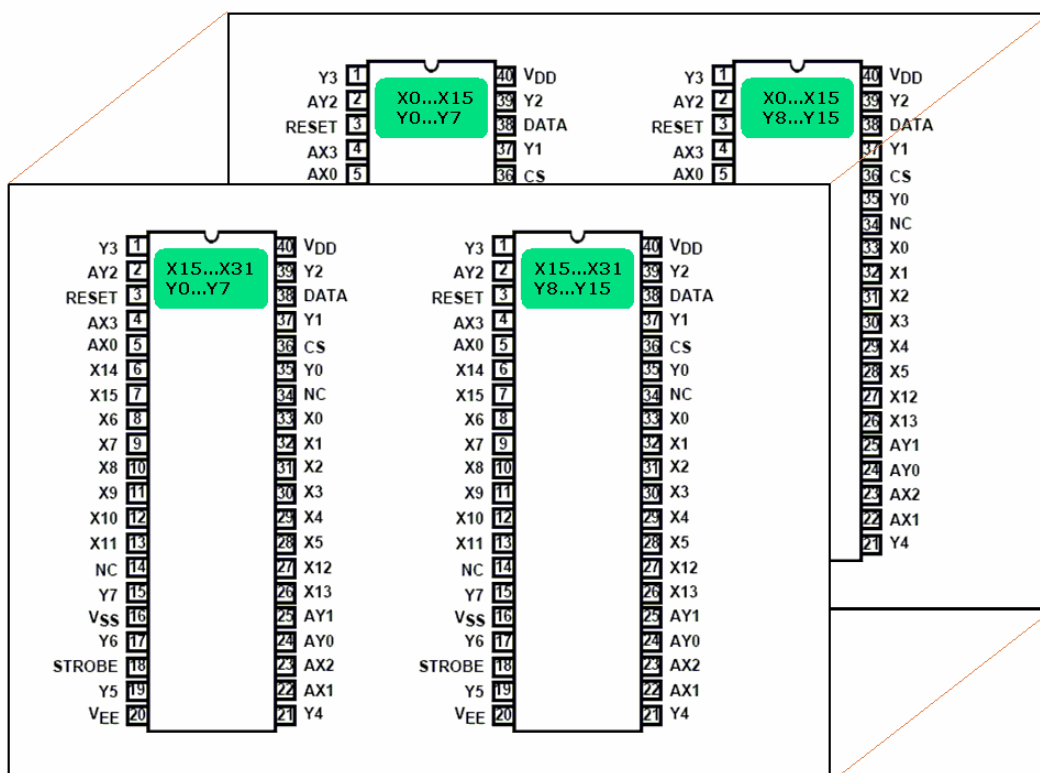


Figura 19. Posició física de cadascun dels integrats que formen la matriu reconfigurable.

Tot i que els senyals més problemàtics són els analògics, cal tenir en compte que entre els dos pisos també s'hauran de connectar entre sí, tots els senyals de programació que són comuns a les submatrius (excepte el chip select).

Per tal de portar els senyals necessaris a totes les submatrius i realitzar totes les connexions necessàries, s'han hagut de col·locar una sèrie de connectors que enllacen la placa superior i la inferior. Aquestes interconnexions estan serigrafiades amb la inicial "I" (des de "I1" fins a "I19"), i no apareixen en l'esquemàtic, ja que en aquest només hi consten els connectors

d'entrades/sortides del conjunt. En la placa inferior aquests connectors són femella, mentre que en la placa superior són mascles.

A nivell d'entrades/sortides, el fet de treballar amb dos plaques ha estat un gran avantatge per poder ubicar tots els connectors del conjunt. Com hem dit anteriorment a les columnes hi connectem tots els components, i aquestes columnes estan repartides entre les dos plaques (16 columnes a la placa inferior, de X0 a X15; i 16 columnes a la placa superior, de X15 a X31). A les 16 columnes de la placa inferior s'hi han connectat els 14 terminals de les 7 resistències programables (quedant 2 columnes lliures), a la placa superior s'hi han connectat els 9 terminals dels 3 amplificadors operacionals i els 6 terminals dels 3 condensadors programables (quedant una única columna lliure).

La finalitat del disseny de les plaques de la matriu reconfigurable, a més del propòsit bàsic, que és realitzar totes les interconnexions dels components, és també que totes aquestes interconnexions estiguin el màxim de prop de la matriu i que les interferències entre senyals siguin el menors possible. Tal i com es mostra en la figura 20, es pot apreciar que per tal d'aconseguir-ho es realitzarà un muntatge de totes les plaques en forma de sandvitx, de manera que les plaques de components programables que s'han de connectar a la matriu es troben per sota i per sobre d'aquesta, continuant amb la tipologia adoptada per la realització de la pròpia matriu.

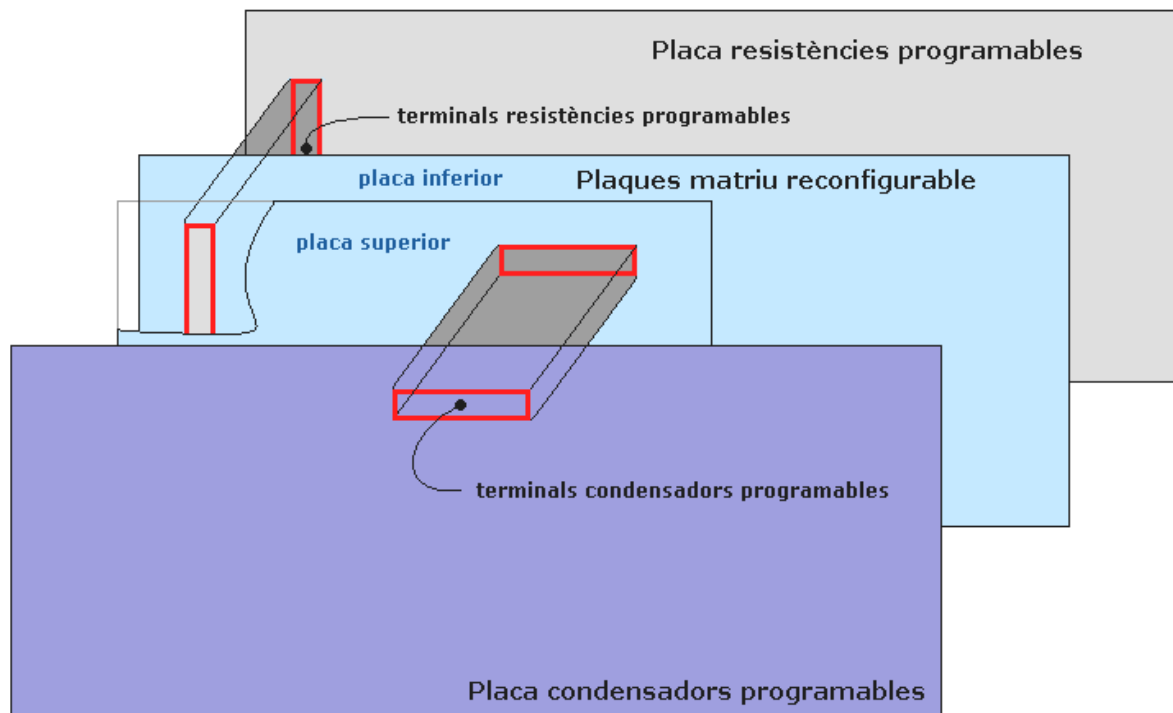


Figura 20. Disposició física de les plaques analògiques que componen el projecte .

Un cop resolt el sistema d'interconnexions entre plaques, també s'ha de plantejar la forma de programació de la matriu, una possibilitat seria programar les quatre submatrius de forma independent, la problemàtica que es generaria, és que es podria induir a errors al confondre la posició d'una matriu per una altre fent necessari que el programador conegui la configuració del hardware i sigui conscient que ha de programar 4 dispositius que conformen una matriu, complicant així la realització del programa d'interfície, ja que l'algoritme que s'implementés hauria de determinar primer les adreces dels interruptors que s'han de tancar i discriminar posteriorment a quina submatriu pertanyen.

Pels motius exposats, s'ha cregut convenient permetre que el programador pugui treballar a un nivell superior. Implementant un circuit digital destinat a treballar com una petita interfície, que permeti tractar el conjunt de les 4 submatrius de 16x8 com una sola matriu de 32x16. Per poder-ho fer, s'ha partit de la forma de programació que implementen les pròpies submatrius. En la figura 21 es pot apreciar la distribució de les entrades/sortides de les submatrius que s'utilitzen i la estructura de blocs que la conforma.

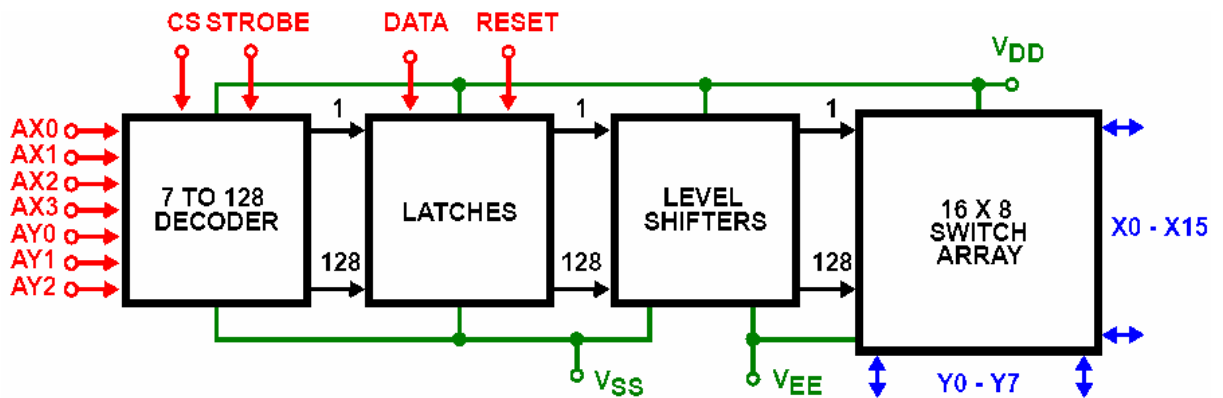


Figura 21. Entrades i sortides de l'integrat CD22M3494.

El funcionament de les matrius CD22M3494 és relativament senzill, amb AX_i i AY_i es selecciona l'interruptor digital sobre el que es vol actuar, amb DATA es selecciona si es vol obrir "0" o tancar "1", i amb STROBE es validen les dades. No cal dir que el CS ha d'estar actiu per poder programar el dispositiu.

El circuit que es proposa per controlar les 4 submatrius (16x8) com si en fos una de sola (32x16), no és més que un demultiplexor acompanyat d'unes quantes portes lògiques que adapten els senyals i implementen el reset de totes les submatrius alhora. En la figura 22 es pot apreciar l'estructura que s'ha dissenyat per la funció d'interfície:

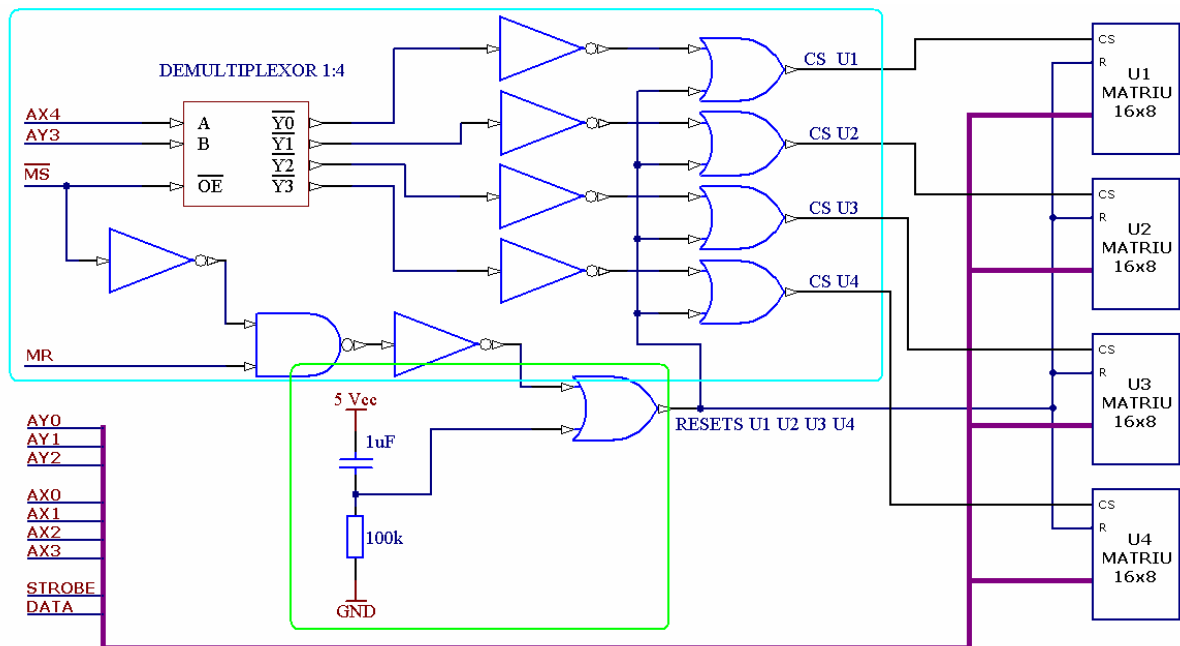


Figura 22. Interfície per programar les 4 submatrius com si es tractés d'una única matriu.

Tal i com es mostra en la figura 22, dels dos requadres, el més gran mostra la part de circuit que activa la submatriu (U1; U2; U3; U4 → CD22M3494) corresponent segons l'estat de les entrades d'adreces que hem ampliat AY3 i AX4, també permet fer un reset general de totes les submatrius a l'hora. El requadre més petit és un afegit, la seva tasca és mantenir els resets de totes les submatrius actius, en els primers instants que s'alimenta la placa, propiciant així, que els estats d'indeterminació durant la pujada de la alimentació no donin lloc a alguna programació inicial indesitjada, causada per la part d'interfície afegida. Aquest reset inicial, com es veu, és totalment independent de les entrades de programació.

Tot i que en la figura 22 s'ha mostrat l'esquema amb les funcions lògiques necessàries, la interfície real s'ha modificat per tal de no utilitzar tantes funcions lògiques diferents. Bàsicament, la diferència radica en què, en comptes d'utilitzar les portes inversores, s'han utilitzat portes NAND amb les entrades curtcircuitades, que realitzen la mateixa funció, tal i com es mostra en la figura 22.

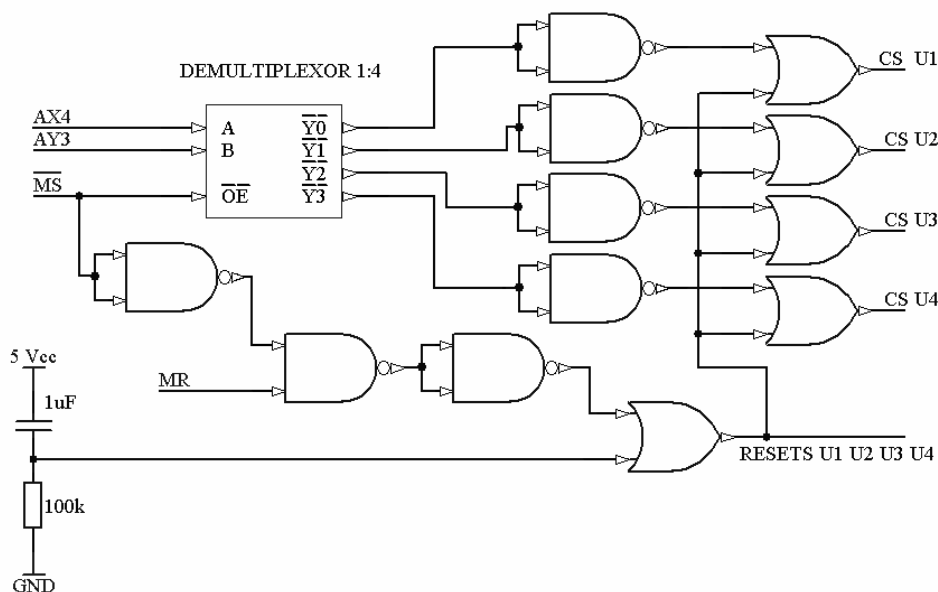


Figura 23. Esquema de la interfície que s'ha realitzat.

Per simplificar i definir el conjunt dissenyat, es pot assimilar el circuit compost per les 4 submatrius i la interfície com un sol, tal i com es mostra en la figura 24.

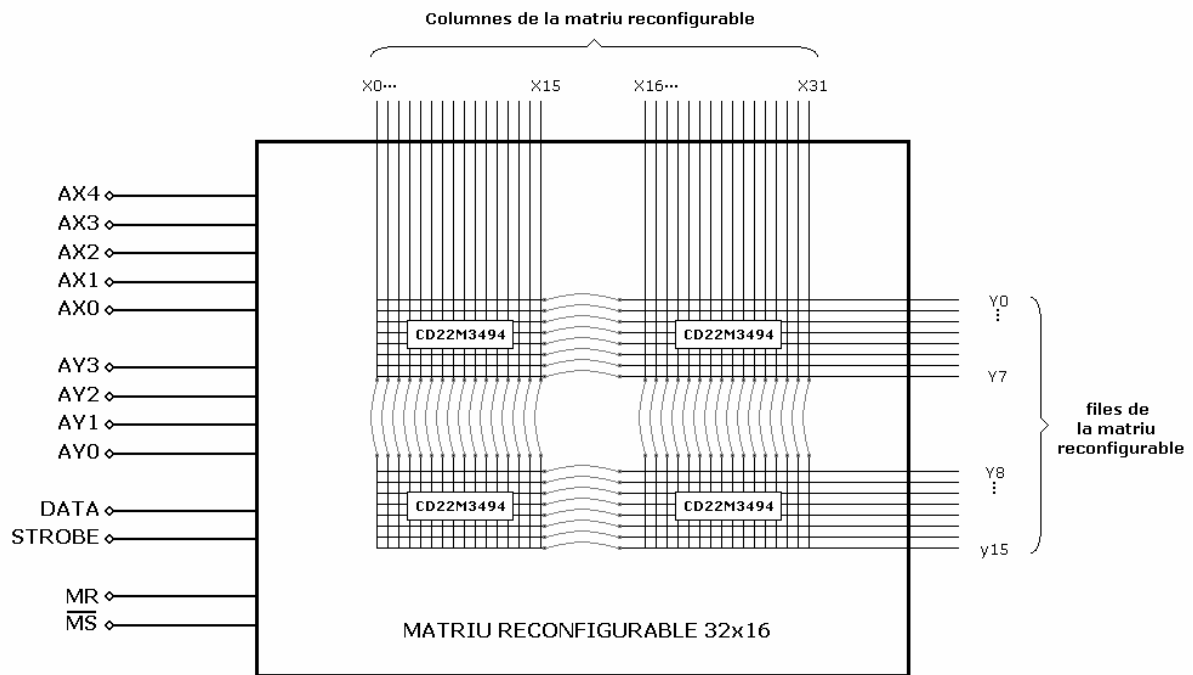


Figura 24. Conjunt de les 4 submatrius amb la interfície, vist com un dispositiu únic.

Com ja s'ha dit anteriorment i com es mostra en la figura 24, la intenció del disseny és la de treballar amb la matriu reconfigurable com si es tractes d'un únic dispositiu, estalviant així al programador, haver de baixar a nivell de components de muntatge. La ideologia de funcionament és exactament la mateixa que la de les pròpies submatrius, però com que en comptes de ser de 8x16, la resultant és de 16x32, disposa de dos adreces més, una per les files i una altre per les columnes. La entrada de STROBE i de DATA són exactament les mateixes, i en comptes de RESET i CHIP SELECT, s'han rebatejat amb els noms de MR i MS abreviatures de "Matrix Reset" i "Matrix Select" respectivament. S'ha de tenir en compte que la entrada MS és negada, així doncs per fer qualsevol reprogramació o un reset, aquesta entrada haurà d'estar en estat baix per tenir habilitada la matriu.

La finalitat de la matriu reconfigurable és realitzar les connexions que a nosaltres ens convinguin per poder programar diferents circuits. Com s'ha esmentat anteriorment tots els terminals dels components estaran connectats a les columnes de la matriu, deixant així les files connectades a la tarja d'adquisició per realitzar la tasca d'interconnexions entre els components de les columnes. A continuació es mostra la taula on s'especifica a quina columna estarà connectat cadascun dels terminals dels components.

Columna matriu	Nom del terminal	Descripció del terminal connectat
X0	RP2B	Resistència Programable 2 Terminal B
X1	RP3B	Resistència Programable 3 Terminal B
X2	RP7B	Resistència Programable 7 Terminal B
X3	RP6B	Resistència Programable 6 Terminal B
X4	RP5B	Resistència Programable 5 Terminal B
X5	RP4B	Resistència Programable 4 Terminal B
X6		-- No connectat --
X7		-- No connectat --
X8	RP2A	Resistència Programable 2 Terminal A
X9	RP3A	Resistència Programable 3 Terminal A
X10	RP7A	Resistència Programable 7 Terminal A
X11	RP6A	Resistència Programable 6 Terminal A
X12	RP5A	Resistència Programable 5 Terminal A
X13	RP4A	Resistència Programable 4 Terminal A
X14	RP1B	Resistència Programable 1 Terminal B
X15	RP1A	Resistència Programable 1 Terminal A
X16	C2+	Condensador Programable 2 terminal Positiu
X17	C3+	Condensador Programable 3 terminal Positiu
X18	OAOUT	Amplificador Operacional A Sortida
X19	OA+	Amplificador Operacional A Entrada no inversora
X20	OB-	Amplificador Operacional B Entrada inversora
X21	OC+	Amplificador Operacional C Entrada no inversora
X22	OC-	Amplificador Operacional C Entrada inversora
X23	OCOUT	Amplificador Operacional C Sortida
X24	C2-	Condensador Programable 2 terminal Negatiu
X25	C3-	Condensador Programable 3 terminal Negatiu
X26	OA-	Amplificador Operacional A Entrada inversora
X27	OB+	Amplificador Operacional B Entrada no inversora
X28	OBOUT	Amplificador Operacional B Sortida
X29		-- No connectat --
X30	C1+	Condensador Programable 1 terminal Positiu
X31	C1-	Condensador Programable 1 terminal Negatiu

Taula 1. Columnes de la matriu reconfigurable amb els terminals que hi estan connectats.

Tot i que en la taula anterior hi ha la relació de cadascuna de les columnes de la matriu amb el terminal del component que hi ha connectat, normalment la associació que ens serà útil és la contrària, ja que normalment es parteix del terminal del component que es desitja connectar i volem saber a quina columna es troba connectat, per aquest motiu s'ha fet la

taula que es mostra a continuació, on en la primera columna s'hi troben tots els terminals dels diferents components ordenats per tipus i número, i a la segona columna s'hi troba la adreça de la columna de la matriu a la qual està connectat.

Nom del Terminal	Columna Matriu	Descripció del terminal
RP1A	X15	Resistència Programable 1 Terminal A
RP1B	X14	Resistència Programable 1 Terminal B
RP2A	X8	Resistència Programable 2 Terminal A
RP2B	X0	Resistència Programable 2 Terminal B
RP3A	X9	Resistència Programable 3 Terminal A
RP3B	X1	Resistència Programable 3 Terminal B
RP4A	X13	Resistència Programable 4 Terminal A
RP4B	X5	Resistència Programable 4 Terminal B
RP5A	X12	Resistència Programable 5 Terminal A
RP5B	X4	Resistència Programable 5 Terminal B
RP6A	X11	Resistència Programable 6 Terminal A
RP6B	X3	Resistència Programable 6 Terminal B
RP7A	X10	Resistència Programable 7 Terminal A
RP7B	X2	Resistència Programable 7 Terminal B
C1+	X30	Condensador Programable 1 terminal Positiu
C1-	X31	Condensador Programable 1 terminal Negatiu
C2+	X16	Condensador Programable 2 terminal Positiu
C2-	X24	Condensador Programable 2 terminal Negatiu
C3+	X17	Condensador Programable 3 terminal Positiu
C3-	X25	Condensador Programable 3 terminal Negatiu
OA-	X26	Amplificador Operacional A Entrada inversora
OA+	X19	Amplificador Operacional A Entrada no inversora
OAOUT	X18	Amplificador Operacional A Sortida
OB-	X20	Amplificador Operacional B Entrada inversora
OB+	X27	Amplificador Operacional B Entrada no inversora
OBOUT	X28	Amplificador Operacional B Sortida
OC-	X22	Amplificador Operacional C Entrada inversora
OC+	X21	Amplificador Operacional C Entrada no inversora
OCOUT	X23	Amplificador Operacional C Sortida

Taula 2. Terminals dels components que es connecten a cadascuna de les columnes de la matriu.

Per tal d'entendre millor el mètode de programació de la matriu reconfigurable i donat que es disposa de la taula anterior, on es relaciona cada terminal dels components amb la columna de la matriu reconfigurable a la que està connectat, realitzarem un exemple de com s'ha de realitzar la programació.

L'exemple es realitzarà amb un circuit molt senzill, un filtre passa baixos de primer ordre tal i com es mostra en la figura 25.

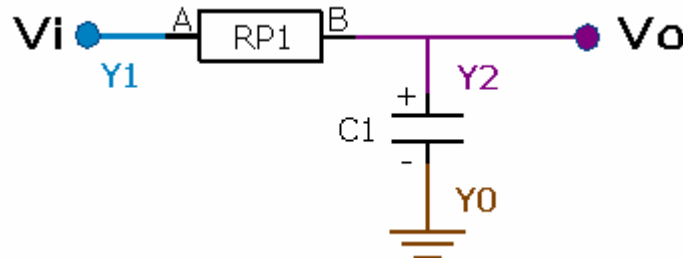


Figura 25. Filtre passa baixos, exemple de programació de la Matriu reconfigurable.

El circuit que servirà per realitzar l'exemple, té tres nodes. Y0 és la massa, Y1 és la entrada i Y2 és la sortida. Utilitza només 2 components, la resistència programable 1 (terminals A i B) i el condensador programable 1 (terminals + i -).

Per programar la matriu reconfigurable el primer que s'ha de tenir en compte és que els components programables que s'utilitzaran, s'han d'haver programat prèviament per evitar comportaments inesperats, més concretament, intensitats elevades que poden malmetre els interruptors digitals. El segon a tenir en compte és que la matriu ja ha d'estar alimentada, ja que recordem que disposa del reset inicial al alimentar-la i que el manté actiu durant aproximadament 1 segon.

El primer que es programarà serà el node de massa, és a dir Y0, per fer-ho es posa en estat baix (a "0") la entrada de MS (Matrix Select), posteriorment s'establirà la adreça de la primera connexió a fer, en aquest cas Y0 amb C1- (el terminal C1-, segons la taula 2 es troba connectat a la columna X31), així doncs AY0="0" ;AY1="0" ;AY2="0" ;AY3="0" (adreça de Y0); AX0="1" ;AX1="1" ;AX2="1" ;AX3="1" (adreça de X31); un cop establertes les adreces posem a estat alt DATA (a "1") ja que volem tancar l'interruptor digital, finalment es posa en estat alt l'STROBE (a "1") per validar i fer efectiva la programació, el primer node ja està connectat.

El segon node a programar serà Y1, per fer-ho, (MS continua en estat baix) s'establirà la adreça de la connexió a fer, en aquest cas Y1 amb RP1A (el terminal RP1A, segons la taula 2 es troba connectat a la columna X15), així doncs AY0="1" ;AY1="0" ;AY2="0" ;AY3="0" (adreça de Y1);AX0="1" ;AX1="1" ;AX2="1" ;AX3="0" (adreça de X15), un cop establertes les adreces posem a estat alt DATA (a "1") ja que volem tancar l'interruptor digital, finalment es posa en estat alt l'STROBE (a "1") per validar i fer efectiva la programació, el segon node ja està connectat.

El tercer node a programar serà Y2, que en aquest cas te connectats els terminals de dos components. Com en els casos anteriors per programar les connexions (MS ha de continuar en estat baix) s'establirà la adreça de la primera connexió a fer, en aquest cas Y2 amb RP1B (el terminal RP1B, segons la taula 2 es troba connectat a la columna X14), així doncs AY0="0" ;AY1="1" ;AY2="0" ;AY3="0" (adreça de Y2); AX0="0" ;AX1="1" ;AX2="1" ;AX3="0" (adreça de X14), un cop establertes les adreces posem a estat alt DATA (a "1") ja que volem tancar l'interruptor digital, finalment es posa en estat alt l'STROBE (a "1") per validar i fer efectiva la programació. A aquest mateix node també s'hi ha de connectar el terminal + del condensador programable 1 (el terminal C1+, segons la taula 2 es troba connectat a la columna X30), així doncs AY0="0" ;AY1="1" ;AY2="0" ;AY3="0" (la mateixa adreça de Y2, ja que és el mateix node); AX0="0" ;AX1="1" ;AX2="1" ;AX3="1" (adreça de X30), un cop establertes les adreces posem a estat alt DATA (a "1") per tancar l'interruptor digital, i finalment es posa en estat alt l'STROBE (a "1") per validar i fer efectiva la programació. Ara ja estan connectats els dos terminals a la fila Y2, i per tant ja està llest l'últim node i ja es pot posar el MS en estat alt.

Un cop programats tots els nodes, el circuit ja està configurat i per tant si a través de la fila 1 (Y1) s'hi introdueix una senyal d'entrada, a la fila 2 (Y2) s'obtindrà el senyal de sortida.

Totes les files estan connectades a la tarja d'adquisició, fent possible que a més d'introduir el senyal d'entrada i mostrejar la de sortida, també es pot adquirir el senyal de qualsevol dels nodes.

Si es volgués programar una altre circuit, no cal desconnectar l'alimentació de la matriu reconfigurable, simplement cal posar a estat baix MS (Matrix Select = "0") i posar en estat alt MR (Matrix Reset = "1"), obrint així totes les connexions realitzades anteriorment. En canvi,

si el que es desitja és modificar l'estat d'algun dels nodes, és tan senzill com realitzar els mateixos passos que els realitzats en el moment de connectar, però en comptes de posar DATA a estat alt, posant-lo a estat baix (a "0"), ja que, segons DATA estigui a estat alt o estat baix, es controla que el interruptor digital corresponent es tanqui o s'obri.

2.1.3 Prototip de la matriu reconfigurable

Com s'ha indicat al principi de la memòria, per poder configurar els diferents circuits, era necessari que el hardware disposés d'una matriu reconfigurable que permetés realitzar la funció d'interconnectar tots els components i la tarja d'adquisició amb qualsevol combinació, la seva aparença física un cop dissenyada i muntada la placa, és la mostrada en la figura que es mostra a continuació.

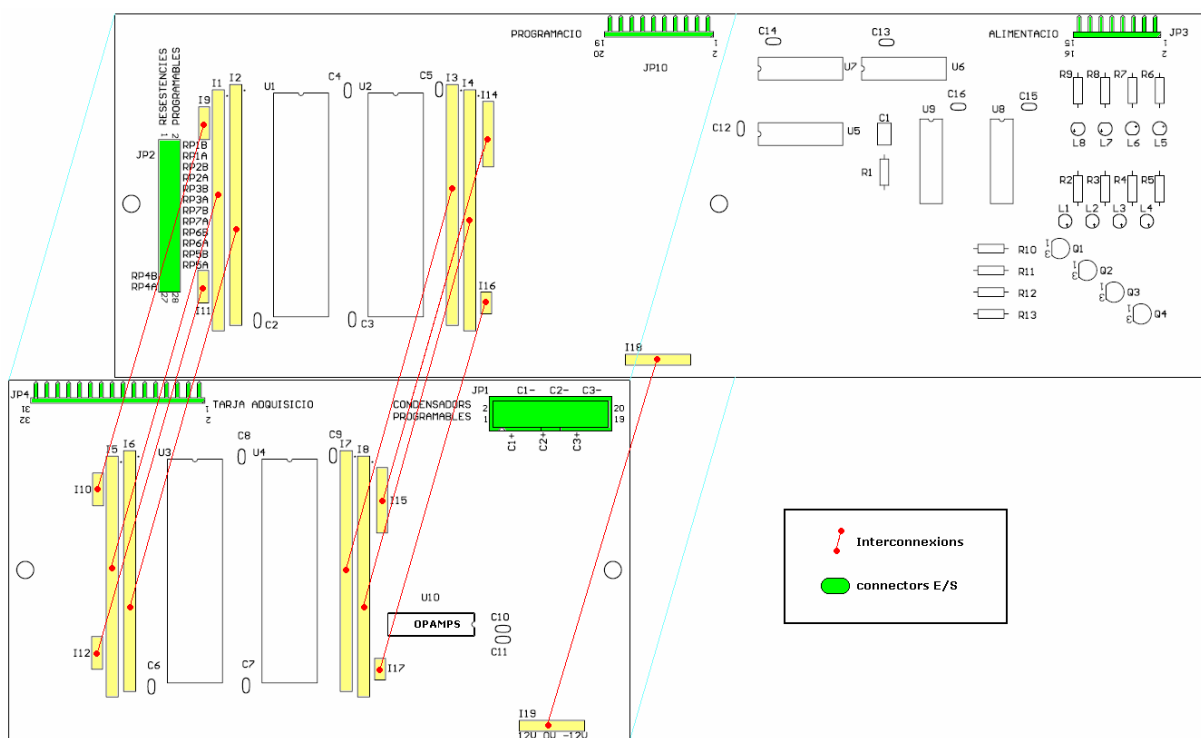


Figura 26. Distribució física de les plaques que componen la matriu reconfigurable.

Com es pot apreciar en la figura 26, la placa més petita va col·locada sobre la més gran i estan interconnectades entre elles a través de connectors de tira de pins, femelles a la base i mascles a la part inferior de la placa superior, els dos orificis en la part central de cada lateral indiquen la posició on es col·locaran els cargols amb separadors per impedir que les interconnexions es moguin.

Donat que la matriu reconfigurable és l'enllaç entre totes les altres plaques, és la que amb diferència, conté més senyals d'entrada sortida.

Els connectors destinats a enllaçar la matriu amb els terminals dels condensadors programables i les resistències programables són verticals, i en els dos casos són femelles, tot i que en el cas de les resistències programables es troba soldat en la cara inferior, i en el cas dels condensadors programables com normalment es fa, a la cara de components.

En la figura 27 es pot apreciar la disposició física de les diferents plaques que componen el projecte i les interconnexions entre elles.

En la figura que es mostra a continuació, es poden apreciar els connectors verticals destinats a connectar-hi els condensadors programables i les resistències programables, i el detall de cadascun dels terminals que hi han d'anar connectats.

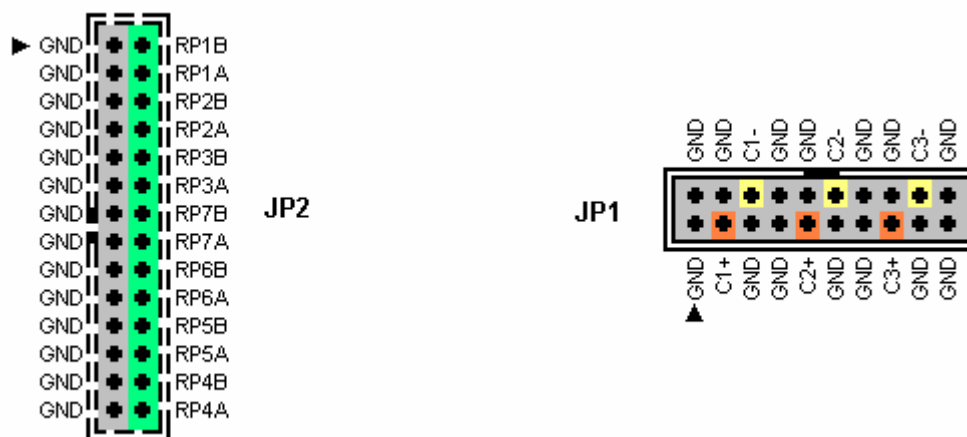


Figura 28. Connectors verticals de la placa de la matriu reconfigurable.

La resta de connectors són del tipus que s'utilitzen amb cable pla, són connectors mascle colzats. Concretament se'n troben 3: el connector d'alimentació que porta les tensions de +12V, +5V, 0V, -5V i -12V; El connector de programació que porta els senyals corresponents a la programació de la matriu de 32x16; I per últim, hi ha el connector on hi ha els senyals analògics de cadascuna de les files de les matrius, destinat a permetre l'enllaç analògic dels senyals amb la tarja d'adquisició del laboratori. En la figura que es mostra a continuació, es poden apreciar els connectors anteriors, i el detall de cadascun dels senyals que hi ha connectats.

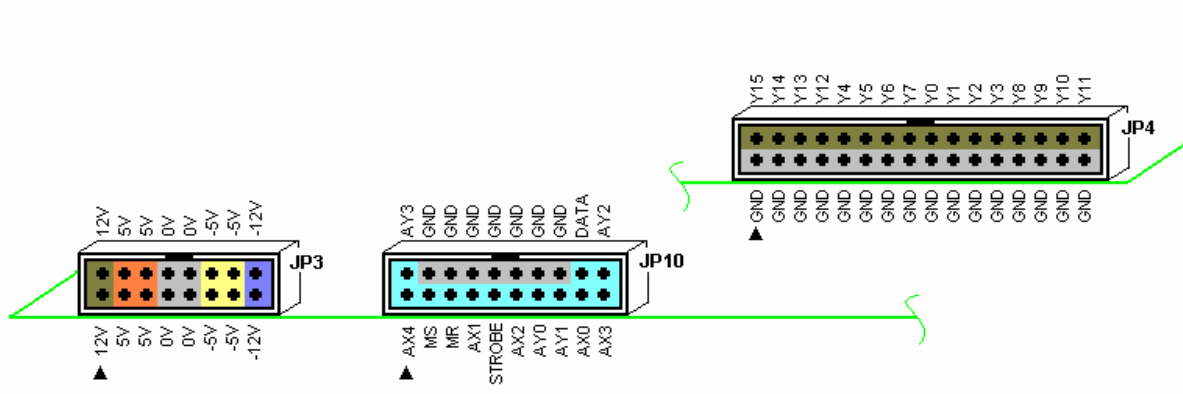


Figura 29. Connectors amb cable pla de la matriu on s'han de connectar l'alimentació (JP2), les entrades de programació (JP10), i les entrades/sortides analògiques d'adquisició (JP4).

Un cop muntada la placa, s'han realitzat multitud de tests de funcionament, aquests es troben documentats en l'apartat següent, i d'aquests se'n deriven algunes informacions importants i a tenir en compte per part de l'aplicació de software que ha de realitzar la configuració dels dispositius.

2.1.4 Resultats del prototip de la matriu reconfigurable

La primera prova que s'ha realitzat, ha estat la comprovació de la integritat física de tot el conjunt, assegurant la continuïtat de les pistes i la manca de curtcircuits.

Posteriorment s'ha procedit a comprovar la correcta interconnexió de files i columnes de la matriu amb les entrades i sortides corresponents. La comprovació s'ha realitzat programant el tancament, d'un en un, dels interruptors d'una única fila i després d'una única columna. Al connectar-ne un es comprova, amb el tester punxat als connectors, la continuïtat de l'interruptor i la no continuïtat amb els pins del cantó. S'ha d'especificar però, que realment no hi ha continuïtat com a tal, ja que la resistència interna típica d'un interruptor digital tancat és de 40Ω i pot oscil·lar entre els 20Ω i els 70Ω segons el fabricant.

Un cop determinat el correcte funcionament de la matriu, s'ha procedit a comprovar la resposta en freqüència de la mateixa.

Per tal de determinar les limitacions dels interruptors digitals, la primera comprovació en freqüència s'ha realitzat posant càrrega a un únic interruptor digital i s'ha mesurat la sortida a diferents freqüències d'entrada per tal de veure les variacions produïdes. El circuit realitzat és el que es mostra en la figura 30.

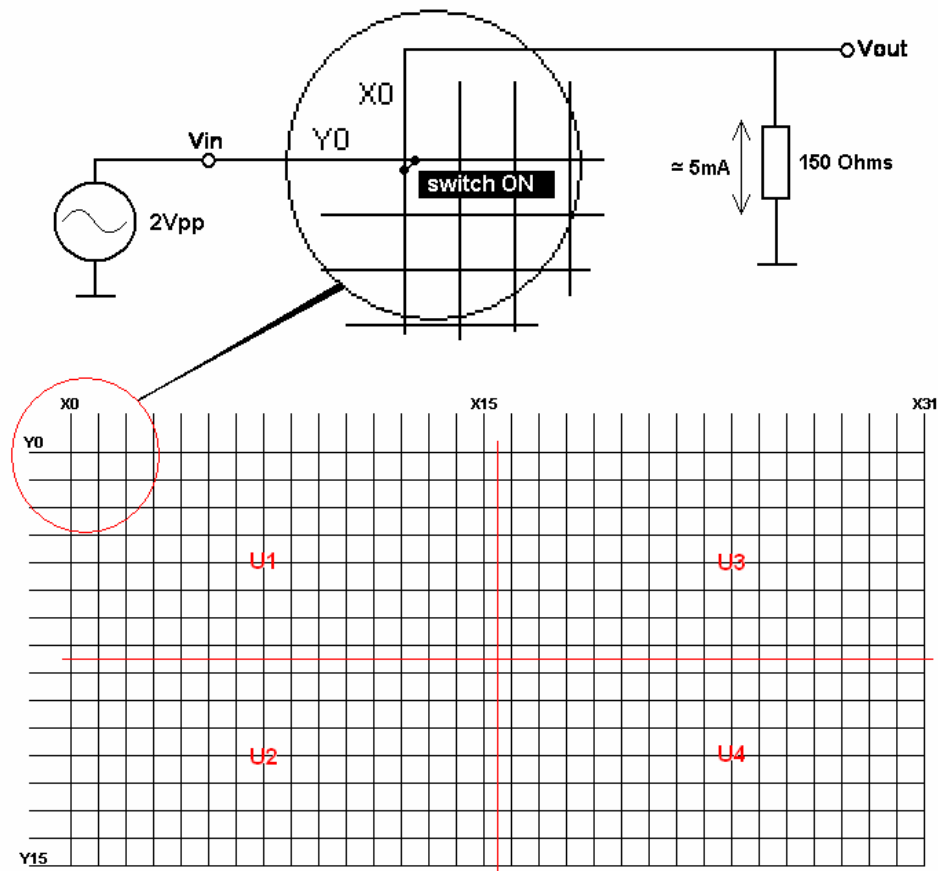


Figura 30. Circuit per determinar el comportament en freqüència d'un interruptors digital.

Com es pot veure, la tensió d'entrada és una senyal sinusoidal de 2Vpp a la qual se l'hi ha variat la freqüència entre 1kHz i els 10MHz. S'ha posat una resistència de càrrega per tal de provocar un consum, i també per tal de poder fer una mesura aproximada de la resistència del interruptor digital fent els càlculs d'un divisor de tensió.

En la taula següent es poden apreciar els resultats de la tensió mesurada a la sortida respecte la freqüència d'entrada:

Frequència	Tensió de sortida
1kHz	1,725Vpp
10kHz	1,725Vpp
50kHz	1,720Vpp
100kHz	1,715Vpp
300kHz	1,720Vpp
600kHz	1,715Vpp
900kHz	1,710Vpp
1.500kHz	1,715Vpp
3.000kHz	1,715Vpp
6.000kHz	1,700Vpp
10.000kHz	1,550Vpp

Taula 3. Comportament d'un interruptor digital amb càrrega, davant els canvis de freqüència.

Amb aquesta prova s'aprecia que fins arribar als 6MHz (Taula 3) no hi ha un canvi de comportament a la tensió de sortida. Per altre banda, sí s'agafa el valor màxim de 1,725Vpp i el mínim de 1,710Vpp (marge estable) per fer els càlculs del divisor de tensió, obtenim que la resistència de l'interruptor digital ($R_{sw\ on}$) oscil·la entre els 23,913 Ω i 25,438 Ω .

La següent prova realitzada consisteix en implementar un filtre passa-baix utilitzant la matriu i components discrets. Per tal de poder contrastar resultats, primer s'ha muntat el circuit amb els mateixos components discrets en una placa protoboard, el circuit muntat és el de la figura següent:

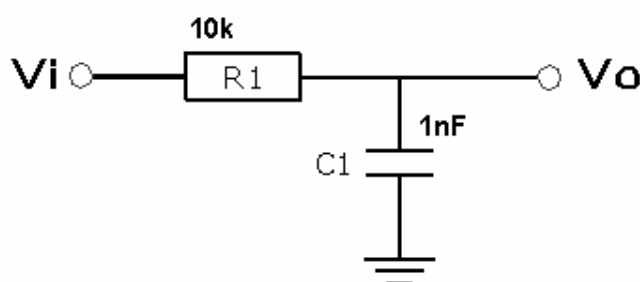


Figura 31. Circuit muntat primer en protoboard per obtenir la resposta en freqüència.

El senyal d'entrada és la mateixa que en el cas anterior, una sinusoidal de 2Vpp i la mesura de la sortida es realitza per diferents freqüències, des de 1kHz fins a 1MHz.

Un cop realitzades les mesures de la tensió de sortida respecte la d'entrada, s'ha implementat el mateix circuit utilitzant la matriu reconfigurable, el muntatge ha quedat tal i com es mostra en la figura 32.

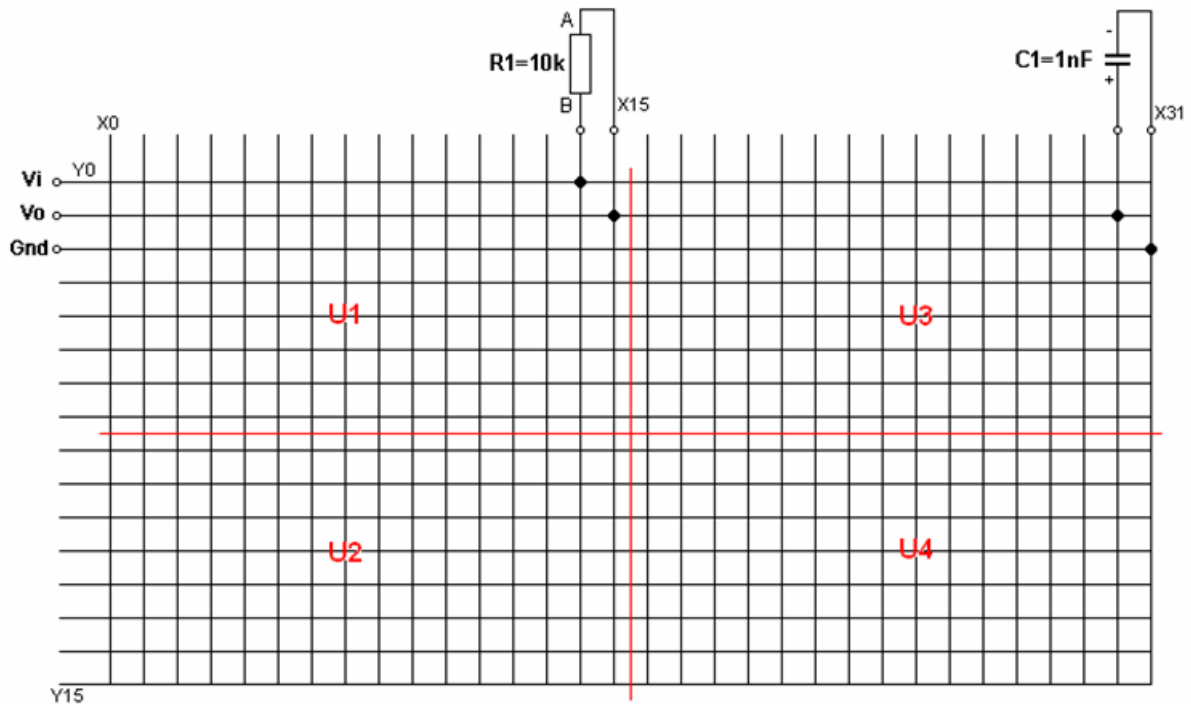


Figura 32. Components connectats a la matriu per obtenir la resposta en freqüència.

En la taula que es mostra a continuació es poden veure els guanys calculats per les diferents freqüències a les que s'ha mesurat la tensió de sortida, tant del circuit muntat al protoboard, com del circuit implementat amb la matriu reconfigurable.

Freqüència	Vo protoboard	Vo matriu	Guany protoboard	Guany matriu
1 kHz	2.000 Vpp	2.000 Vpp	0.000 dB	0.000 dB
5 kHz	1.940 Vpp	1.935 Vpp	-0.265 dB	-0.287 dB
10 kHz	1.735 Vpp	1.640 Vpp	-1.235 dB	-1.724 dB
12 kHz	1.635 Vpp	1.520 Vpp	-1.750 dB	-2.384 dB
15 kHz	1.474 Vpp	1.360 Vpp	-2.651 dB	-3.350 dB
18 kHz	1.342 Vpp	1.200 Vpp	-3.465 dB	-4.437 dB
20 kHz	1.124 Vpp	1.124 Vpp	-5.005 dB	-5.005 dB
25 kHz	1.092 Vpp	0.956 Vpp	-5.256 dB	-6.411 dB
32 kHz	0.914 Vpp	0.782 Vpp	-6.802 dB	-8.156 dB
45 kHz	0.682 Vpp	0.577 Vpp	-9.345 dB	-10.797 dB
55 kHz	0.574 Vpp	0.474 Vpp	-10.842 dB	-12.505 dB
68 kHz	0.469 Vpp	0.388 Vpp	-12.597 dB	-14.244 dB
92 kHz	0.351 Vpp	0.300 Vpp	-15.114 dB	-16.478 dB
100 kHz	0.327 Vpp	0.273 Vpp	-15.730 dB	-17.297 dB
135 kHz	0.246 Vpp	0.202 Vpp	-18.202 dB	-19.914 dB
185 kHz	0.180 Vpp	0.151 Vpp	-20.915 dB	-22.441 dB
230 kHz	0.144 Vpp	0.119 Vpp	-22.853 dB	-24.510 dB
300 kHz	0.111 Vpp	0.095 Vpp	-25.114 dB	-26.466 dB
400 kHz	0.084 Vpp	0.070 Vpp	-27.535 dB	-29.119 dB
1 MHz	0.034 Vpp	0.034 Vpp	-35.391 dB	-35.239 dB

Taula 4. Resposta en freqüència del mateix circuit en protoboard i configurat amb la matriu.

Per poder apreciar gràficament els resultats, a continuació, en la figura 33, es mostren representats el guany del circuit muntat en protoboard i el del circuit configurat utilitzant la matriu.

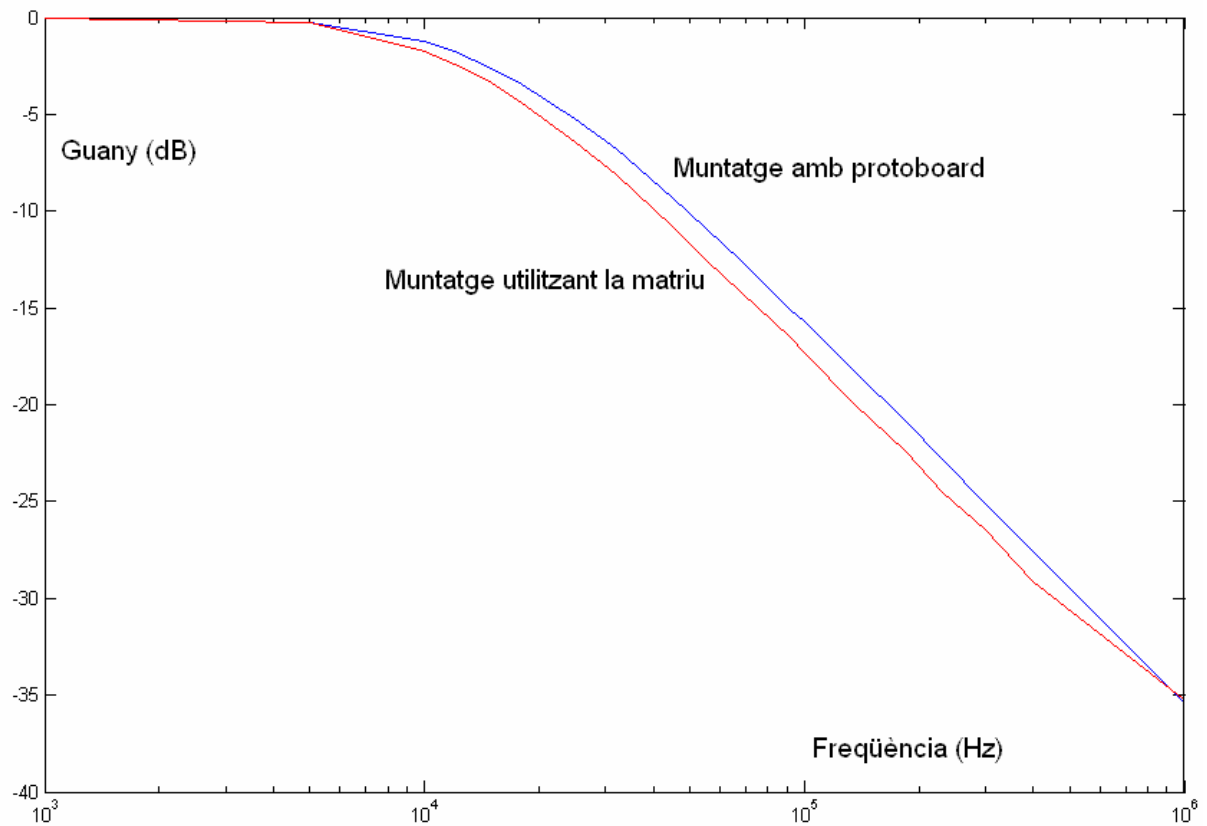


Figura 33. Guanys obtinguts amb el circuit muntat en protoboard i configurat amb la matriu.

Com es pot apreciar, les respostes en els dos casos són molt similars, S'ha de tenir en compte però que realment els interruptors digitals tenen una resistència interna ($R_{sw\ on}$). És important tenir en compte aquesta resistència a l'hora de realitzar la programació, ja que segons el tipus de circuit, aquesta resistència pot ser o no determinant. Com a exemple, en la figura 34 es mostra com és realment el circuit que s'ha configurat amb la matriu si es tenen en compte les resistències dels interruptors digitals, ja que coneixent la estructura dels components connectats a la matriu, cadascun dels seus terminals s'enllaçarà com a mínim, a través d'un interruptor digital.

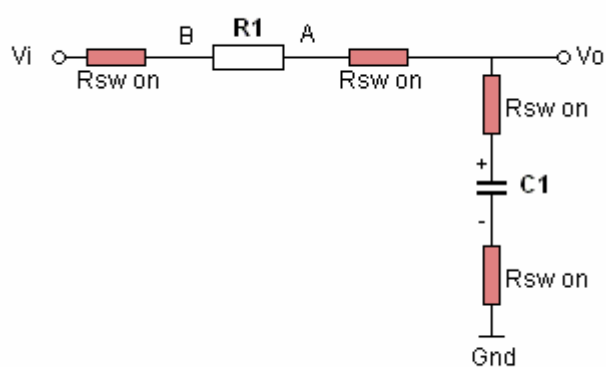


Figura 34. Circuit equivalent si es tenen en compte les resistències dels interruptors digitals.

2.2 Condensadors programables

Per tal d'implementar els condensadors programables s'ha partit de la idea del projecte anterior, en el que mitjançant dos integrats que contenen vuit interruptors digitals cadascun, es realitzava un muntatge com el que es mostra en la figura 35. Segons els condensadors que es connectessin en paral·lel s'obté tot un rang de valors. En el projecte anterior, en comptes d'utilitzar els valors normalitzats d'alguna sèrie, es varen realitzar combinacions de condensadors per poder obtenir els valors de les potències de dos: 1nF, 2nF, 4nF, 8nF i 16nF, podent així, a través dels interruptors digitals programar qualsevol valor des d'1nF fins 31nF en increments de 1nF segons els paral·lels efectuats i d'una forma tan simple com utilitzar directament el codi binari corresponent sense necessitat de realitzar cap conversió.

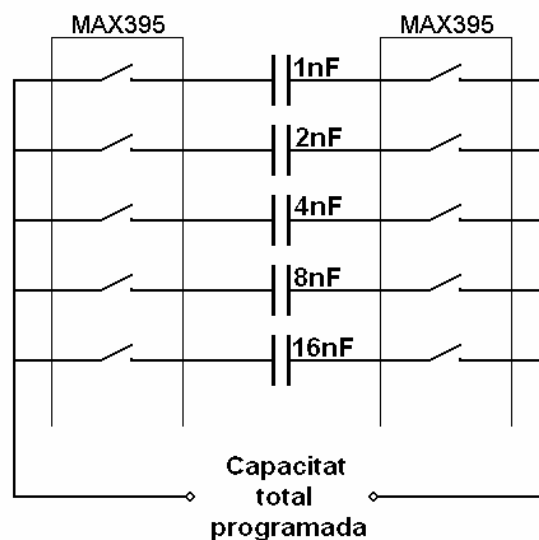


Figura 35. Estructura emprada en el projecte anterior com a condensadors programables.

En el nostre projecte no tenim definit el tipus de circuit que es vol programar, per tant tampoc els rangs de valors que ha d'assolir cada condensador. Després de realitzar un estudi sobre els valors de condensador que s'utilitzen més sovint a la pràctica, s'ha vist en múltiples articles tècnics que el marge comença als 100pF, i arriba fins als 10 μ F. No s'utilitzen valors inferiors als 100pF degut a que normalment les capacitats paràsites suposen una variació important per valors inferiors, tampoc es solen utilitzar valors superiors a 10 μ F perquè a aquestes capacitats les intensitats comencen a jugar un paper massa important, i normalment al treballar amb operacionals s'intenten evitar valors tan alts d'intensitat.

En el nostre cas, tenint en compte que les capacitats paràsites en els integrats d'interruptors digitals són de l'ordre de pocs picoFarads, s'ha decidit que la mínima capacitat programable sigui de 220pF, i la màxima capacitat de 10 μ F. Per tal d'aconseguir aquest marge es procedirà de forma similar al projecte anterior, però en el nostre cas disposarem de més precisió amb increments que seran molt més petits (220pF en comptes de 1nF) i disposarem de més intervals per poder arribar fins als 10 μ F (passem de 31 a 16.383 valors de capacitat possibles).

Per realitzar un condensador programable amb les condicions esmentades es necessiten en total 14 condensadors, els valors d'aquests condensadors són: 220pF, 470pF, 1nF, 2.2nF, 4.7nF, 10nF, 22nF, 47nF, 100nF, 220nF, 470nF, 1 μ F, 2.2 μ F, 4.7 μ F. Es pot apreciar que els valors no són exactament múltiples entre ells, a diferència del projecte anterior. En el nostre cas s'ha considerat que el fet de treballar sempre amb els mateixos condensadors és un gran avantatge, ja que podem agafar-los i mesurar la seva capacitat real en condicions ambientals normals. D'aquesta forma podem oblidar-nos de la tolerància i millorar considerablement la precisió a l'hora de realitzar la programació, ja que el programa que decidirà la combinació de condensadors necessaris per obtenir una capacitat final disposarà del valor real dels condensadors i no dels valors aproximats que dona el fabricant.

Per dur a terme les connexions programables, s'ha observat que els integrats que es troben al mercat disposen d'un màxim de 8 interruptors digitals, realitzar aquest muntatge suposaria la utilització d'un mínim de tres d'aquests integrats. Si ens fixem en el cost d'aquests i en el fet que la tasca de disseny i programació es complica a mesura que creix el nombre de components, s'arriba a la conclusió que si s'utilitza una matriu d'interruptors, abaratim costos, tot i que gran part d'aquesta matriu no s'utilitzi mai com es mostra en la figura 36.

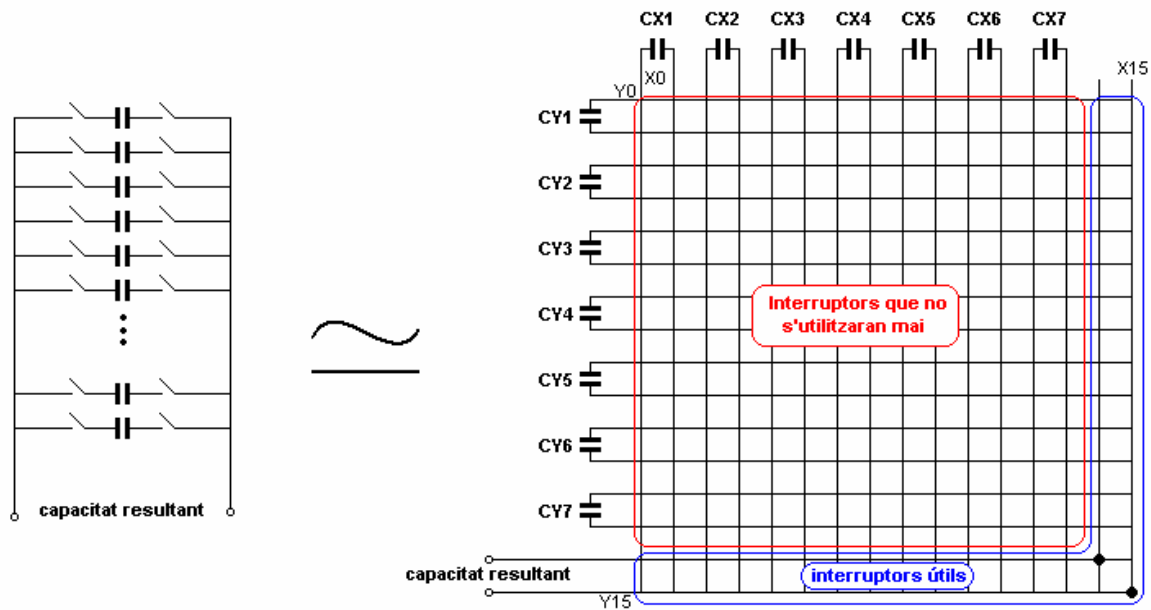


Figura 36. Implementació d'un condensador programable utilitzant una matriu de 16x16.

Un cop decidits a utilitzar matrius d'interruptors per realitzar els condensadors programables, al buscar per Internet es va trobar un distribuïdor que oferia mostres de matrius de 8x16, la referència del component és CD22M3494 i el seu fabricant Intersil. Després de 3 dies es disposava de 5 d'aquests dispositius portats de Malàisia. Per tal d'aprofitar-los i poder començar a fer proves, es decideix utilitzar-los per realitzar els condensadors programables. Després d'estudiar el seu funcionament s'observa que utilitzar només una matriu és complicat, ja que el nombre de bits per la seva programació és elevat com es mostra en la figura 37 (entrades de programació indicades com una fletxa que entra).

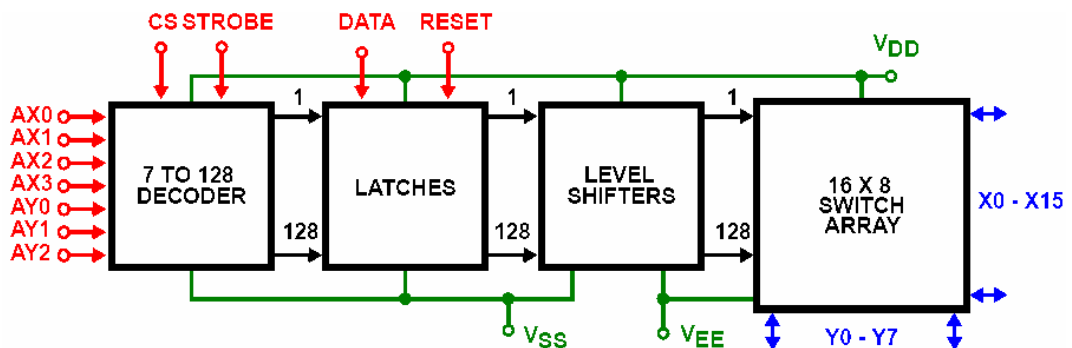


Figura 37. Esquema de blocs de l'integrat CD22M3494 d'Intersil.

La programació es realitza a través de 3 pins de selecció de fila (AY0, AY1 i AY2), 4 pins de selecció de columna (AX0, AX1, AX2 i AX3) i 4 pins de control (CHIP SELECT, STROBE, DATA i RESET).

El pin DATA serveix per determinar si es desitja obrir ("0") o tancar("1") l'interruptor adreçat a través dels pins AYi i AXi, permetent així connectar o desconnectar qualsevol dels interruptors que uneix cada fila i columna. L'STROBE és l'encarregat de validar aquestes dades i portar a terme els canvis. El pin RESET s'encarrega d'obrir tots els interruptors de la matriu.

Si per exemple volguéssim connectar el pin X5 amb el pin Y3, primer hauríem de definir la adreça X (AX3="0"; AX2="1"; AX1="0"; AX0="1"), la adreça Y (AY2="0"; AY1="1"; AY0="1"), posar DATA= "1"(volem connectar) i validar amb l'STROBE per realitzar els canvis.

Un cop vist el funcionament del dispositiu es planteja la necessitat de trobar una forma d'utilització que simplifiqui la realització dels condensadors programables. En la figura 38 es mostra el circuit dissenyat amb dos matrius i adaptat a les nostres necessitats.

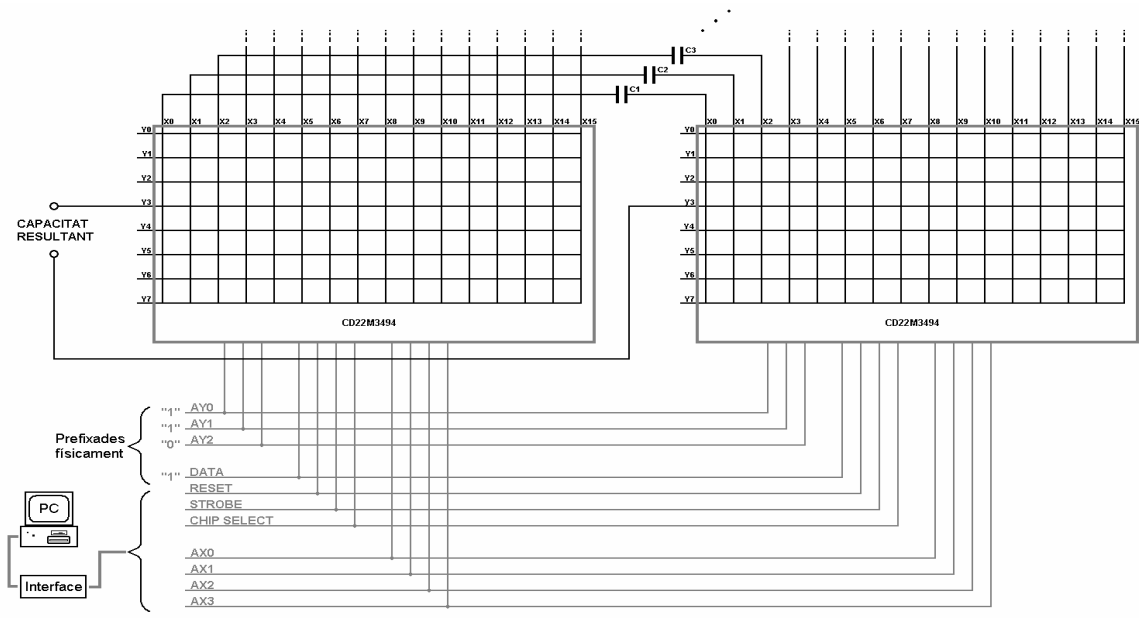


Figura 38. Disseny d'un condensador programable a partir de dos CD22M3494.

Els principals avantatges que s'aconsegueixen amb aquest disseny són dos, en primer lloc disminuir el nombre de pins necessaris per realitzar la programació i en segon lloc s'aconsegueix programar dos circuits integrats com si es tractés d'un sol dispositiu.

El que nosaltres necessitàvem era un grup d'interruptors enllaçats en un extrem a un mateix conductor (pin de capacitat resultant) i per l'altre a cadascun dels condensadors, Això ho hem aconseguit fixant físicament la adreça de Y3 i programant utilitzant només les adreces AXi.

També tenim, que connectant els extrems de cada condensador a la mateixa columna de cadascuna de les dues matrius, ens atorguem la possibilitat de realitzar una programació paral·lela dels dos dispositius, podent-los direccionar com si en fossin un de sol (fixem-nos que només hi ha un CHIP SELECT).

El pin de DATA s'ha posat físicament a "1" perquè sempre que s'actui sobre un sol interruptor serà per connectar-lo, a l'hora de desconnectar tots els condensadors sempre s'utilitzarà el RESET.

Per simplificar i definir el conjunt dissenyat podem assimilar tot el circuit com un sol dispositiu amb la estructura que es mostra en la figura 39:

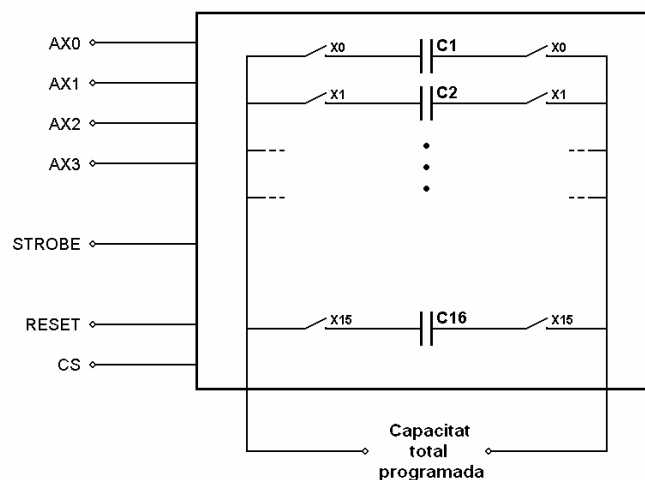


Figura 39. Condensador programable vist com un dispositiu únic.

Per entendre el funcionament posarem un exemple, suposem que per obtenir una capacitat resultant determinada hem de realitzar un paral·lel dels condensadors C1 i C16.

El primer que hem de fer és habilitar el dispositiu amb el CHIP SELECT, i seguidament utilitzant el RESET ens assegurem que cap dels condensadors estigui connectat, per connectar C1 posem la seva adreça (AX3 = "0", AX2 = "0", AX1 = "0" i AX0 = "0") i posteriorment donem un pols a l'STROBE per activar-lo, per connectar també C16 posem ara la seva adreça (AX3 = "1", AX2 = "1", AX1 = "1" i AX0 = "1") i tornem a donar un altre pols a l'STROBE. A partir d'aquest moment ja tenim com a capacitat resultant el paral·lel dels condensadors C1 i C16. Per mantenir la configuració l'únic que cal és deshabilitar el CHIP SELECT i no deixar d'alimentar el dispositiu, ja que es tracta d'una memòria volàtil, i si es deixa d'alimentar perd la seva configuració quedant tots els interruptors oberts com després d'un RESET.

De cares a la aplicació de software que haurà de programar aquests dispositius s'hauran de tenir en compte els següents temps:

Després d'habilitar el dispositiu a través del CHIP SELECT s'han de deixar 10ns.

Un cop l'adreça es fixa s'han d'esperar 10ns per donar el pols de STROBE.

Tant el Pols de RESET com el de STROBE han de durar un mínim de 20ns.

Després de realitzar un RESET s'han de deixar 100ns.

2.2.1 Prototip de condensadors programables

Com s'ha indicat al principi de la memòria, per poder configurar els diferents circuits, era necessari que el hardware disposés de 3 condensadors programables, la seva aparença física a nivell de blocs un cop dissenyada i muntada la placa, és la mostrada a continuació en la figura 40.

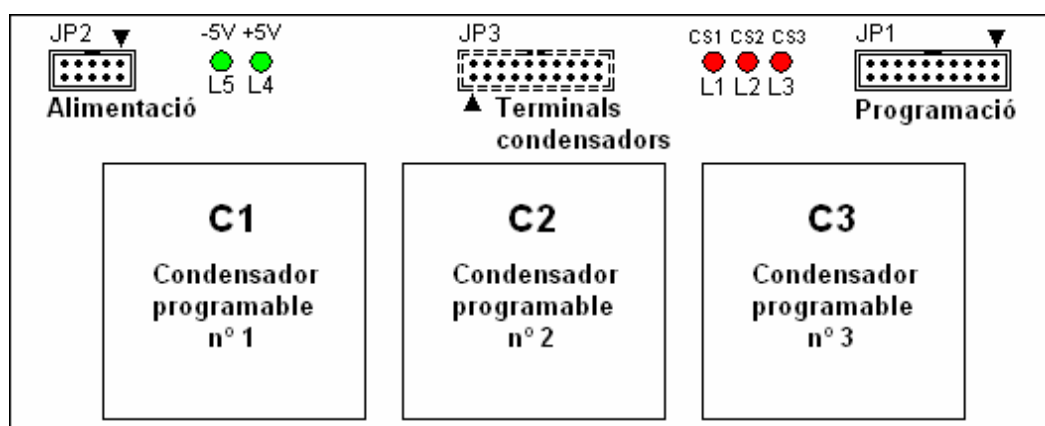


Figura 40. Distribució física de la placa de condensadors programables.

Els blocs C1, C2 i C3 són el conjunt de components que formen cadascun dels condensadors programables (2 matrius de 16x8 i 16 condensadors). Els connectors són els que s'utilitzen amb cable pla, i n'hi ha tres: El primer destinat a la alimentació (JP2), disposa de 10 pins, dels quals l'1 el 2 i el 3 corresponen a +5V, els pins 4, 5, 6, i el 8 corresponen a massa, i els pins restants 7,9 i 10 corresponen a -5V. El segon connector són els pins de les capacitats resultants (JP3), la majoria es troben connectats a massa, ja que l'apantallament és molt important en aquest punt, els pins de capacitat de C1 són el 3→C1+ i el 6→C1-, del bloc 2 el pin 9→C2+ i el 12→C2-, i de l'últim bloc, el condensador programable 3, té el pin 15→C3+ i el 18→C3-. L'últim connector és el corresponent a la programació, seguint el consell de bibliografia relacionada, el que s'ha fet és connectar a massa tots els contactes imparells de forma que en el cable pla els conductors de senyals queden apantallats entre masses, les diferents senyals que trobem en aquest connector són: Pin 2→AX1, Pin 4→AX2, Pin 6→STB, Pin 8→CS3, Pin 10→AX0, Pin 12→AX3, Pin 14→RST, Pin 16→CS2 i Pin 18→CS1. Una particularitat més de la que disposa la placa són els díodes leds, que de cares a desenvolupar el software estan pensats perquè amb un cop d'ull es pugui veure que l'alimentació és correcte (L4→ +5V; L5→ -5V ; leds verds) i quin

dels tres blocs s'està programant en aquell moment a través dels leds vermells (L1→ CS1; L2→ CS2; L3→ CS3).

Per veure de forma molt més clara el conjunt de senyals en cadascun dels pins, en la figura 41 hi ha representats els connectors vistos des de la superfície de components, amb els senyals que corresponen a cada pin.

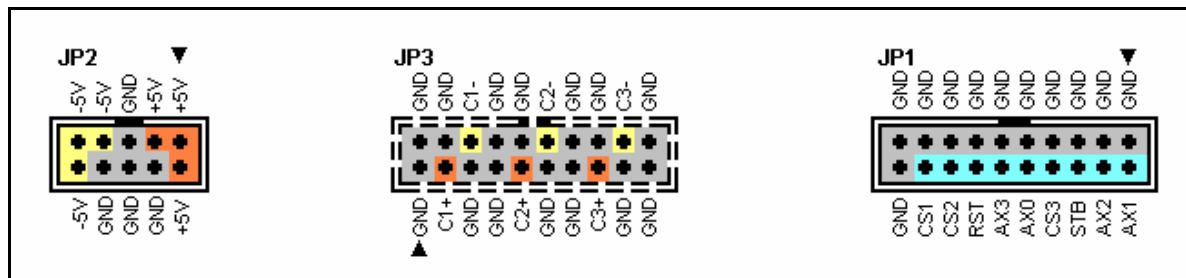


Figura 41. Senyals que corresponen a cada connector de la placa de condensadors programables.

Un cop muntada la placa, s'han realitzat multitud de tests de funcionament. Aquests es troben documentats en l'apartat següent, i d'ells se'n deriven algunes informacions importants per l'aplicació de software que ha de realitzar la configuració dels dispositius.

2.2.2 Resultats del prototip de condensadors programables

La primera prova que s'ha realitzat, ha estat la mesura de la resistències que formen el condensador programable 1, s'ha fet programant només un dels condensador en paral·lel amb la sortida per cada mesura, i s'ha col·locat una resistència de 100K Ω en sèrie. El senyal injectat es un senyal quadrat de 4Vp i freqüència suficient per permetre el cicle de càrrega i descàrrega. Per determinar la capacitat real a la sortida del bloc, s'ha agafat un oscil·loscopi, i s'ha observat el temps que trigava un cicle de càrrega en assolir el 63% del voltatge de càrrega màxima (4V). Coneixent el valor de la resistència de càrrega i sabent que el temps observat és τ , aïllant la fórmula $\tau = R \cdot C$ ja tenim el valor de la capacitat. En la figura 42 es pot apreciar el circuit de test utilitzat per realitzar les mesures.

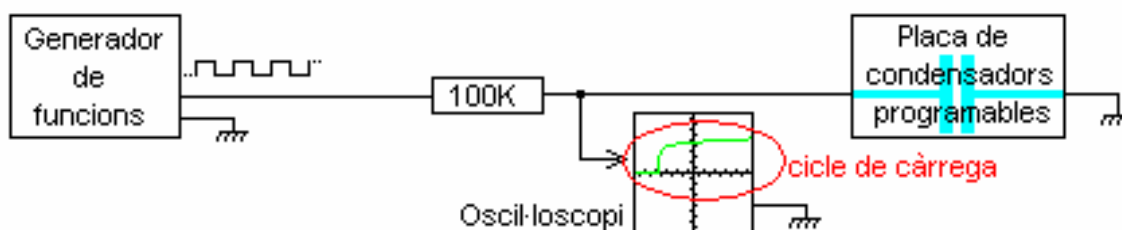


Figura 42. Circuit de test emprat per determinar la capacitat dels condensadors programables.

Després de realitzar les mesures dels diferents condensadors que integren el condensador programable 1, es pot dir que el funcionament de la placa és correcte, ja que les capacitats resultants es troben dins els rang de toleràncies, excepte per el condensador de 220pF, que té un valor resultant massa elevat, d'uns 315pF. Aquest fenomen és degut a una capacitat paràsita dels interruptors digitals i la placa en conjunt. A partir d'aquests fets una primera conclusió que ha de quedar clara, és que si es vol realitzar una programació acurada, s'haurà de tenir en compte el valor de condensador real mesurat i no el valor del fabricant i també que per capacitats programades de pF hi ha una acció paràsita important. En la taula 5 es mostren els valors de condensador obtinguts, cal tenir en compte que la determinació de la capacitat s'ha realitzat a partir de la visualització de la corba de càrrega, i per tant s'ha comés un cert error diferent per cada lectura.

Condensador	Adreça (AX3... AX0)	Valor del fabricant	Valor mesurat pràcticament
C ₀	0000	220 pF	315 pF
C ₁	0001	470 pF	522 pF
C ₂	0010	1 nF	1,09 nF
C ₃	0011	2,2 nF	2,22 nF
C ₄	0100	4,7 nF	4,47 nF
C ₅	0101	10 nF	9,8 nF
C ₆	0110	22 nF	23,7 nF
C ₇	0111	47 nF	46,7 nF
C ₈	1000	100 nF	94 nF
C ₉	1001	220 nF	210 nF
C ₁₀	1010	470 nF	445 nF
C ₁₁	1011	1 µF	0,94 µF
C ₁₂	1100	2,2 µF	2,2 µF
C ₁₃	1101	4,7 µF	4,65 µF

Taula 5: Valors mesurats dels condensadors del bloc 1.

La prova següent que es va realitzar va ser la de programar capacitats resultants de la suma de condensadors, dels quals ja coneixíem la capacitat real gràcies a la primera prova, per determinar així si es mantenia una bona linealitat. El circuit emprat per el test és el mateix emprat en la mesura de valors anterior (figura 42). En la taula 6 es poden observar les mesures realitzades.

Combinació de Condensadors	Suma dels valors mesurats anteriorment	Valor mesurat de la combinació de condensadors	Diferència entre valors	Diferència en percentatges
C ₀ + C ₁	837 pF	786 pF	51 pF	6,74%
C ₀ + C ₂	1,405 nF	1,34 nF	65 pF	4,85%
C ₀ + C ₃	2,535 nF	2,500 nF	35 pF	1,40%
C ₃ + C ₄	6,69 nF	6,650 nF	40 pF	0,60%
C ₃ + C ₅	12,02 nF	11,9 nF	12 pF	0,10%
C ₃ + C ₆	25,92 nF	25,9 nF	20 pF	0,07%

Taula 6: Valors mesurats realitzant combinacions de condensadors.

Arrel d'aquestes mesures es fa evident la existència d'una capacitat paràsita de l'ordre de pF que, a capacitats resultants baixes, provoca un gran increment de la diferència entre el valor obtingut de la suma algebraica dels valors dels condensadors, i la mesura de la combinació dels mateixos a través de la programació de la placa.

Arribats a aquest punt el que es va fer, va ser mesurar la capacitat del condensador programable 1 programant una capacitat de 0 pF (tots els interruptors digitals oberts), i mesurant després la capacitat resultant. D'aquesta manera s'ha comprovat que realment hi ha una capacitat paràsita d'uns 65pF, aquest fet lliga perfectament amb els valors de la taula anterior, ja que per els valors de condensadors mes baixos, tenint en compte aquesta capacitat paràsita, les sumes de condensadors són més lineals i l'error es situa en cotes normals atorgables al propi error de visualització. Per capacitats de més de 5nF, aquestes capacitats paràsites són gairebé imperceptibles i per tant possiblement ni tan sols calgui tenir-les en compte.

2.3 Resistències programables

En el moment d'iniciar el disseny de les resistències programables el punt de partida era el mètode emprat en el projecte anterior, ja que el seu funcionament era correcte i semblava una solució eficaç. Tant senzill com posar en sèrie dos potenciòmetres digitals, un d'ells de valor més elevat que hauria d'aportar gairebé la totalitat del valor de resistència desitjat, i un altre de valor molt inferior que permetria acabar d'afinar per obtenir valors gairebé exactes, en la figura 43 es pot apreciar un exemple d'aquesta estructura.

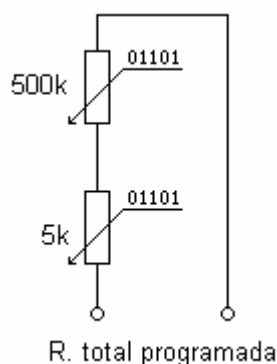


Figura 43: Potenciòmetres digitals en sèrie per obtenir més rang i definició.

Amb els valors dels potenciòmetres de la figura, suposant que aquests disposen d'una resolució de 8 bits, els increments del potenciòmetre de 500k Ω són de aproximadament 2k Ω , i amb el potenciòmetre de 5k Ω , els increments són de 19,53 Ω . Per tant, teòricament es disposaria d'una resistència programable que podria assolir un valor màxim de 505k Ω en increments de 19,53 Ω .

El problema sorgeix al tenir en compte la resposta en freqüència dels components, ja que els potenciòmetres digitals tenen unes capacitats paràsites gents menyspreables, i fan impossible una configuració similar a la anterior. Després de revisar l'estat de l'art pel que fa a potenciòmetres digitals s'aprecia que per la majoria de fabricants, en el moment que es supera el valor de 200K Ω l'ample de banda es veu reduït a valors inferiors als 30kHz, i per tant es fa evident la necessitat d'implementar una solució alternativa.

La solució seleccionada per tal de resoldre el problema ha estat una variació de la solució presentada per als condensadors programables. Els condensadors i les resistències

compleixen alguns principis de forma complementaria, mentre que amb els condensadors la capacitat augmenta col·locant-los en paral·lel, amb les resistències cal fer una disposició sèrie per augmentar el valor. Partint d'aquest simple fet, s'ha desenvolupat la configuració que ha de permetre la realització d'una resistència programable, tal i com es mostra en la figura 44.

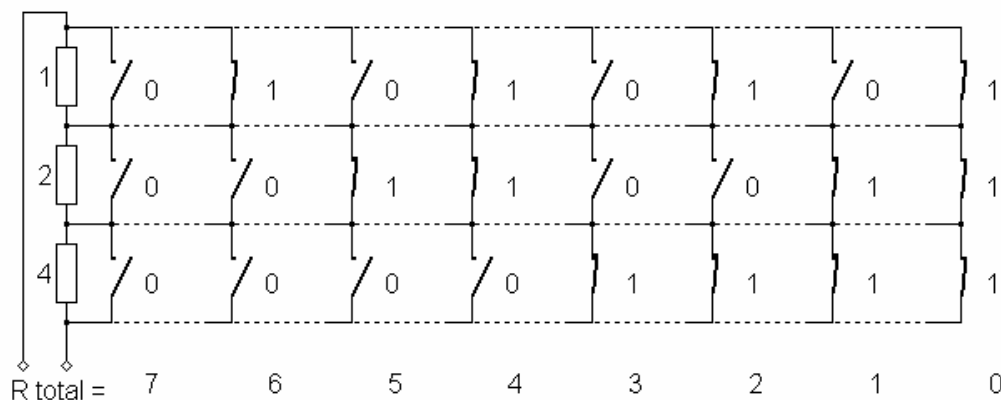


Figura 44: Principi d'implementació d'una resistència programable.

Com es pot apreciar en la figura 44, si es disposa de tres resistències en sèrie de valors 1Ω; 2Ω; 4Ω, la resistència total obtinguda és de 7Ω, però si en paral·lel a cadascuna d'elles es col·loquen interruptors i aquests es manipulen de forma que es curtcircuitin les resistències, es poden obtenir tots els valors entremitjos. Si es té en compte que els interruptors poden ser digitals, ja s'està parlant d'una possible resistència programable.

Segons les necessitats del projecte s'ha de poder implementar qualsevol valor de resistència. A la pràctica, més del 95% dels valors utilitzats estan compresos entre d'1kΩ i 200kΩ, però és cert, que en aplicacions de filtres i similars s'utilitzen valors més elevats arribant en ocasions als megohms. Per desenvolupar el projecte s'ha partit d'un rang mínim de treball de fins 500kΩ.

Un cop decidit el rang de treball que ha de permetre cada resistència programable i partint de les idees exposades en les dos figures anteriors, s'ha desenvolupat la configuració següent : una resistència mínima programable de aproximadament 640Ω, amb 11 resistències de precisió comandades per dos integrats amb vuit interruptors digitals que li

atorguen una resistència màxima de fins a 1,24MΩ i que gràcies a la aportació d'un potenciòmetre digital de 1kΩ es permeten petites variacions de 10Ω.

En la figura 45 es pot apreciar la disposició dels diferents components que integraran cadascuna de les resistències programables.

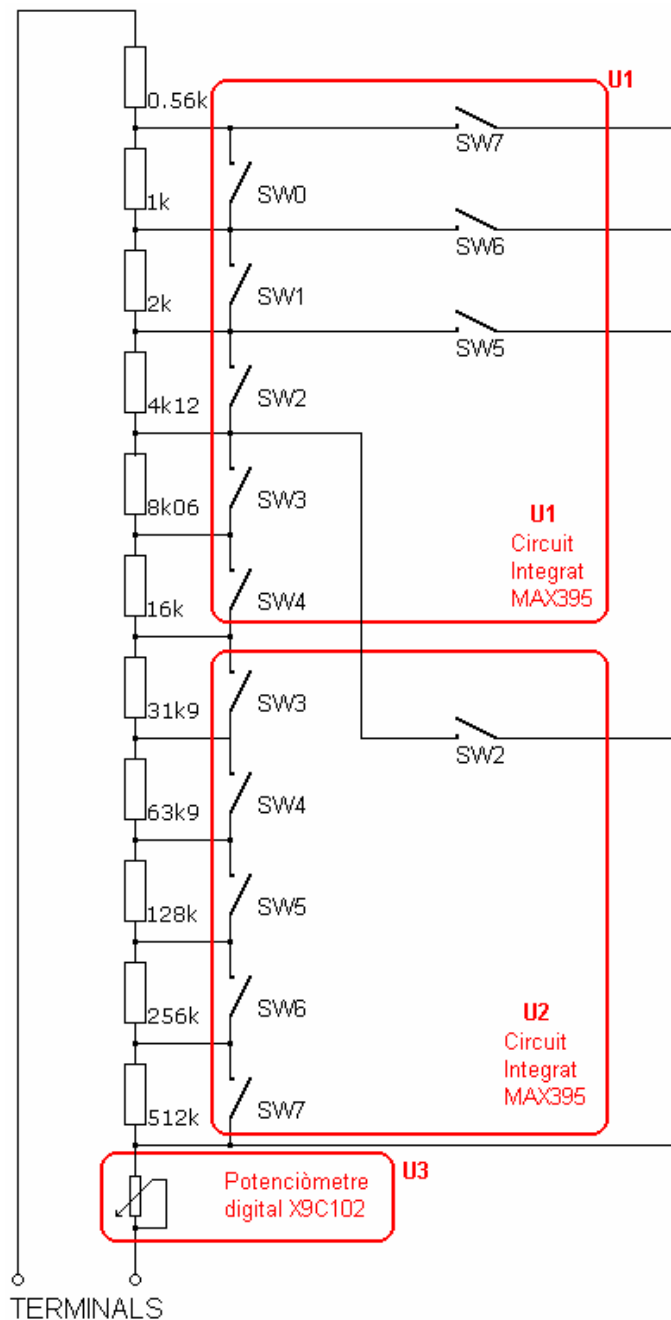


Figura 45: Configuració adoptada per implementar una resistència programable

Els primers integrats utilitzats són els MAX395. Aquests integrats disposen d'un conjunt de 8 interruptors digitals, la programació dels quals es realitza a través d'una entrada síncrona de dades en sèrie que omple un registre de desplaçament intern de 8bits, cadascun d'aquests bits emmagatzema l'estat d'un dels interruptors. Aquest integrat disposa de la opció de col·locar diversos dispositius en sèrie, cosa que hem aprofitat en el nostre disseny per tal de simplificar la programació, en el nostre cas s'han col·locat els registres dels dos integrats en sèrie, de forma que en conjunt es comporten com un sol integrat amb un registre de 16 bits que controlen l'estat de 16 interruptors digitals (dels quals només se'n utilitzen 14).

L'altre integrat utilitzat ha estat el X9C102, es tracta d'un potenciòmetre digital de 1k Ω amb una resolució de 100 intervals. Aquest integrat ha estat seleccionat per la seva resposta en freqüència i per la precisió que aporta (els increments són de 10 Ω). Cal dir però que aquest dispositiu no està concebut per ser programat digitalment, sinó més aviat per ser incorporat a una interfície home-màquina, ajustant-se manualment a través d'un comandament rotatiu generador de polsos, és per aquest motiu que la programació d'aquest dispositiu serà una tasca un pel brusca.

L'integrat disposa d'una entrada que s'anomena increment i una altre que s'anomena U/D (pujar/baixar), la entrada d'increment, com diu el seu nom, mou en una posició el cursor del potenciòmetre, en funció de si la entrada pujar/baixar es troba en estat alt o baix. Aquest salt de posició del cursor reduirà o incrementar la resistència.

És important tenir en compte que el dispositiu té una memòria no volàtil, havent-lo de tractar de forma especial, ja que no hi ha forma de conèixer l'estat en que es trobarà en el moment d'alimentar-lo. Aquest fet fa indispensable realitzar una inicialització partint del pitjor cas, aquesta inicialització pot consistir en decrementar 100 vegades la posició del cursor per tal d'assegurar que aquest es trobi en una posició de partida coneguda.

El conjunt de components que integren una resistència programable, s'han estructurat de forma que es puguin entendre com un sol dispositiu, utilitzant així un únic chip select per tots els xips que la componen, tal com es mostra en la figura 46.

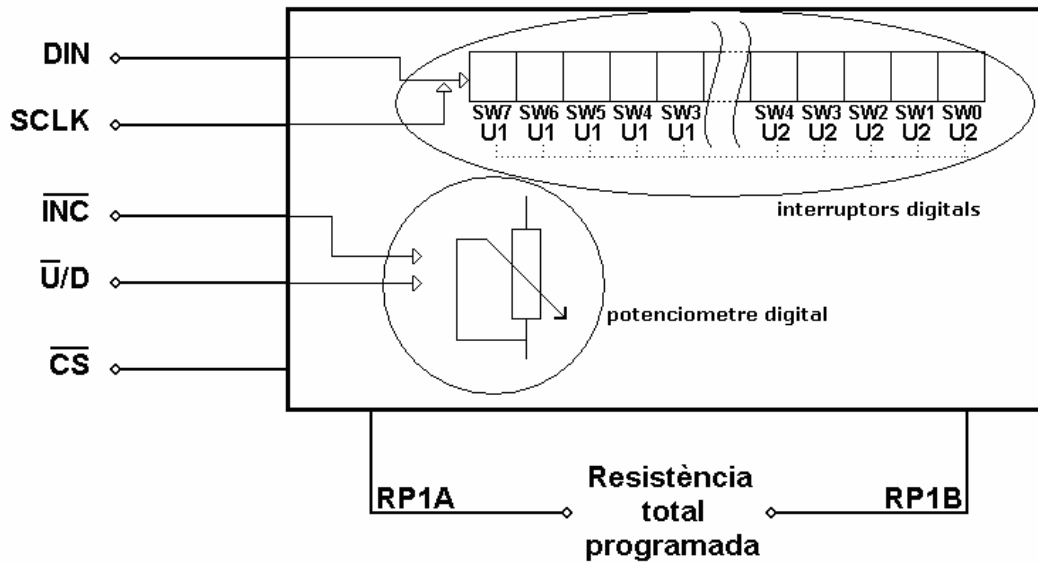


Figura 46. Resistència programable vista com un dispositiu únic.

En la figura anterior es veu que el conjunt d'una resistència programable consta de cinc entrades, i dos sortides. Donat que les característiques de la forma en que es programen els interruptors digitals i el potenciòmetre digital no comparteixen cap punt en comú, exceptuant el chip select, les diferents entrades dels dispositius s'han hagut de respectar.

La entrada DIN correspon a la entrada de dades en sèrie, que omple un registre de 16 bits de longitud (resultat de posar en sèrie els dos MAX395), aquests bits són els que determinaran l'estat de cadascun dels interruptors digitals. En la figura 47 es pot apreciar la correspondència entre la posició que ocupa cada bit en el registre de desplaçament i l'interruptor digital que controla.

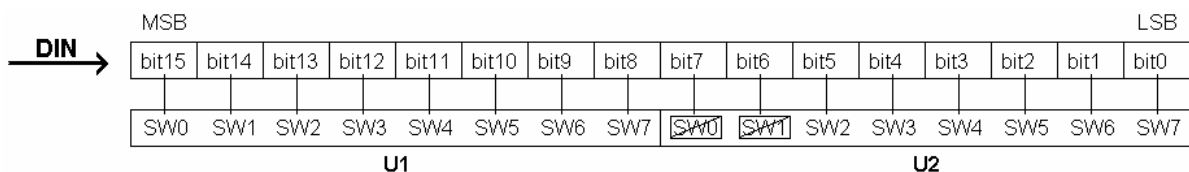


Figura 47. Registre de desplaçament que controla els interruptors digitals.

Com ja es podia apreciar en la figura 36, no tots els interruptors digitals fan servei, així queda reflectit en aquesta última figura, on els interruptors digitals que no s'utilitzen es troben tatxats. Aquest fet s'ha de tenir en compte a l'hora de realitzar la programació, ja que

caldrà omplir tot el registre dels 16 bits enviats. L'estat del bit 6 i 7 no importa, ja que físicament, els seus pins es troben connectats a massa.

Per tal de fer més senzilla la concordança entre la posició del bit en el registre de desplaçament i quin interruptor ataca, a continuació en la figura 48 es mostren de forma gràfica des del bit0, primer bit que s'envia al registre "LSB", fins el bit15, últim bit necessari per la programació "MSB".

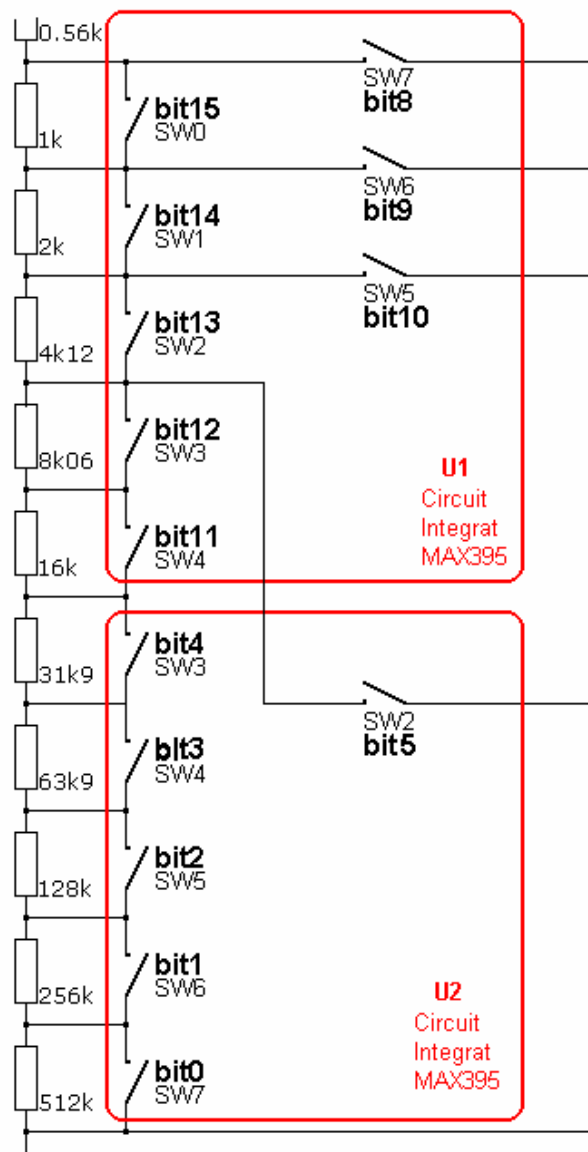


Figura 48. Interruptors que s'ataquen amb cadascun dels bits del registre de desplaçament.

La entrada SCLK és la entrada de rellotge que sincronitza la entrada de dades en el registre de desplaçament sèrie.

Les entrades U/D i INC corresponen al control del potenciòmetre digital, i no tenen res a veure amb les anteriors DIN i SCLK que pertanyen als interruptors digitals.

És important tenir en compte el fet que els interruptors digitals no són perfectes i que la seva resistència interna quan estan tancats és de aproximadament 60Ω , és per aquest motiu que s'han habilitat els SW5, SW6 i SW7 de l'integrat U1 i l'SW5 de l'U2. Per exemple, en el cas de programar una resistència petita (inferior a $4k\ \Omega$) la resistència acumulada dels interruptors digitals que crearan les resistències de valors més elevats podria arribar a (9 interruptors tancats en sèrie amb una resistència de 60Ω cadascun) 540Ω un valor massa elevat com per ser depreciat, però si tanquem el interruptor SW10, corresponent al bit10, creuarem totes les resistències de cop, amb un sol interruptor i amb una resistència afegida de només 60Ω .

Per tal de realitzar la programació de la placa s'aconsellaria implementar un algorisme amb tres parts, una primera en la qual s'agafés el valor que es desitja programar i s'hi restés el valor de la resistència fixa de 560Ω més els 40Ω del cursor del potenciòmetre digital, amb el valor resultant es fa un bucle de forma que se li van restant el valor de les resistències de gran a petita, si es resta el valor de la resistència i s'obté un valor negatiu, aquesta resistència s'haurà de curtcircuitar, es mantindrà el valor anterior a la resta (restant 60Ω de Ron del interruptor digital) i es repetirà el cicle amb el valor de resistència següent, en canvi, si el valor de la resta és positiu, la resistència serà necessària i no es curtcircuitarà, s'agafarà el resultat de la resta per repetir cicle amb el valor de resistència següent. El mateix cicle es repetirà per cada valor de resistència, un cop fetes totes s'obté quines resistències calen per obtenir el valor desitjat, juntament amb un possible residu sempre inferior a $1k\Omega$, un cop en aquest punt, entraria en joc la segona part de l'algorisme, on es tindria en compte si cal utilitzar els SW5, SW6 i SW7 de U1, calculant així la resistència afegida per la impedància dels propis interruptors digitals i el que aquesta suposa sobre la resistència que encara ens falta. Un cop afegit l'efecte dels interruptors, a la tercera part, amb el valor resultant, es calcularà (dividint per 10) el valor que ha d'afegir el potenciòmetre digital per obtenir el valor de resistència desitjat.

S'ha de tenir en compte però que això és només un punt de partida, i que aquest algorisme plantejat és només una possibilitat.

2.3.1 Prototip de resistències programables

Com s'ha indicat al principi de la memòria, per poder configurar els diferents circuits, era necessari que el hardware disposés de 7 resistències programables, la seva aparença física a nivell de blocs un cop dissenyada i muntada la placa, és la mostrada a continuació en la figura 49.

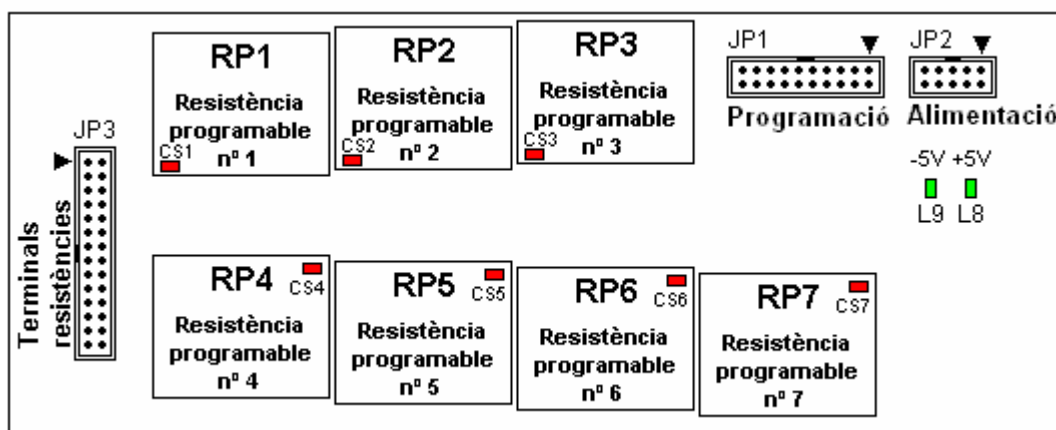


Figura 49. Distribució física de placa de resistències programables.

Els blocs RP1, RP2, RP3, RP4, RP5, RP6 i RP7 són el conjunt de components que formen cadascuna de les resistències programables (2 integrats MAX395 de 8 interruptors analògics cadascun, 11 resistències de precisió i un potenciòmetre digital X9C102). Els connectors són els que s'utilitzen amb cable pla, i n'hi ha tres: El primer destinat a la alimentació (JP2), disposa de 10 pins, dels quals l'1 el 2 i el 3 corresponen a +5V, els pins 4, 5, 6, i el 8 corresponen a massa, i els pins restants 7, 9 i 10 corresponen a -5V. El segon connector són els pins de les resistències resultants (JP3), tots els pins imparells estan connectats a massa, ja que l'apantallament és molt important en aquest punt, els pins de resistència del bloc RP1 són el 2→RP1B i el 4→RP1A, del bloc 2 el pin 6→RP2B i el 8→RP2A, del bloc 3 el pin 10→RP3B i el 12→RP3A, del bloc 4 el pin 26→RP4B i el 28→RP4A, del bloc 5 el pin 22→RP5B i el 24→RP5A, del bloc 6 el pin 18→RP6B i el 20→RP6A, i de l'últim bloc, la resistència programable 7, el pin 14→RP7B i el 16→RP7A. L'últim connector és el corresponent a la programació, s'han connectat a massa tots els contactes imparells de forma que en el cable pla els conductors de senyals queden apantallats entre masses, les diferents senyals que trobem en aquest connector són: Pin2→CS1, Pin4→CS2, Pin6→CS3, Pin8→CS4, Pin10→CS5, Pin12→CS6, Pin14→CS7, Pin16→INC, Pin18→DIN, Pin20→U/D,

Pin22→CLK. Una altre particularitat més de la qual disposa la placa són els díodes leds, que de cares a desenvolupar el software estan pensats perquè amb un cop d'ull es pugui veure que l'alimentació és correcta (L8→ +5V; L9→ -5V ; leds verds) i quin dels set blocs s'està programant en aquell moment a través dels leds vermells (L1→ CS1; L2→ CS2; L3→ CS3; L4→ CS4; L5→ CS5; L6→ CS6; L7→ CS7).

Per veure de forma molt més clara el conjunt de senyals de què disposa cadascun dels connectors, a continuació en la figura 50 estan representats els connectors vistos des de la superfície de components, amb els senyals que corresponen a cada pin.

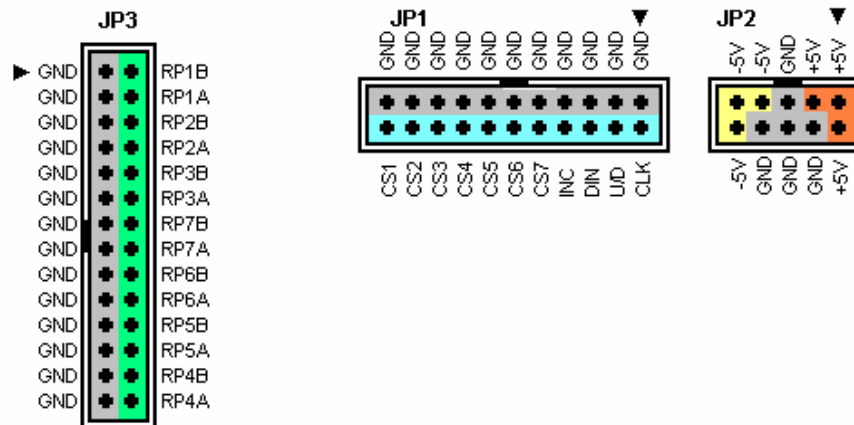


Figura 50. Senyals dels pins dels connectors de la placa de resistències programables.

A l'hora de realitzar la programació de cadascuna de les resistències programables, hi ha alguns paràmetres constructius a tenir en compte i que poden passar per alt. L'entrada U/D dels potenciòmetres digitals funciona amb la lògica mostrada en la figura 46, inversa al que es podria interpretar llegint la documentació del X9C102, ja que el pin que s'ha curtcircuitat amb el cursor és el "low" i el que ha quedat sol és el "high". D'aquesta manera, al incrementar el cursor, el que aconseguim és minvar la resistència.

Un altre punt que hem de tenir en compte es dona en el moment de fer la programació dels interruptors digitals, ja que com s'especifica en el "datasheet", els canvis es produeixen en el moment en que el chip select torna a estat baix, i el senyal de rellotge es troba també en estat baix.

2.3.2 Resultats del prototip de resistències programables

Per tal de poder determinar la validesa del prototip, totes les proves de programació s'han realitzat amb la placa d'adquisició 6071E juntament amb una interfície programada en Labview per la Srta. Bianca del dept. d'electrònica, informàtica i matemàtica. Per determinar el valor de la resistència total programada s'ha implementat la tipologia de circuit mostrada en la figura 51, un senzill muntatge en sèrie amb una resistència coneguda de $1000\Omega \pm 1\%$.

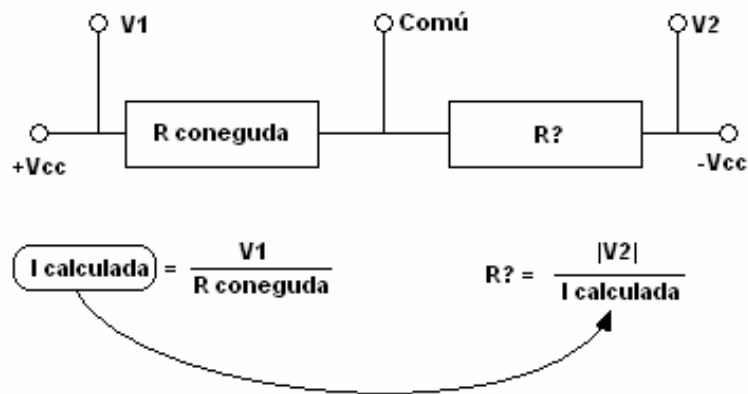


Figura 51. Circuit de test emprat per mesurar les resistències programades en el prototip.

Només s'ha realitzat una comprovació exhaustiva de funcionament de la Resistència Programable 1 (en endavant RP1). De la resta de resistències programables només s'han fet proves de funcionalitat per poder determinar que en el muntatge no s'hagués comès cap error.

La primera mesura que s'ha realitzat, ha estat la del rang ofert pel potenciòmetre digital de la RP1, ja que el fabricant dona una tolerància final per aquest integrat del 20%, és a dir que la resistència màxima pot oscil·lar entre els 800Ω i els 1.200Ω .

Cal recordar que cadascuna de les resistències programables té una resistència mínima fixa de $560\Omega \pm 5\%$ i que tot i curtcircuitar totes les altres resistències fixes, els propis interruptors digitals ofereixen una R_{on} típica de 60Ω . Així doncs els valors mesurats RP1 seran de l'ordre de: $560 + 60 +$ resistència potenciòmetre (tenint en compte que el propi cursor del potenciòmetre té una resistència de 40Ω).

En la taula 7 es poden apreciar, el valor programat del potenciòmetre, les mesures realitzades de V1 i V2, el valor de la RP1 calculat amb les mesures i l'error respecte el valor programat teòric.

Res. Poten.	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
0	1,261265	0,00126127	0,806198	639	660	-3,15183
100	1,190936	0,00119094	0,876571	736	760	-3,15324
400	1,019815	0,00101982	1,047766	1.027	1.060	-3,07473
500	0,973292	0,00097329	1,094400	1.124	1.160	-3,06627
600	0,931314	0,00093131	1,136400	1.220	1.260	-3,15782
900	0,826180	0,00082618	1,241705	1.503	1.560	-3,65722
1000	0,805460	0,00080546	1,262576	1.568	1620	-3,23940

Taula 7. Taula de resultats del potenciòmetre digital com integrant de la RP1.

Tal com es mostra en la taula 7, si es tenen en compte la variable de Ron dels interruptors digitals i la resistència del cursor del potenciòmetre, l'error comès entre el valor desitjat de programació i la resistència mesurada, en tots els casos, és inferior al 4%, també té un significat positiu que en tots els casos l'error tingui el mateix signe i sigui tan repetitiu.

Posteriorment s'ha mesurat cadascuna de les resistències que componen el prototip RP1 curtcircuitant les altres resistències i posant el potenciòmetre al mínim, així s'ha determinat que el muntatge realment és funcional, i que els interruptors digitals operen correctament. Els resultats es mostren a continuació en la taula 8.

Res. utilitzada	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
1k	0,763320	0,00076332	1,250070	1.638	1.660	-1,34489
2k	0,539170	0,00053917	1,474690	2.735	2.720	0,55557
4k12	0,337379	0,00033738	1,676660	4.970	4.900	1,42170
8k06	0,195699	0,00019570	1,821860	9.310	9.200	1,19023
16k	0,110504	0,00011050	1,907060	17.258	17.140	0,68750
31k9	0,058767	5,8767E-05	1,958760	33.331	33.040	0,88060
63k9	0,030405	3,0405E-05	1,986830	65.347	65.140	0,31713
128k	0,015461	1,5461E-05	2,001670	129.466	129.140	0,25225
256k	0,007784	7,7844E-06	2,009300	258.119	257.140	0,38065
512k	0,003915	3,915E-06	2,012940	514.161	513.140	0,19896

Taula 8. Resultats programant individualment les diferents resistències que integren la RP1.

En la taula 8 es poden apreciar els resultats de les proves realitzades, és important tenir en compte que en la taula, la columna de Res. Program. és el resultat de sumar la resistència fixa, la Ron dels interruptors digitals tancats i la resistència del cursor del potenciòmetre tot i que la programació d'aquest sigui 0Ω . En la última columna es pot veure que en cap cas tenim un error superior al 1,5%, també s'aprecia que com més alt és el valor programat, l'error disminueix.

Per tal de comprovar la correcta interacció de tots els components que formen la RP1 també s'han dut a terme programacions de valors que utilitzen varies resistència a més del potenciòmetre digital . En la taula 9 que es mostra a continuació es poden apreciar les mesures i resultats dels càlculs realitzats.

Res. utilitzades	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
1K+2K	0,446170	0,00044617	1,620030	3.631	3660	-0,79316
1K+4K	0,301100	0,0003011	1,765230	5.863	5780	1,42913
2K+4K	0,263231	0,00026323	1,803375	6.851	6780	1,04604
1K+2K+4K	0,236309	0,00023631	1,830385	7.746	7660	1,11915
pot.:330+8K	0,194530	0,00019453	1,872457	9.626	9510	1,21502
pot.:660+8K	0,188918	0,00018892	1,878110	9.941	9840	1,03063
pot.:990+8K	0,184072	0,00018407	1,883130	10.230	10170	0,59389

Taula 9. Resultats obtinguts programant valors a la resistència programable 1.

Un cop analitzats aquests resultats es pot donar per vàlid el prototip estudiat, RP1. El pas següent ha estat muntar la resta de resistències programables i determinar que aquestes eren operatives totalment, sense cap errada en la resta de circuit imprès. Les diferents programacions que s'han realitzat a aquestes altres resistències programables no són per determinar l'error en sí, sinó per veure que els diferents components funcionen correctament i no presenten anomalies. És per aquest motiu que en alguns casos la programació no sembla coherent y els errors són més elevats que en els resultats anteriors.

En les taules següents si presenten els resultats de les proves fetes a cadascuna de les resistències programables. Cadascuna de les taules és una mateixa programació que s'ha fet a totes les resistències programables amb els resultats corresponents. Tot i que en les següents taules els errors semblin grans, cal recordar que la programació realitzada a continuació, com s'ha dit anterior, està pensada per comprovar la integritat del muntatge i per tant aquestes programacions no es donaran mai en circumstàncies normals d'ús.

La programació del test 1 correspon al potenciòmetre digital al mínim (40Ω del cursor), tots els interruptors digitals paral·lels a les resistències discretes curtcircuitats ($60\Omega \times 10 = 600\Omega$) però els que curtcircuiten totes les resistències s'han deixat oberts. Amb aquest test és pretén observar que tots els interruptors digitals paral·lels a les resistències discretes

funcionin correctament i no hi hagi cap pista tallada. Els resultats dels test es mostren a continuació en la taula 10.

TEST 1	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
RP2	0,997000	0,00099700	1,098300	1.102	1200	-8,19960
RP3	1,000500	0,00100050	1,097220	1.097	1200	-8,61069
RP4	0,998500	0,00099850	1,100200	1.102	1200	-8,17894
RP5	0,998900	0,00099890	1,099420	1.101	1200	-8,28078
RP6	0,992530	0,00099253	1,106970	1.115	1200	-7,05822
RP7	0,997580	0,00099758	1,102222	1.105	1200	-7,92535

Taula 10. Resultats obtinguts del TEST 1 en les resistència programables restants.

La programació del test 2 correspon al potenciòmetre digital al màxim (1000 Ω), tots els interruptors digitals tancats (60 Ω). Amb aquest test és pretén observar que tots els potenciòmetres digitals funcionin correctament i que la seva tolerància no sigui propera a la màxima que dona el fabricant (20%). Els resultats dels test es mostren a continuació en la taula 11.

TEST 2	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
RP2	0,828300	0,00082830	1,268890	1.532	1620	-5,43699
RP3	0,833120	0,00083312	1,265170	1.519	1620	-6,25971
RP4	0,831140	0,00083114	1,267860	1.525	1620	-5,83661
RP5	0,828160	0,00082816	1,271315	1.535	1620	-5,24025
RP6	0,826810	0,00082681	1,272860	1.539	1620	-4,97018
RP7	0,833936	0,00083394	1,266055	1.518	1620	-6,28592

Taula 11. Resultats obtinguts del TEST 2 en les resistència programables restants.

La programació del test 3 correspon al potenciòmetre digital al mínim (40Ω del cursor) i tots els interruptors digitals oberts excepte el SW7 de l'integrat U1 (60Ω). Amb aquest test és pretén observar que el interruptor digital SW7 de l'integrat U1 funcioni correctament i no hi hagi la pista tallada o deteriorada, també es pot deduir de forma aproximada la tolerància de la resistència fixa de 560Ω . Els resultats dels test es mostren a continuació en la taula 12.

TEST 3	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
RP2	1,280900	0,001281	0,815610	636,747599	660	-3,52309
RP3	1,276600	0,001277	0,811450	635,633715	660	-3,69186
RP4	1,283300	0,001283	0,815450	635,432089	660	-3,72241
RP5	1,283073	0,001283	0,816222	636,146190	660	-3,61421
RP6	1,279970	0,001280	0,819570	640,304070	660	-2,98423
RP7	1,282300	0,001282	0,817520	637,541917	660	-3,40274

Taula 12. Resultats obtinguts del TEST 3 en les resistència programables restants.

La programació del test 4 correspon al potenciòmetre digital al mínim (40Ω del cursor) i tots els interruptors digitals oberts excepte el SW6 de l'integrat U1 ($60\Omega + 1000\Omega$). Amb aquest test és pretén observar que el interruptor digital SW6 de l'integrat U1 funcioni correctament i no hi hagi la pista tallada o deteriorada. Els resultats dels test es mostren a continuació en la taula 13.

TEST 4	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
RP2	0,795790	0,00079579	1,300890	1.635	1660	-1,52318
RP3	0,798430	0,00079843	1,299740	1.628	1660	-1,93556
RP4	0,796880	0,00079688	1,301950	1.634	1660	-1,57775
RP5	0,796779	0,00079678	1,302580	1.635	1660	-1,51764
RP6	0,795620	0,00079562	1,303988	1.639	1660	-1,26757
RP7	0,797060	0,00079706	1,302847	1.635	1660	-1,53218

Taula 13. Resultats obtinguts del TEST 4 en les resistència programables restants.

La programació del test correspon al potenciòmetre digital al mínim (40Ω del cursor), tots els interruptors digitals oberts excepte el SW5 de l'integrat U1 ($60\Omega + 3000\Omega$). Amb aquest test és pretén observar que el interruptor digital SW5 de l'integrat U1 funcioni correctament i no hi hagi la pista tallada o deteriorada. Els resultats dels test es mostren a continuació en la taula 14.

TEST 5	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
RP2	0,453490	0,00045349	1,643370	3.624	3660	-0,98829
RP3	0,453660	0,00045366	1,644600	3.625	3660	-0,95132
RP4	0,453640	0,00045364	1,645200	3.627	3660	-0,91081
RP5	0,453258	0,00045326	1,646150	3.632	3660	-0,77003
RP6	0,452866	0,00045287	1,646750	3.636	3660	-0,64794
RP7	0,453900	0,0004539	1,645970	3.626	3660	-0,92122

Taula 14. Resultats obtinguts del TEST 5 en les resistència programables restants.

La programació del test 6 correspon al potenciòmetre digital al mínim (40Ω del cursor), tots els interruptors digitals oberts excepte el SW2 de l'integrat U2 ($60\Omega + 7000\Omega$). Amb aquest

test és pretén observar que el interruptor digital SW2 de l'integrat U2 funcioni correctament i no hi hagi la pista tallada o deteriorada. Els resultats dels test es mostren a continuació en la taula 15.

TEST 6	Mesura V1	Càlcul intensitat	Mesura V2	Res. Calc. Mesures	Res. Program.	% error
RP2	0,239950	0,00023995	1,857180	7.740	7660	1,04259
RP3	0,239774	0,00023977	1,858490	7.751	7660	1,18808
RP4	0,239810	0,00023981	1,859100	7.752	7660	1,20610
RP5	0,239995	0,00024	1,859440	7.748	7660	1,14658
RP6	0,239567	0,00023957	1,860130	7.765	7660	1,36489
RP7	0,240090	0,00024009	1,859840	7.746	7660	1,12831

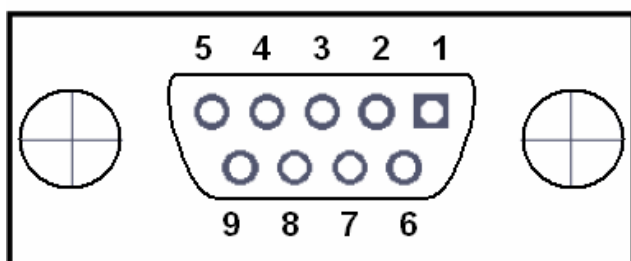
Taula 15. Resultats obtinguts del TEST 6 en les resistència programables restants.

Un cop finalitzades les proves es pot concloure que el conjunt que integra el prototip de resistències programables funciona correctament i dins uns marges adequats per les finalitats proposades pel projecte, és important però recordar que per a realitzar una programació acurada caldrà tenir en compte els valors afegits que suposen els interruptors digitals Ron, i la resistència del cursor del potenciòmetre digital (Aquest fet es fa evident al programar valors petits inferiors a 10K).

2.4 Interfície de programació

La necessitat de realitzar una interfície de programació, neix de les especificacions inicials del projecte, on queda reflectit que la programació es realitzarà a través de les entrades/sortides digitals de la tarja d'adquisició.

La tarja d'adquisició disposa d'una consola on es connecten totes les entrades/sortides, entre elles les digitals. En aquesta consola hi ha el connector DB-9 on es troben les entrades/sortides digitals que s'han d'utilitzar per fer la programació. En la figura 52 es mostra el patillatge del connector amb la denominació de cadascun dels senyals:



Nº de terminal	Recurs tarja
1	DGND
2	DIO0
3	DIO1
4	DIO2
5	DIO3
6	DIO4
7	DIO5
8	DIO6
9	DIO7

Figura 52. Connector DB-9 de la tarja d'adquisició amb el que s'ha de realitzar la programació.

Un cop vistos els recursos dels que es disposen, el que a continuació cal recordar, són les necessitats de programació que tenien cadascuna de les plaques que s'han realitzat.

Com a punt de partida, en la taula 16 es mostren tots els dispositius que disposen de chip select, i que per tant, permetran ser programats de forma individual al habilitar-los.

	Dispositiu	Denominació	Actiu per estat
1	Condensador programable 1	CS1C	ALT
2	Condensador programable 2	CS2C	ALT
3	Condensador programable 3	CS3C	ALT
4	Resistència programable 1	CS1R	BAIX
5	Resistència programable 2	CS2R	BAIX
6	Resistència programable 3	CS3R	BAIX
7	Resistència programable 4	CS4R	BAIX
8	Resistència programable 5	CS5R	BAIX
9	Resistència programable 6	CS6R	BAIX
10	Resistència programable 7	CS7R	BAIX
11	Matriu reconfigurable	MS	BAIX

Taula 16. Llistat dels diferents dispositius que s'han de programar amb la interfície.

Després de fer el recompte dels diferents dispositius adreçables, també és important conèixer els senyals que requereix cadascun d'ells per ser programat. Tot i haver-hi 11 dispositius, molts d'ells són repetits (resistències programables x3, i condensadors programables x 7) i en total hi ha tres tipus de dispositius. En la taula 17 es mostren les necessitats de senyals de programació que tenen cadascun dels tipus de dispositius:

Nº	Matriu Reconfigurable 1	Condensadors Programables 3	Resistències Programables 7
1	RESET (MR)	RESET (RST)	INCREMENT (INC)
2	STROBE (STB)	STROBE (STB)	UP/DOWN (U/D)
3	AX0	AX0	CLOCK (CLK)
4	AX1	AX1	SERIAL INPUT(DIN)
5	AX2	AX2	
6	AX3	AX3	
7	AX4		
8	AY0		
9	AY1		
10	AY2		
11	AY3		
12	DATA (DT)		

Taula 17. Senyals necessàries per la programació de cadascun dels tipus de dispositius.

Resumint, hi ha un total de 8 senyals disponibles per tal de programar 11 dispositius, i d'aquests 11 dispositius, en tenim 1 (Matriu reconfigurable) que necessita 12 senyals de

control per ser programat. Queda així patent la necessitat de realitzar una interfície de programació que ens permeti programar els diferents dispositius amb tan sols 8 bits.

La primera necessitat, i la més important, és la de poder adreçar els diferents dispositius consumint el mínim nombre de senyals possible, ja que per adreçar 11 dispositius, són necessaris com a mínim 4 bits (16 estats).

Buscant els diferents dispositius que permeten descodificar de 4 bits a 16 línies, s'ha fet una troballa ideal per els requisits esmentats, l'MC14514B es un descodificador que disposa de memòria, i que permet emmagatzemar els 4 bits de les adreces per tal de mantenir la mateixa sortida encara que aquests es modifiquin. A continuació, en la figura 53 es mostra el diagrama de blocs on es pot apreciar l'estructura de l'integrat.

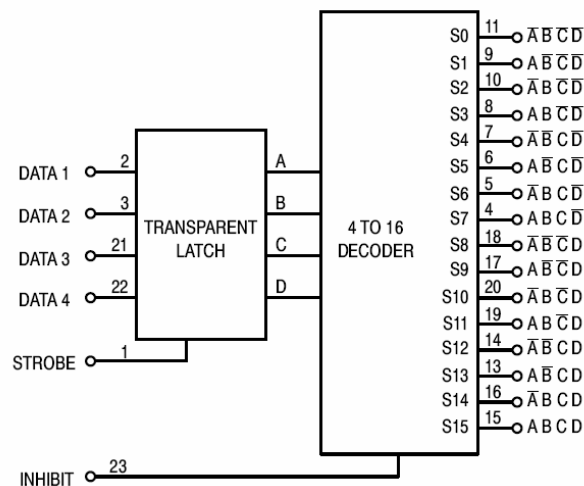


Figura 53. Diagrama de blocs del integrat MC14514B .

Gràcies al funcionament que té aquest descodificador, es pot actuar sobre els chip selects reservant només 2 dels bits de la tarja d'adquisició, un per desar l'adreça del dispositiu que es vol seleccionar (STROBE) i un altre per habilitar-ne la sortida corresponent (INHIBIT). Els 4 bits que s'utilitzen per entrar l'adreça del dispositiu, només es faran servir en el moment de modificar aquesta adreça, la resta del temps, aquestes mateixes sortides de la tarja d'adquisició es poden utilitzar per altres coses. Mentre la entrada "STROBE" del MC14514B estigui a zero, l'adreça que hi ha memoritzada es manté i no importa que a les entrades de

DATA 1, DATA 2, DATA 3 o DATA 4, hi hagin variacions. En la figura 54 es pot apreciar la configuració de les entrades/sortides utilitzades del descodificador:

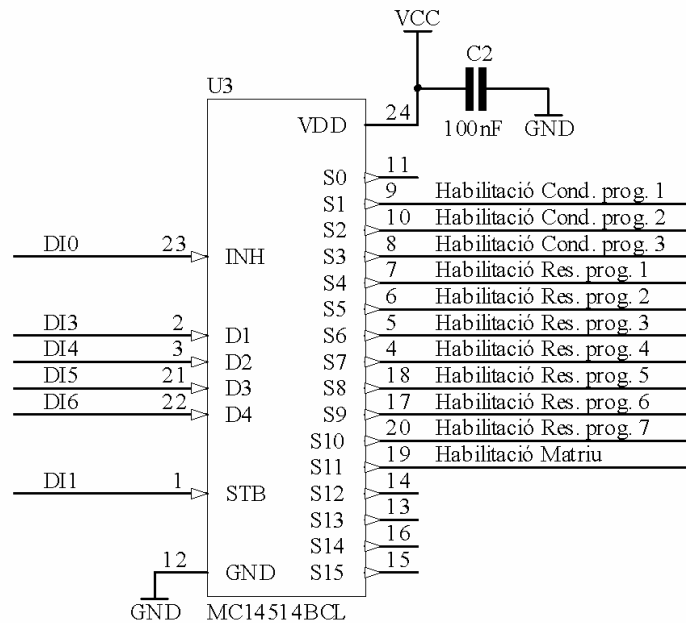


Figura 54. Entrades sortides del descodificador que permet habilitar els diferents dispositius.

Cal recordar que alguns dels dispositius que s'han de programar s'habiliten per estat alt "1" i altres per estat baix "0". També és de vital importància recordar que en les diferents plaques del projecte, hi ha els leds que monitoritzen l'estat dels chip selects, i que aquests tenen un consum important que les sortides del descodificador no poden assolir. Per corregir-ho, a la sortida del descodificador s'hi han col·locat transistors amb la finalitat de proporcionar la intensitat necessària i si és necessari negar el senyal de chip select per adaptar-lo a les necessitats de cada dispositiu, tal i com es mostra a continuació en la figura 55.

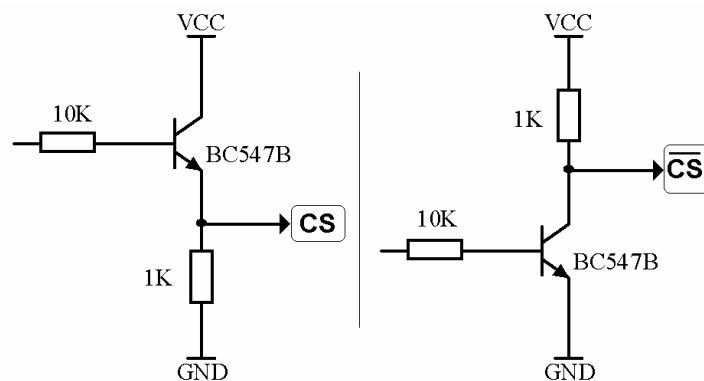


Figura 55. Adaptació de les sortides segons el tipus de chip select els dispositius.

Fins al moment, per poder habilitar els diferents dispositius, només és necessari reservar de forma exclusiva dos senyals de les 8 que dona la tarja d'adquisició. les altres 6 es poden utilitzar tenint en compte que 4 d'elles s'han de fer servir com a entrades DATA 1, DATA 2, DATA 3, DATA 4, de tant en tant per entrar l'adreça del dispositiu que es desitgi habilitar, i les altres dos estan totalment lliures. Es totalment clar, però, que hi ha dèficit de senyals, ja que només per la matriu se'n necessiten 12.

Per tal d'aconseguir els senyals que falten, l'opció més senzilla és la d'utilitzar un registre de desplaçament que transformi una sola entrada de dades sèrie, en tants senyals de sortida paral·lels com necessitem. De fet, els integrats d'interruptors digitals de les resistències programables ja utilitzen per defecte aquest mètode, ja que la càrrega de dades es fa en sèrie, i cada posició del registre pertany a l'estat d'un dels interruptors.

Un inconvenient de realitzar aquesta conversió, és que les dades van passant per el registre i van modificant les sortides en paral·lel, a no ser que el dispositiu disposi d'una habilitació de la sortida i la carrega en paral·lel es realitzi de forma sincronitzada, és a dir, les sortides s'actualitzen totes de cop. Per aquests motius no és viable utilitzar les sortides del registre de desplaçament com a entrades que puguin produir canvis d'estat en els dispositius. Concretament el senyal que no hauria de sorgir del registre de desplaçament és l'"STROBE", ja que per validar les dades és imprescindible que aquestes es mantinguin estàtiques durant un temps anterior. El "RESET" és un altre dels senyals que no convé que passin pel registre de desplaçament, ja que per habilitar un únic senyal s'haurà de fer una càrrega de dades en sèrie, alentint encara més el procés de programació.

El registre de desplaçament seleccionat per realitzar la interfície és un estàndard, es tracta del 74LS164, el seu esquema lògic és el que es mostra en la figura 56 que hi ha a continuació:

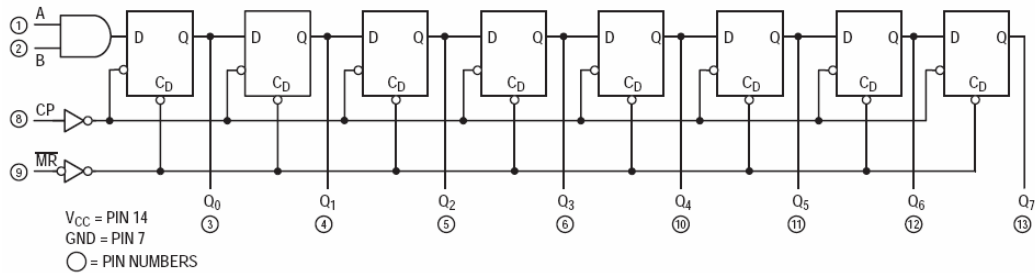


Figura 56. Esquema lògic del registre de desplaçament 74LS164.

Donat que aquest integrat només disposa de 8 sortides, se'n han utilitzat dos en cascada per poder assolir les necessitats. De les entrades de les que disposa, les úniques que s'utilitzaran són l'entrada de dades sèrie "B", ja que l'entrada "A" es connectarà a estat alt per tal que no interfereixi, i també la entrada de relloige "CP", a través de la qual s'enviaran els polsos que aniran carregant les dades que entrin per la entrada "B". En la figura 57 es pot apreciar la configuració dels dos integrats posats en cascada i les entrades i sortides que s'utilitzen de cadascun d'ells.

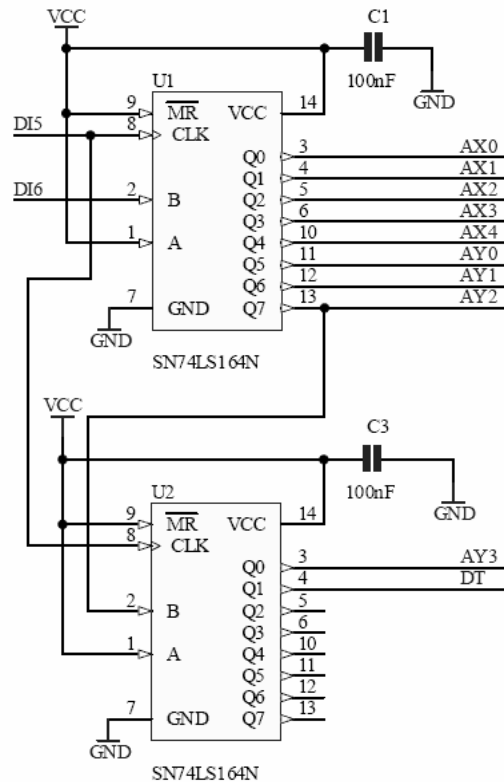


Figura 57. Registres de desplaçament en cascada i entrades/sortides utilitzades.

Un cop aclarit com s'habilitaran els diferents dispositius (descodificador MC14514B), com obtenir els senyals que feien falta (registres de desplaçament SN74LS164N) i haver especificat que hi ha algunes entrades de programació dels dispositius (STROBE i RESET) que no poden ser sortides del registre de desplaçament, és moment de fer un resum del comportament i destí de cadascun dels senyals de la tarja d'adquisició. En la taula 18 que es mostra a continuació, s'hi poden distingir les diferents finalitats que s'han atorgat a cadascun dels senyals segons el dispositiu que s'estigui programant.

Db-9 De la tarja d'adquisició	Seleccionant un dispositiu "Chip Select"	Programant la Matriu	Programant els condensadors	Programant les resistències
DIO0	Deshabilita la sortida dels chip select (actiu per "1").			
DIO1	Memoritzza la adreça del dispositiu que es desitja habilitar (actiu per "1")			
DIO2	-----NO UTILITZAT-----			
DIO3	DATA 1	RESET	RESET	INC
DIO4	DATA 2	STROBE	STROBE	U/D
DIO5	DATA 3	CP	CP	CLK
DIO6	DATA 4	B	B	DIN
DIO7	-----NO UTILITZAT-----			
Notes:	DIO0= "1" Tots chip selects deshabilitats. DIO1= "1" Memoritzem les entrades DATA X.	DIO0= "0" Chip select Matriu habilitat. DIO1= "0" No importa variar entrades DATA X.	DIO0= "0" Chip select d'un CP actiu. DIO1= "0" No importa variar entrades DATA X.	DIO0= "0" Chip select d'una RP actiu. DIO1= "0" No importa variar entrades DATA X.

Taula 18. Resum de les entrades a les que ataca cadascun dels senyals de la tarja d'adquisició.

Partint de la taula resum anterior, en els apartats següents, es comenten els passos que s'han de seguir per tal de poder configurar algun circuit, programant la matriu reconfigurable, els condensadors programables i les resistències programables utilitzant les sortides digitals de la tarja d'adquisició a través de la interfície.

2.4.1 Habilitar un dispositiu per poder-lo programar utilitzant la interfície

Com és lògic, el primer pas que s'haurà de realitzar per tal de programar qualsevol dels dispositius del circuit analògic reconfigurable, és habilitar-lo. Per fer-ho s'utilitzen les següents sortides de programació de la tarja d'adquisició: DIO0 per deshabilitar tots els dispositius (chip selects), DIO3; DIO4; DIO5 i DIO6 conformen l'adreça del dispositiu que es vol habilitar, i el DI1 permet memoritzar l'adreça introduïda amb DIO3, DIO4, DIO5, DIO6.

Amb l'ajuda de la taula 19, es descriu quin són els passos a seguir per tal de, utilitzant els senyals descrits anteriorment, poder seleccionar un dispositiu de forma permanent. Els temps que surten entre parèntesi (columna "Descripció del procés") en la taula, sempre són temps mínims que han de ser respectats. A la taula també s'hi mostren alguns estats digitals en negreta, aquests es troben ressaltats per ser els causants dels canvis, o els causants de l'estat del pas que es descriu.

	DIO0	DIO1	DIO3	DIO4	DIO5	DIO6	
	Deshabilita tots els dispositius	Desa l'adreça entrada	Conformen la adreça del dispositiu que es desitja programar				Descripció del procés
Estat inicial	"1"	"0"	"X"	"X"	"X"	"X"	Cap dispositiu està habilitat, no importa l'estat o canvis de les entrades de l'adreça
Pas 1	"1"	"0"	"1"	"0"	"0"	"0"	Posem la adreça del dispositiu que desitgem habilitar, en aquest cas el condensador programable 1
Pas 2	"1"	"1"	"1"	"0"	"0"	"0"	Desem la adreça seleccionada posant DIO1 a "1" (t=250ns)
Pas 3	"1"	"0"	"1"	"0"	"0"	"0"	Tornem a posar DIO1 a "0" mantenint així la adreça en memòria
Pas 4	"0"	"0"	"X"	"X"	"X"	"X"	Habilitem les sortides del descodificador, habilitant així el chip select del condensador programable 1
Pas 5	"0"	"0"	"X"	"X"	"X"	"X"	Mentre mantinguem DIO0 i DIO a "0" podem modificar les altres sortides. En aquest punt es realitzaria la programació del dispositiu seleccionat

Taula 19. Taula resum de com habilitar qualsevol dels dispositius del CARdi.

Donat que s'està tractant el tema de com habilitar cadascun dels dispositius del Circuit Analògic Reconfigurable (Matriu reconfigurable, condensadors programables i resistències programables) és interessant disposar de les adreces dels diferents dispositius. Que tot i estar indicades en l'esquema, en la taula següent s'hi mostren a mode de referència:

Dispositiu	Adreça	DIO6	DIO5	DIO4	DIO3
Condensador programable 1	S1	"0"	"0"	"0"	"1"
Condensador programable 2	S2	"0"	"0"	"1"	"0"
Condensador programable 3	S3	"0"	"0"	"1"	"1"
Resistència programable 1	S4	"0"	"1"	"0"	"0"
Resistència programable 2	S5	"0"	"1"	"0"	"1"
Resistència programable 3	S6	"0"	"1"	"1"	"0"
Resistència programable 4	S7	"0"	"1"	"1"	"1"
Resistència programable 5	S8	"1"	"0"	"0"	"0"
Resistència programable 6	S9	"1"	"0"	"0"	"1"
Resistència programable 7	S10	"1"	"0"	"1"	"0"
Matriu reconfigurable	S11	"1"	"0"	"1"	"1"

Taula 20. Adreces dels dispositius que formen el CARdi.

2.4.2 Programació dels condensadors programables utilitzant la interfície

El primer pas a executar per programar qualsevol dels condensadors programables és habilitar-lo, és a dir posar en estat alt el seu Chip select, en l'apartat anterior "Com Habilitar un dispositiu per poder-lo programar" s'hi troben els passos a seguir per fer-ho.

Un cop habilitat el condensador programable desitjat, per poder programar-lo, s'utilitzen les següents sortides de programació de la tarja d'adquisició: DIO3 que actua directament sobre el reset del condensador programable. DIO4 que actua directament sobre l' strobe i serveix per connectar el condensador que s'ha adreçat. DIO5 i DIO6 són les entrades del registre de desplaçament en el qual introduïrem en sèrie la adreça del condensador que volem connectar, el senyal DIO5 és el rellotge que valida i fa córrer les dades que entren en sèrie per el pin DIO6. En la figura 58 que es mostra a continuació, es pot apreciar la càrrega de dades del registre de desplaçament i les entrades de programació dels condensadors programables a les que ataca:

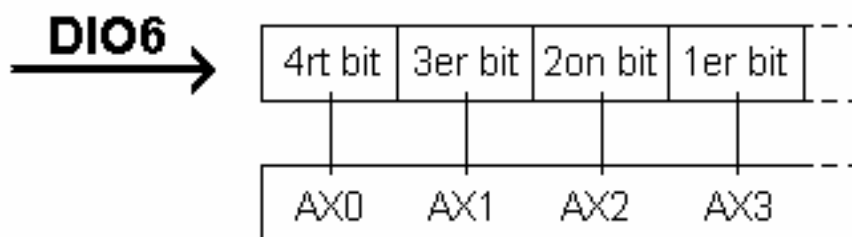


Figura 58. Conversió sèrie a paral·lel de les dades de DIO6 al programar un condensador.

Per facilitar la programació, a la taula 21 hi ha la relació dels condensadors que composaven un condensador programable i l'adreça de cadascun que permet sumar el seu valor al valor de capacitat total:

Condensador	Capacitat fabricant	Adreça			
		AX3	AX2	AX1	AX0
C0	0.22nf	0	0	0	0
C1	0.47nF	0	0	0	1
C2	1.nF	0	0	1	0
C3	2.2nF	0	0	1	1
C4	4.7nF	0	1	0	0
C5	10nF	0	1	0	1
C6	22nF	0	1	1	0
C7	47nF	0	1	1	1
C8	100nF	1	0	0	0
C9	220nF	1	0	0	1
C10	470nF	1	0	1	0
C11	1000nF	1	0	1	1
C12	2200nF	1	1	0	0
C13	4700nF	1	1	0	1

Taula 21. Adreces dels condensadors que componen els condensadors programables.

Amb l'ajuda de la taula 22 que hi ha a continuació, es descriu quin són els passos a seguir per tal de, utilitzant els senyals descrits anteriorment, arribar a programar el condensador programable que es trobi habilitat (amb el seu chip select actiu) en aquest moment.

	DIO0	DIO1	DIO3	DIO4	DIO5	DIO6	
	Deshabilita tots els dispositius	Desa l'adreça entrada	Reset	Strobe	Clock	Serial input	Descripció del procés
Estat inicial	"0"	"0"	"0"	"0"	"0"	"0"	Algun dispositiu ja s'ha habilitat (un Condensador)
Pas 1	"0"	"0"	"1"	"0"	"0"	"0"	Es fa un reset (t=100ns)
Pas 2	"0"	"0"	"0"	"0"	"0"	"0"	Es treu el reset
Pas 3	"0"	"0"	"0"	"0"	"0"	"0"	Posem el primer bit de la adreça del condensador que volem connectar. P.ex.: C5 C5=10nF; Adreça: AX3="0";
Pas 4	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el primer bit (t=20ns)
Pas 5	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 6	"0"	"0"	"0"	"0"	"0"	"1"	Posem el segon bit de la Adreça, AX2= "1";
Pas 7	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el segon bit (t=20ns)
Pas 8	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 9	"0"	"0"	"0"	"0"	"0"	"0"	Posem el tercer bit de la Adreça, AX1= "0";
Pas 10	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el tercer bit (t=20ns)
Pas 11	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 12	"0"	"0"	"0"	"0"	"0"	"1"	Posem el quart bit de la adreça, AX0= "1";
Pas 13	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el quart bit (t=20ns)
Pas 14	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 15	"0"	"0"	"0"	"1"	"0"	"0"	Un cop entrada la adreça, la validem donant un pols a l' strobe (t=30ns)
Pas 16	"0"	"0"	"0"	"0"	"0"	"0"	
Si es desitjés connectar més condensadors en paral·lel s'han de repetir els passos del 3 al 16, canviant la adreça per la del condensador desitjat.							
Últim pas	"1"	"0"	"X"	"X"	"X"	"X"	Finalitzada la programació, es deshabilita el dispositiu

Taula 22. Resum de com programar els condensadors programables del CARdi.

2.4.3 Programació de les resistències programables utilitzant la interfície

El primer pas a executar per programar qualsevol del les resistències programables és habilitar-la, és a dir posar en estat alt el seu Chip select. En l'apartat 2.4.1 "Com Habilitar un dispositiu per poder-lo programar" s'hi troben els passos a seguir per fer-ho.

Un cop habilitada la resistència programable desitjada, per poder programar-la, s'utilitzen les següents sortides de programació de la tarja d'adquisició: DIO3 que actua directament sobre el INC del potenciòmetre digital, DIO4 que actua directament sobre U/D del potenciòmetre digital, DIO5 que actua directament sobre el CLK dels interruptors digitals i DIO6 que actua directament sobre DIN, que és l'entrada sèrie de dades del registre de desplaçament dels interruptors digitals.

Aclarir que en aquest cas, la tarja d'interfície només s'utilitza per obtenir el chip select de les resistències programables, i que donat que aquestes només utilitzen 4 senyals per ser programades, des de les sortides de la tarja d'adquisició es connecten directament. En la taula 23 es mostra un recordatori de la equivalència de senyals entre les sortides de la tarja d'adquisició i les entrades de programació.

Tarja d'adquisició	Entrada programació Resistències programables
DIO3	INC
DIO4	U/D
DIO5	CLK
DIO6	DIN

Taula 23. Senyals directes a la placa de resistències programables.

2.4.4 Programació de la matriu reconfigurable utilitzant la interfície

El primer pas a executar per programar la matriu reconfigurable és habilitar-la, és a dir posar en estat alt el seu Chip select. En l'apartat 2.4.1 "Com Habilitar un dispositiu per poder-lo programar" s'hi troben els passos a seguir per fer-ho.

Un cop habilitada la matriu, per poder programar-la, s'utilitzen les següents sortides de programació de la tarja d'adquisició: DIO3 que actua directament sobre el reset del condensador programable, DIO4 que actua directament sobre l'strobe i serveix per validar les dades que s'entren ($AXx-AYx \rightarrow$ adreça del interruptor que es vol manipular i, $DT \rightarrow$ estat que es desitja que tingui), DIO5 i DIO6 són les entrades del registre de desplaçament en el qual introduïrem en sèrie la adreça i estat del interruptor que volem manipular, el senyal DIO5 és el rellotge que valida i fa córrer les dades que entren en sèrie per el pin DIO6. En la figura 59 que es mostra a continuació, es pot apreciar la càrrega de dades del registre de desplaçament i les entrades de programació de la matriu reconfigurable a les que ataca:

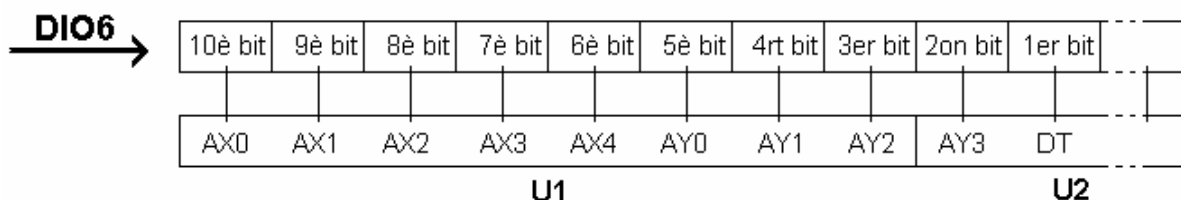


Figura 59. Conversió de sèrie a paral·lel de les dades de DIO6 al programari la matriu.

Amb l'ajuda de la taula 24 que hi ha a continuació, es descriu quin són els passos a seguir per tal de, utilitzant els senyals descrits anteriorment, arribar a programar la matriu reconfigurable que ja es troba habilitada (amb el seu chip select actiu) en aquest moment.

	DIO0	DIO1	DIO3	DIO4	DIO5	DIO6	
	Deshabilita tots els dispositius	Desa l'adreça entrada	Reset	Strobe	Clock	Serial input	Descripció del procés
Estat inicial	"0"	"0"	"0"	"0"	"0"	"0"	Algun dispositiu ja s'ha habilitat (la Matriu)
Pas 1	"0"	"0"	"1"	"0"	"0"	"0"	Es fa un reset (t=100ns)
Pas 2	"0"	"0"	"0"	"0"	"0"	"0"	
La programació consistirà en connectar el terminal RP1A (X15 de la matriu) amb el node del canal H (Y0 de la matriu). Així doncs DT= "1"; AY3= "0"; AY2= "0"; AY1= "0" AY0= "0"; AX4= "1"; AX3= "1"; AX2= "1"; AX1= "1"; AX0= "1";							
Pas 3	"0"	"0"	"0"	"0"	"0"	"1"	Posem el 1er al registre: DT
Pas 4	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el primer bit (t=20ns)
Pas 5	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 6	"0"	"0"	"0"	"0"	"0"	"0"	Posem el 2on bit: AY3
Pas 7	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el segon bit (t=20ns)
Pas 8	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 9	"0"	"0"	"0"	"0"	"0"	"0"	Posem el 3er bit: AY2
Pas 10	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el tercer bit (t=20ns)
Pas 11	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 12	"0"	"0"	"0"	"0"	"0"	"0"	Posem el 4rt bit: AY1
Pas 13	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el quart bit (t=20ns)
Pas 14	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 15	"0"	"0"	"0"	"0"	"0"	"0"	Posem el 5è bit: AY0
Pas 16	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el segon bit (t=20ns)
Pas 17	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 18	"0"	"0"	"0"	"0"	"0"	"1"	Posem el 6è bit: AX4
Pas 19	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el sisè bit (t=20ns)
Pas 20	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 21	"0"	"0"	"0"	"0"	"0"	"1"	Posem el 7è bit: AX3
Pas 22	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el setè bit (t=20ns)
Pas 23	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 24	"0"	"0"	"0"	"0"	"0"	"1"	Posem el 8è bit: AX2
Pas 25	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el vuitè bit (t=20ns)
Pas 26	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 27	"0"	"0"	"0"	"0"	"0"	"1"	Posem el 9è bit: AX1
Pas 28	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el novè bit (t=20ns)
Pas 29	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 30	"0"	"0"	"0"	"0"	"0"	"1"	Posem el 10è bit: AX0
Pas 31	"0"	"0"	"0"	"0"	"1"	"0"	Donem un pols al rellotge per validar el desè bit (t=20ns)
Pas 32	"0"	"0"	"0"	"0"	"0"	"0"	
Pas 33	"0"	"0"	"0"	"1"	"0"	"0"	Un cop entrat l' estat i la adreça, validem donant un pols a l'strobe (t=30ns)
Pas 34	"0"	"0"	"0"	"0"	"0"	"0"	
Si es desitgés connectar més interruptors digitals, s'han de repetir els passos del 3 al 34, canviant l'estat i la adreça per la del interruptor desitjat.							
Últim pas	"1"	"0"	"X"	"X"	"X"	"X"	Finalitzada la programació, es deshabilita el dispositiu

Taula 24. Resum de com programar la Matriu reconfigurable del Circuit Analògic Reconfigurable.

2.4.5 Prototip de la interfície de programació

Una de les necessitats que presentava el projecte, era que el hardware disposés d'una interfície de programació que permetés programar els diferents dispositius a través de la tarja d'adquisició, la seva aparença física un cop dissenyada i muntada la placa, és la mostrada a continuació en la figura 60.

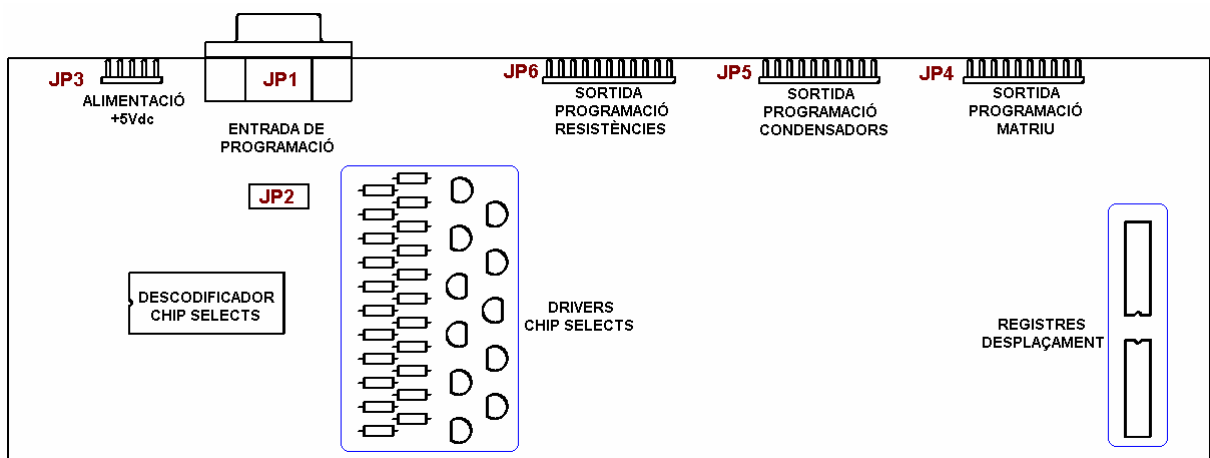


Figura 60. Distribució física de la placa que realitza la funció d'interfície de programació.

Com es pot apreciar en la figura 60, la majoria dels connectors destinats a enllaçar la interfície amb la resta de plaques són connectors mascle de cable pla, tot i que en el cas de l'entrada de programació s'han deixat dos possibilitats: cable pla (JP2) i connector Db-9 (JP1).

En la figura 61 que es mostra a continuació, es poden apreciar els diferents connectors de la placa, i el detall de cadascun dels senyals que hi ha als seus terminals.

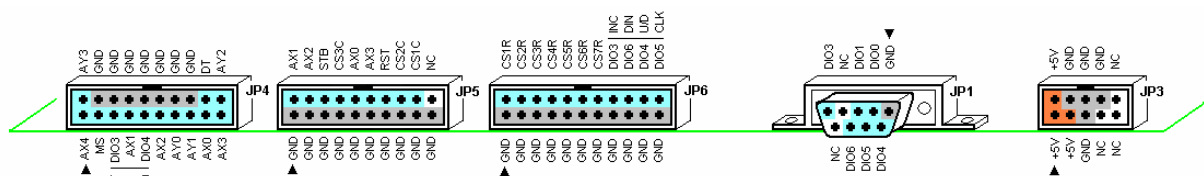


Figura 61. Connectors de la interfície de programació amb els corresponents senyals.

Un cop muntada la placa, s'ha comprovat la integritat de les pistes i la inexistència de curtcircuits. Posteriorment s'han realitzat les proves de funcionalitat.

La primera prova de funcionalitat ha estat sobre el descodificador que habilita els chip select. Actuant manualment sobre els senyals d'entrada, utilitzant un entrenador digital, s'ha verificat el comportament del descodificador i la habilitació de cadascun dels chip select en el connector de sortida, d'aquesta forma també s'ha comprovat que els transistors saturessin correctament.

La segona prova de funcionalitat s'ha fet amb el conjunt de registres de desplaçament. Per fer-ho, també amb l'entrenador digital, s'han carregat als registres amb tot d'uns i s'ha comprovat la sortida en paral·lel, després s'ha fet el mateix procés posant zeros.

De les proves realitzades se'n desprèn que la interfície de programació funciona correctament segons les necessitats especificades.

2.5 Resultats del CARdi (Circuit Analògic Reconfigurable digitalment)

En la figura 62 es mostra el cor del CARdi, i s'hi poden apreciar les diferents plaques que el componen.



Figura 62. Plaques de circuit imprès que componen el CARdi.

Per comprovar la integritat de tot el conjunt, s'ha realitzat una programació on hi intervenen els diferents tipus de dispositius que el componen. En la figura 63 es mostra el circuit escollit, es tracta d'un filtre actiu passa baixos de segon ordre del tipus Sallen Key amb guany unitari.

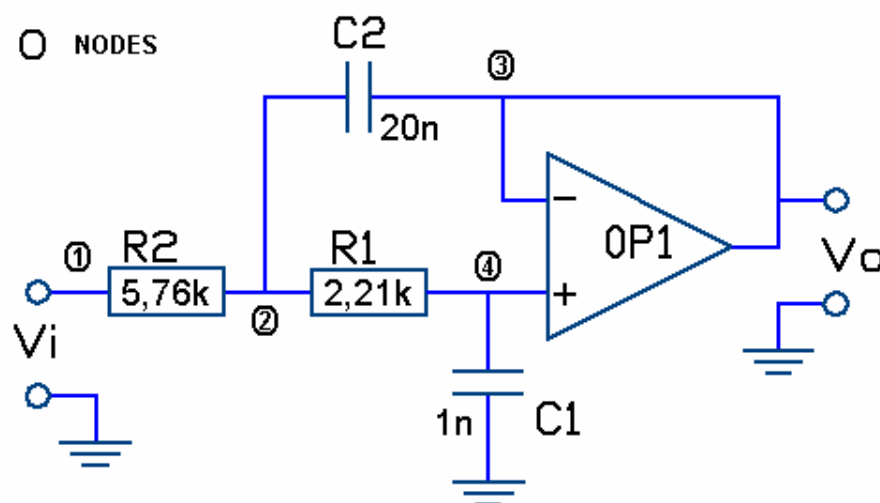


Figura 63. Circuit programat per comprovar el funcionament del CARdi.

Aquesta prova s'utilitzarà també a mode d'exemple de com realitzar una programació, i per tant es començarà detallant els diferents passos a tenir en compte per tal de realitzar la programació del circuit de la figura 63.

És molt important tenir en compte que els dispositius que formen el CARdi, tenen limitacions a nivell físic, tant en tensions com en intensitats i potències. Per tant, és indispensable que anterior a realitzar qualsevol configuració, s'hagi fet una simulació del circuit i s'hagi comprovat que no es supera cap dels límits establerts per els diferents dispositius. En el plec de condicions es pot trobar un recull d'aquestes limitacions.

El primer pas per programar un circuit, és tenir la tarja d'adquisició connectada i amb les sortides digitals en estat de repòs. Cal recordar que en repòs, no significa amb tots els senyals a "0", ja que és indispensable que la sortida DI0 estigui en estat alt, assegurant que no hi ha cap dispositiu habilitat per ser programat.

El segon pas és donar alimentació i assegurar-se que aquesta és correcte i arriba a les diferents plaques. Això és senzill, ja que totes les plaques disposen d'un led verd per cadascuna de les tensions que requereixen.

En aquest punt ja es pot començar la programació, és molt important mantenir un ordre, ja que primer caldrà programar els components, i després la matriu reconfigurable tenint en compte que és millor programar primer els nodes dels components programables i posteriorment els que enllacen els OPAMPS, si aquests es fan servir.

Un cop realitzada la programació, ja es pot injectar el senyal a l'entrada i recollir el senyal de la sortida o dels nodes desitjats.

Així doncs, seguint els passos descrits, per realitzar el circuit de la figura 63, si es parteix del punt en que ja s'ha fet la simulació, està connectat el port de programació i l'alimentació és correcte, a continuació s'han de programar els components discrets.

Si s'assigna que R1 serà RP1 (resistència programable 1), R2 serà RP2 (resistència programable 2), C1 serà CP1 (condensador programable 1), C2 serà CP2 (condensador programable 2), i dels tres operacionals dels que es disposa s'agafa l'A.

Un cop assignats els components, per poder programar els seus valors s'han de conèixer primer les seves adreces per poder habilitar-los. En la taula 25 s'hi poden veure les adreces de cadascun dels components programables que s'han d'utilitzar, aquestes s'han extret de la taula 20 (Adreces dels diferents dispositius que formen el Circuit Analògic Reconfigurable).

Dispositiu	Adreça	DIO6	DIO5	DIO4	DIO3
Condensador programable 1	S1	"0"	"0"	"0"	"1"
Condensador programable 2	S2	"0"	"0"	"1"	"0"
Resistència programable 1	S4	"0"	"1"	"0"	"0"
Resistència programable 2	S5	"0"	"1"	"0"	"1"
Matriu reconfigurable	S11	"1"	"0"	"1"	"1"

Taula 25. Adreces dels dispositius que s'han de programar.

Per realitzar la programació dels components, un cop habilitat utilitzant la adreça corresponent, s'ha de mirar com obtenir el valor de component especificat.

En el cas del condensador programable 1 el valor de capacitat resultant desitjat és 1nF. Donat que entre els condensadors que componen el CP1 hi ha el de 1nF, serà suficient amb connectar només aquest condensador, l'adreça d'aquest és AX3="0", AX2="0", AX1="1" i AX0="0" i com s'exemplifica en la taula 22, s'ha de passar a través del registre de desplaçament de la interfície, essent AX3 el primer bit a enviar. Un cop s'ha omplert el registre de desplaçament s'han de validar les dades.

En el cas del condensador programable 2 el valor de capacitat resultant desitjat és 20nF. Aquest no es podrà aconseguir exactament, però es pot aconseguir una capacitat resultant similar sumant les capacitats mostrades a continuació en la taula 26.

Condensador	Capacitat fabricant	Adreça			
		AX3	AX2	AX1	AX0
C0	0.22nf				0000
C1	0.47nF				0001
C2	1.nF				0010
C3	2.2nF				0011
C4	4.7nF				0100
C5	10nF				0101

Taula 26. Valors i adreces dels condensadors que s'han de connectar per obtenir 20nF.

Per tant, s'hauran d'anar connectant en paral·lel els condensadors del condensador programable 2, per fer-ho s'haurà d'entrar la adreça de cadascun d'ells i anar validant-les per anar tancant els interruptors digitals que els enllacen sumant les capacitats.

Per obtenir el valor de la resistència programable 2 (5.760Ω) s'hauria de programar la configuració mostrada a continuació en la figura 64.

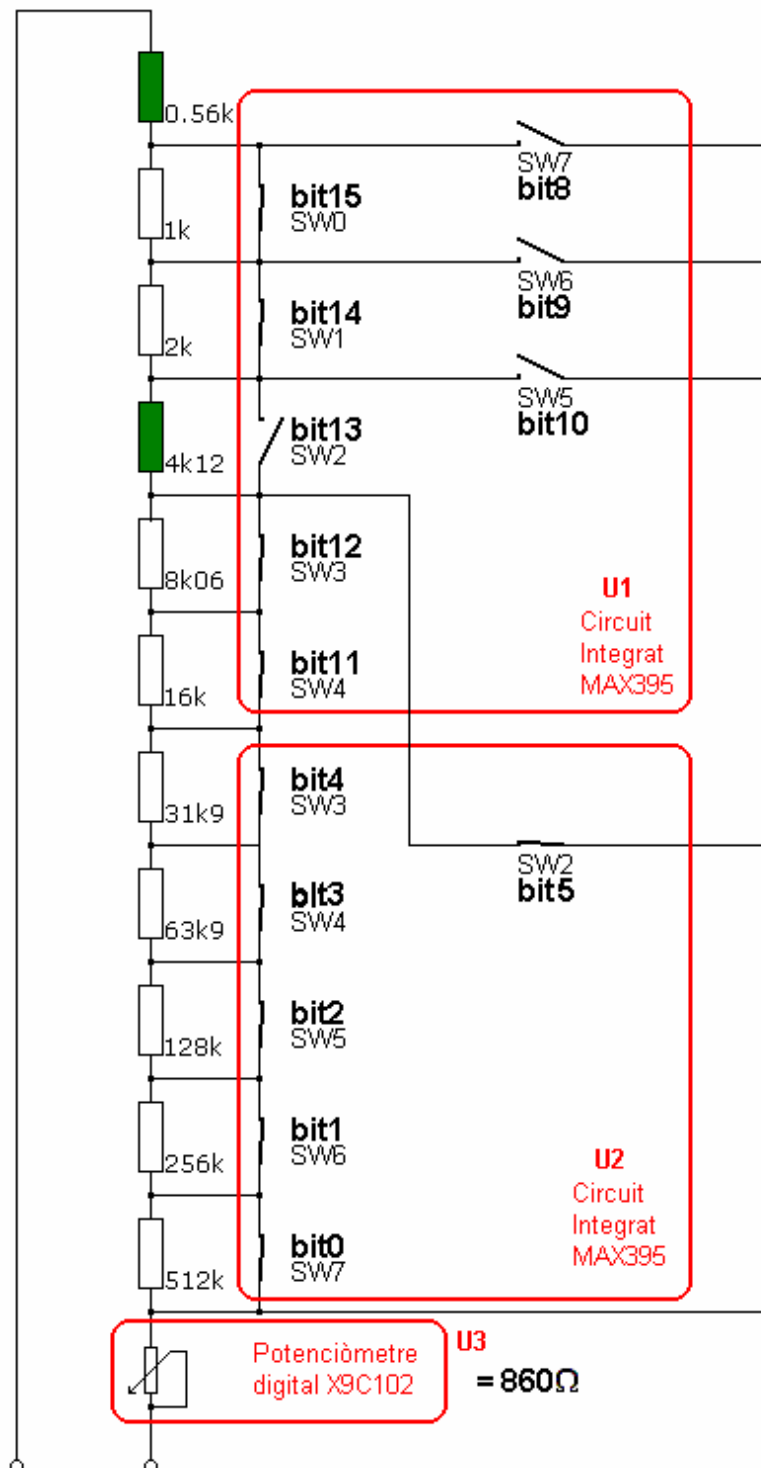


Figura 64. Configuració de la RP2 per obtenir un valor de resistència de 5.760Ω.

Com es pot veure les resistències discretes que s'utilitzen són les de 560Ω i 4.120Ω, si a aquestes s'hi afegixen els 860Ω programats al potenciòmetre i les resistències residuals dels interruptors i el potenciòmetre (60Ω -SW0/U1 + 60Ω -SW1/U1 + 60Ω -SW5/U2

+ 40Ω del cursor del potenciòmetre= 220Ω), s'obté un valor de resistència resultant de $560 + 4.120 + 860 + 220 = 5.760\Omega$.

És de vital importància recordar que els potenciòmetres digitals X9C102 disposen de memòria, i per tant, anterior a la seva programació, serà necessari fer córrer el seu cursor per obligar-lo a assolir un punt conegut.

Per obtenir el valor de la resistència programable 1 (2.210Ω) s'hauria de programar la configuració mostrada a continuació en la figura 65.

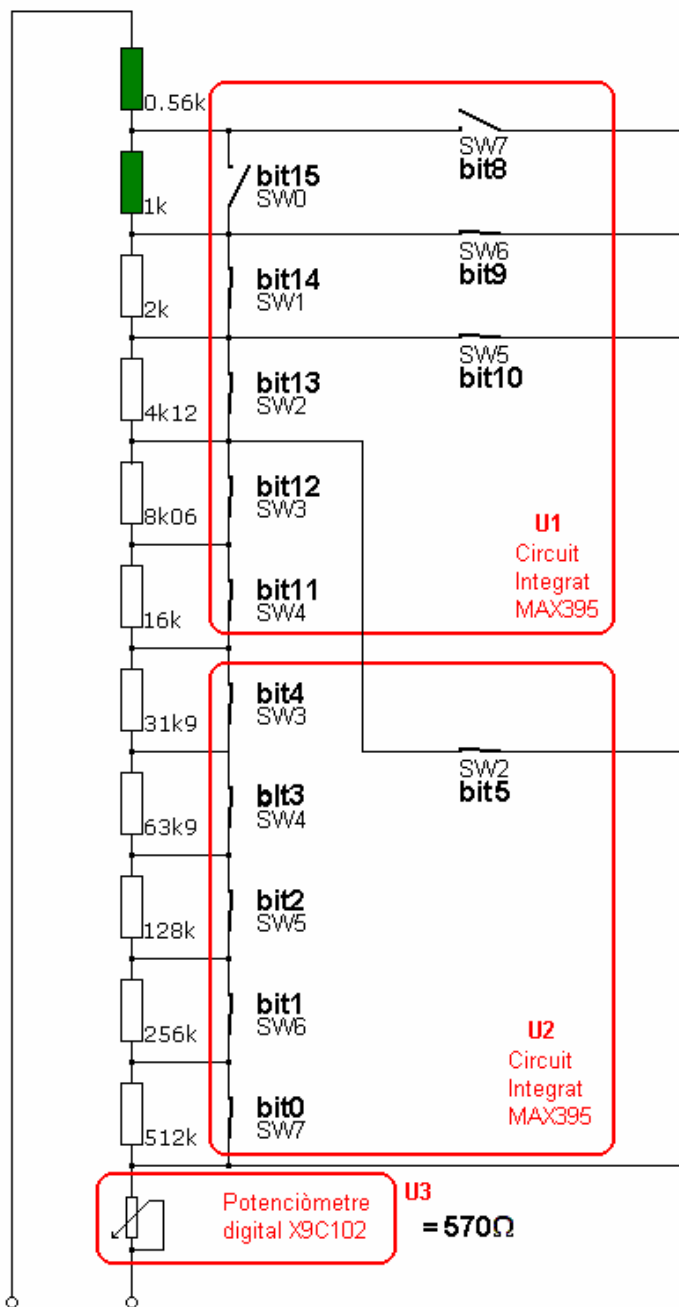


Figura 65. Configuració de la RP2 per obtenir un valor de resistència de 2.210Ω.

Com es pot veure les resistències discretes que s'utilitzen són les de 560Ω i 1.000Ω, si a aquestes s'hi afegeixen els 570Ω programats al potenciòmetre i les resistències residuals dels interruptors (només es tenen en compte SW6, SW1 i SW5, els altres no es tenen en compte, $(60\Omega - SW0/U1 + 60\Omega - SW5/U1) // 60\Omega - SW6/U1 = 40\Omega$), i els 40Ω del cursor del potenciòmetre, s'obté un valor de resistència resultant de $560 + 1.000 + 570 + 40 + 40 = 2.210\Omega$.

Un cop els components programables ja tenen el seu valor establert (els operacionals no es programen), es tracta de configurar la matriu per tal que aquests formin el circuit desitjat, en aquest cas el filtre Sallen Key de la figura 63.

Per tal de realitzar les interconnexions, és necessari saber a quina columna es troben els diferents components connectats a la matriu. En la taula 27 hi trobem les posicions de cadascun dels pins dels components que s'han d'utilitzar.

Nom del Terminal	Columna Matriu	Descripció del terminal
RP1A	X15	Resistència Programable 1 Terminal A
RP1B	X14	Resistència Programable 1 Terminal B
RP2A	X8	Resistència Programable 2 Terminal A
RP2B	X0	Resistència Programable 2 Terminal B
C1+	X30	Condensador Programable 1 terminal Positiu
C1-	X31	Condensador Programable 1 terminal Negatiu
C2+	X16	Condensador Programable 2 terminal Positiu
C2-	X24	Condensador Programable 2 terminal Negatiu
OA-	X26	Amplificador Operacional A Entrada inversora
OA+	X19	Amplificador Operacional A Entrada no inversora
OAOUT	X18	Amplificador Operacional A Sortida

Taula 27. Columnes de la matriu reconfigurable on es troben connectats els components.

Un cop es coneix la columna que ocupa cadascun dels terminals, es tracta d'enllaçar-los amb les files per fer els nodes necessaris i acabar configurant el circuit requerit.

En el cas del circuit de la figura 63, on ja hi consten els nodes (4 nodes + GND), si directament associem els nodes a les files de forma ordenada (GND-fila0; node1-fila1; node2-fila2; node3-fila3 i node4-fila4), el que físicament s'estaria configurant seria el que es mostra en la figura 66.

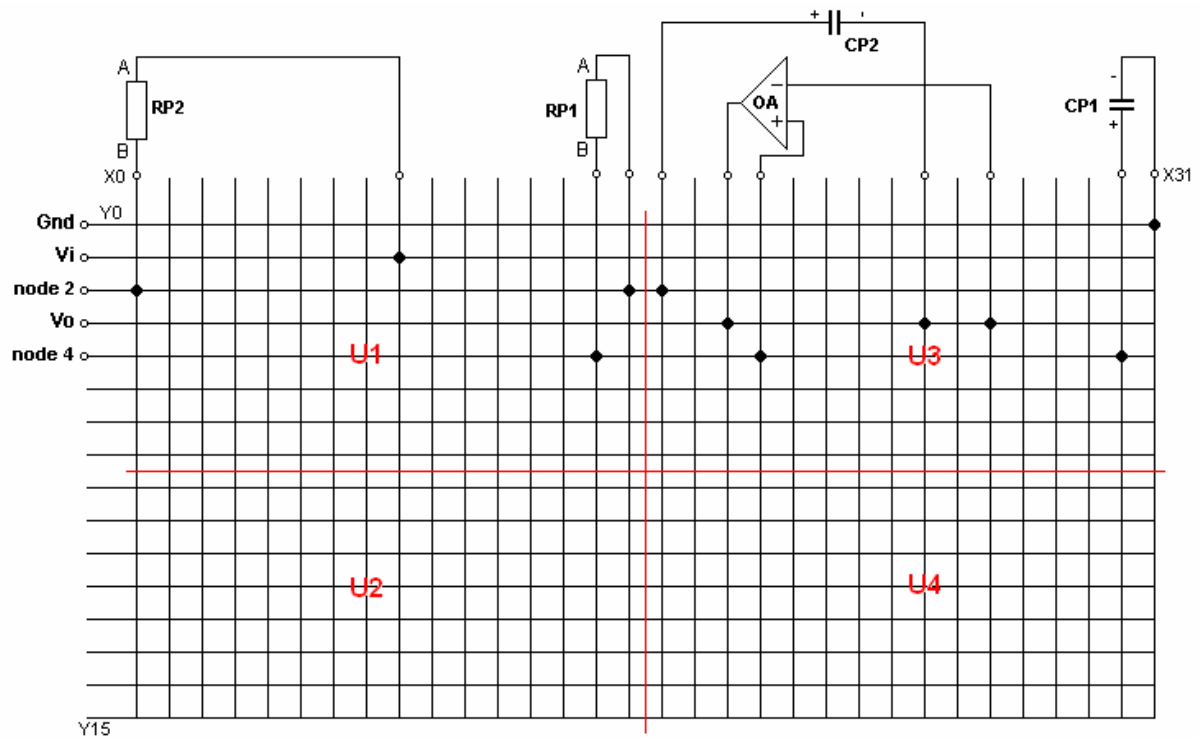


Figura 66. Estructura de la matriu un cop programat el circuit de la figura 63.

Tal i com es mostra en la figura anterior, s'han de programar 11 interruptors digitals per tal d'aconseguir realitzar les connexions necessàries per implementar el filtre Sallen Key passa baixos de la figura 63. Aquest fet implica haver de passar per el registre de desplaçament cada una de les adreces dels diferents interruptors digitals juntament amb l'ordre de tancar i validar-ho cada cop.

Un cop programada la matriu, només queda el darrer pas, que consisteix en injectar el senyal a l'entrada i adquirir la senyal de sortida. Com a senyal d'entrada s'ha utilitzat una sinusoidal de 2V de pic, variant la freqüència des dels 1000Hz fins els 100kHz. En la figura 67 que es mostra a continuació, s'aprecia la comparació entre les mesures realitzades i els càlculs teòrics.

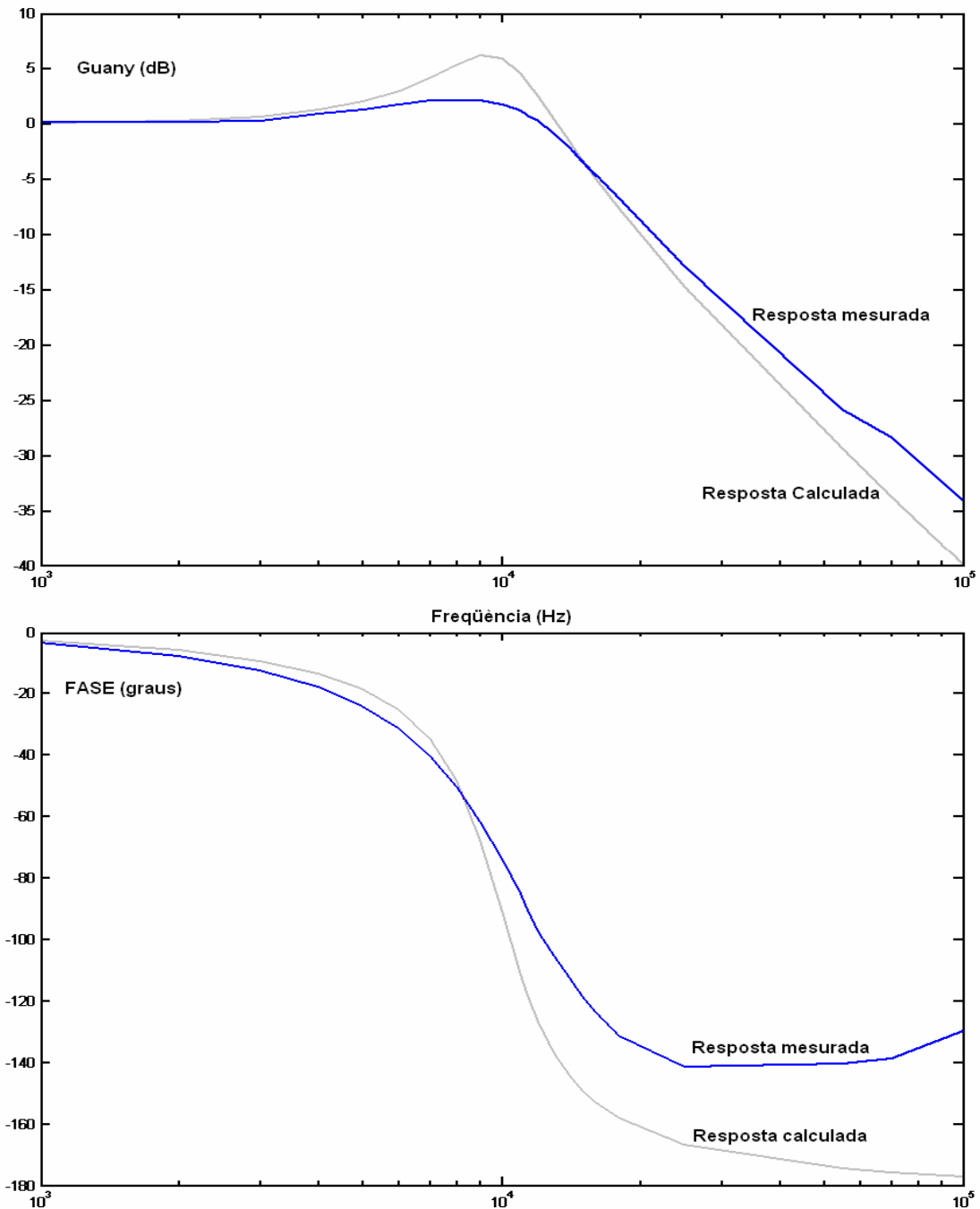


Figura 67. Comparació entre resposta teòrica i mesurada del circuit de la figura 63.

En la gràfica es veu clarament la correspondència entre respostes, i com a mesura que la freqüència augmenta, la resposta mesurada es va diferenciant de la resposta calculada. Aquesta divergència és deguda a que tots els components programables que utilitzem tenen capacitats paràsites, i a mesura que la freqüència augmenta, els seus efectes es fan cada cop més evidents.

3 RESUM DEL PRESSUPOST

El projecte de disseny i realització d'un Circuit Analògic Reconfigurable digitalment ascendeix a un cost de tres mil nou-cents cinquanta-tres euros amb noranta-set cèntims, sense IVA.

4 CONCLUSIONS

Tot i que inicialment s'havia plantejat la resolució del projecte utilitzant alguna de les famílies que ja existeixen al mercat de FPAAs (Field Programmable Analog Array), després de comprovar que aquesta possibilitat no era viable, es van haver de trobar solucions alternatives menys vistoses i senzilles, però molt més pràctiques.

La resolució de les diferents necessitats en la fase de disseny s'han hagut de treballar a baix nivell, i en la majoria de les ocasions s'han solucionat utilitzant la tecnologia dels interruptors digitals. Gràcies a aquests s'han implementat tant els Condensadors programables, Resistències programables com la matriu reconfigurable.

Els requisits exposats inicialment per la realització del projecte eren:

Implementar un determinat nombre mínim de components programables, en funció dels diferents circuits que es desitgen programar.

Dissenyar un cablejat d'interconnexió totalment reconfigurable amb el que s'han d'entrellaçar tots els components i permetre la captura del senyal en qualsevol dels punts d'interconnexió.

Realitzar una interfície que permeti programar tots els dispositius a través del port digital del que disposa la tarja d'adquisició de National Instruments que s'utilitza al laboratori.

Per complir amb el primer punt s'han implementat 3 Condensadors programables, amb increments de 220pF i ampli marge de treball, des de 220pF fins a 9μF, i també 7 Resistències reconfigurables amb increments de 10Ω i marge de treball de 1kΩ fins 1MΩ.

Per complir amb el segon punt, s'ha realitzat una matriu reconfigurable de 32 columnes i 16 files, cada un dels terminals dels components estan connectats a una de les columnes i les 16 files es troben directament connectades a les entrades analògiques de la tarja d'adquisició, permetent amb aquest format realitzar qualsevol configuració de cablejat amb un màxim de 16 nodes i podent capturar el senyal que hi hagi en cadascun d'ells.

I finalment per poder realitzar la programació de tots els dispositius que conjuntament formen el CARdi (Circuit Analògic Reconfigurable digitalment) s'ha realitzat una interfície de programació que ho permet utilitzant tan sols 6 dels 8 bits que proporciona la tarja d'adquisició.

Per tant, es pot concloure que s'ha portat a terme amb èxit el disseny i realització del CARdi (Circuit Analògic Reconfigurable digitalment) ja que compleix amb tots els requisits exposat, i un cop realitzades i assemblades les diferents plaques de circuit imprès, el conjunt permet ser reconfigurat per tal de funcionar com qualsevol tipus de filtre bàsic, amb la particularitat de permetre l'adquisició del senyal pertinent a qualsevol dels nodes que formen part d'aquest circuit, i amb la possibilitat de reconfigurar tant el valor d'un determinat component com la totalitat del circuit i la seva estructura de forma totalment digital.

Miquel Mayà Soqueiro

Enginyer Tècnic Industrial especialitat Electrònica industrial

Dijous 10 de juliol de 2008

5 RELACIÓ DE DOCUMENTS

Aquest projecte consta dels següents documents: 1. Memòria, 2. Plànols, 3. Plec de condicions, 4. Estat d'amidaments i 5. Pressupost.

6 BIBLIOGRAFIA

Anadigm Designer 2. Programa de la casa comercial Anadigm per programar els seus FPAA.

Franco, Sergio. Diseño con amplificadores operacionales y circuitos integrados analógicos. 3ª edición. McGraw-Hill. México. 2005

HERRERO GASSIOT, CARLES. Disseny d'un simulador de falles hardware per a circuit analògic. Enginyeria tècnica industrial especialitzada en electrònica. Escola Politècnica Superior. Universitat de Girona. Febrer del 2003.

PAC-Designer. Programa de la casa comercial Lattice per programar els seus FPAA.

Pous, Carles, Colomer, Joan, Melendez, Joaquim, de la Rosa, J.L.. Introducing Qualitative Reasoning in fault dictionaries techniques for analog circuit analysis. 10-12 Juny 2002.

Protel DXP SP2. Programa per la edició de plaques de circuit imprès.

RIERA I CARRERAS, JOSEP. Aplicació de diversos mètodes de test a un filtre biquadràtic utilitzant l'entorn LabWindows-GPIB. Enginyeria tècnica industrial especialitzada en electrònica. Escola Politècnica Superior. Universitat de Girona. Febrer del 2000.

Walt Jung. Operational amplifiers applications handbook. Analog devices. 2006.