



**EPS**

Escola Politècnica

Superior

## Treball final de grau

**Estudi:** Grau en Enginyeria Electrònica Industrial i Automàtica

**Títol:** Disseny i implementació digital d'un inversor DC/AC

**Document:** 1. Memòria

**Alumne:** Eduard Puig Sabaté

**Director/Tutor:** Dr. Lluís Pacheco Valls

**Departament:** Arquitectura i Tecnologia de Computadors

**Àrea:** Arquitectura i Tecnologia de Computadors

**Convocatòria** (mes/any): juny/2014

## ÍNDEX

1	INTRODUCCIÓ .....	3
1.1	Antecedents.....	3
1.2	Objecte .....	3
1.3	Abast .....	3
2	MÀQUINA D'INDUCCIÓ TRIFÀSICA.....	4
2.1	Principi de funcionament de la màquina d'inducció trifàsica treballant com a motor.....	7
2.2	Principi de funcionament de la màquina d'inducció trifàsica treballant com a generador.....	9
3	CONTROL DELS MOTORS TRIFÀSICS.....	10
3.1	Sistemes de control en llaç obert.....	13
3.2	Sistemes de control en llaç tancat .....	14
4	INTRODUCCIÓ AL CONTROL VECTORIAL.....	16
4.1	Principis del control vectorial de motors de corrent alterna .....	19
4.1.1	Control vectorial directe del motor d'inducció.....	21
4.1.2	Control vectorial indirecte del motor d'inducció.....	22
5	LA CONVERSIÓ DC/AC.....	23
5.1	Introducció.....	23
5.2	Conversió trifàsica DC/AC amb estructura amb el pont complet.....	25
5.3	Conversió trifàsica DC/AC amb estructura d'inversor de 3 nivells amb fixació del neutre .....	27
6	TÈCNiques DE MODULACIÓ PER AMPLADA D'IMPULSOS.....	29
6.1	Introducció a la modulació per amplada d'impulsos.....	29
6.2	Mètode Sinusoïdal PWM – SPWM .....	31
6.3	El mètode PWM amb l'addició d'un senyal de seqüència zero ZSS.....	34
6.4	El mètode de la modulació d'espai vectorial per amplada d'impulsos SVPWM.....	35
6.4.1	Espai vectorial per amplada d'impulsos per a convertidors de dos nivells trifàsic .....	36

6.4.2	Espai vectorial per amplada d'impulsos per a convertidors de tres nivells trifàsic .....	45
7	SIMULACIÓ AMB EL PROGRAMARI MATLAB DE LES ONES DE TENSIÓ DE SORTIDA DELS DIFERENTS CONVERTIDORS DC/AC .....	48
7.1	Inversor de dos nivells amb estructura de pont complet amb 9 PWM per cicle.....	48
7.2	Inversor de tres nivells amb estructura de pont complet amb 9 PWM per cicle.....	50
7.3	Inversor de dos nivells amb estructura de pont complet amb 27 PWM per cicle...	52
7.4	Inversor de tres nivells amb estructura de pont complet amb 27 PWM per cicle...	53
8	IMPLEMENTACIÓ DEL INVERSOR DC/AC.....	55
8.1	Programari.....	56
8.2	Up/Down.....	57
8.3	Divisor de freqüències .....	58
8.4	Màquina d'estats per a la generació del PWM.....	61
8.4.1	Comptadors de desfasament.....	62
8.4.2	Generació de les sortides PWM.....	66
8.4.3	Retard.....	67
8.5	Màquina d'estats per a la generació del PWM per al control vectorial.....	69
8.5.1	Comptador de sector i estat.....	72
8.5.2	Generació de les sortides PWM del control vectorial.....	73
9	AÏLLAMENT I CONNEXIONAT DE POTÈNCIA.....	79
9.1	Aïllament .....	79
9.2	La connexió de potència.....	80
10	RESUM DEL PRESSUPOST .....	81
11	CONCLUSIONS.....	82
12	RELACIÓ DE DOCUMENTS.....	83
13	BIBLIOGRAFIA .....	84
14	GLOSSARI.....	85
A	CODI DE SIMULACIÓ DEL PROGRAMARI MATLAB .....	86
B	CODI DE LA IMPLEMENTACIÓ DE L'INVERSOR DC/AC AMB L'ENTORN DE PROGRAMACIÓ QUARTUS II .....	90

# 1 INTRODUCCIÓ

## 1.1 Antecedents

El motor d'inducció té un rang d'aplicació molt gran en comparació amb altres tipus de motors com per exemple els motors DC i els motors síncrons. En països industrials la energia consumida pels motors pren una gran importància. Entre les aplicacions d'aquests motors trobem bombes, ventiladors i una gran varietat de màquines industrials.

Amb els avenços tecnològics dels microprocessadors, com la seva rapidesa i el seus preus més econòmics, i als avenços dels dispositius electrònics i de potència, fan que avui dia els accionaments controlats per als motors trifàsics d'inducció siguin més econòmics que per als motors de corrent contínua, i això és gràcies a la robustesa, pes, manteniment i preu dels motors.

## 1.2 Objecte

L'objecte del projecte és realitzar el disseny i la implementació digital d'un inversor DC/AC amb la utilització d'una FPGA. Per al disseny d'aquest inversor es realitzarà la recerca teòrica, aprofundint amb els aspectes més tècnics.

Amb aquest inversor es pretén poder modificar la freqüència d'un motor trifàsic d'inducció, variant així la seva velocitat. Amb el mateix inversor es pretén també poder realitzar el control vectorial d'un motor trifàsic d'inducció.

Es realitzarà l'estudi teòric i la simulació amb el programari MATLAB de les corbes d'intensitat que excitaran el motor d'inducció trifàsic.

## 1.3 Abast

Per a la realització d'aquest projecte s'utilitzarà el nou hardware comprat per la universitat en el laboratori de microprocessadors, la placa FPGA del fabricant ALTERA, la Cyclone II.

Es pretén acoblar el sistema a les etapes de potència existent, per tal de testejar el seu funcionament amb un motor AC disponible.

## 2 MÀQUINA D'INDUCCIÓ TRIFÀSICA

La màquina d'inducció trifàsica es reversible com totes les màquines elèctriques rotatives bàsiques i per tant pot funcionar com a motor i com a generador.

La màquina d'inducció trifàsica consta de dos parts principals, l'estator i el rotor. L'estator o l'inductor, està format per un numero de bobines, on aquest numero ha de ser divisible per tres. El rotor o l'induït, està format per unes barres conductores habitualment d'alumini i per uns anells de curt-circuit. El rotor també és conegut com a rotor de gàbia d'esquirol. Rep aquest nom ja que el rotor té molta semblança amb una gàbia d'esquirol. En la figura 1 es mostra el rotor de gàbia d'esquirol.

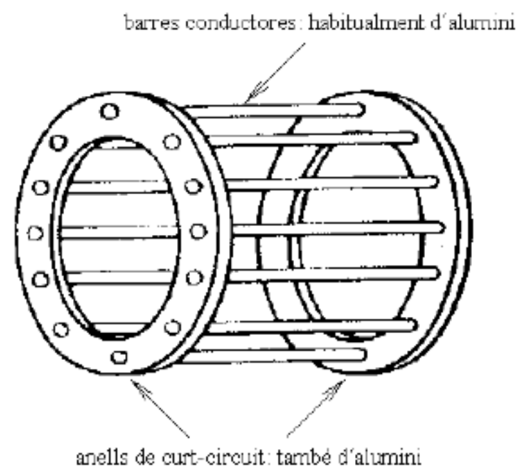


Figura 1. Rotor d'una màquina d'inducció trifàsica

El principi de funcionament d'aquesta màquina es basa en la creació d'un camp magnètic rotatiu per mitjà de la circulació de corrents trifàsiques en els tres debanats estacionaris de l'estator. En la figura 2, es mostra l'estator de la màquina d'inducció trifàsica tenint un debanat trifàsic distribuït en ranures.

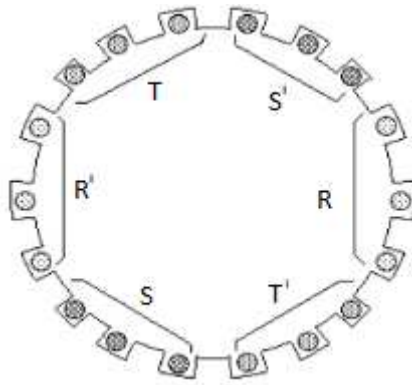


Figura 2. Estator i bobinat d'una màquina d'inducció trifàsica de 2 pols.

On R, S, T són caps de bobina d'entrada i R', S', T' són caps de bobina de sortida. Per poder reconèixer que és un motor de dos pols només cal veure quantes zones de ranures amb conductors corresponent a la fase R hi han, en aquest cas dos.

Si s'alimenta cada fase R, S, T del debanat amb tensions trifàsiques sinusoidals, els valors instantanis d'intensitat en cada conductor variaran en funció de l'evolució de les tensions d'alimentació i es tindrà així, un sistema trifàsic d'intensitats sinusoidal. Cada fase R-R', S-S', T-T' col·labora individualment a generar el camp magnètic d'estator.

En la figura 3, es mostra quina posició tindrà el camp magnètic resultant d'estator per varis instants de l'evolució dels corrents trifàsics per una màquina de dos pols.

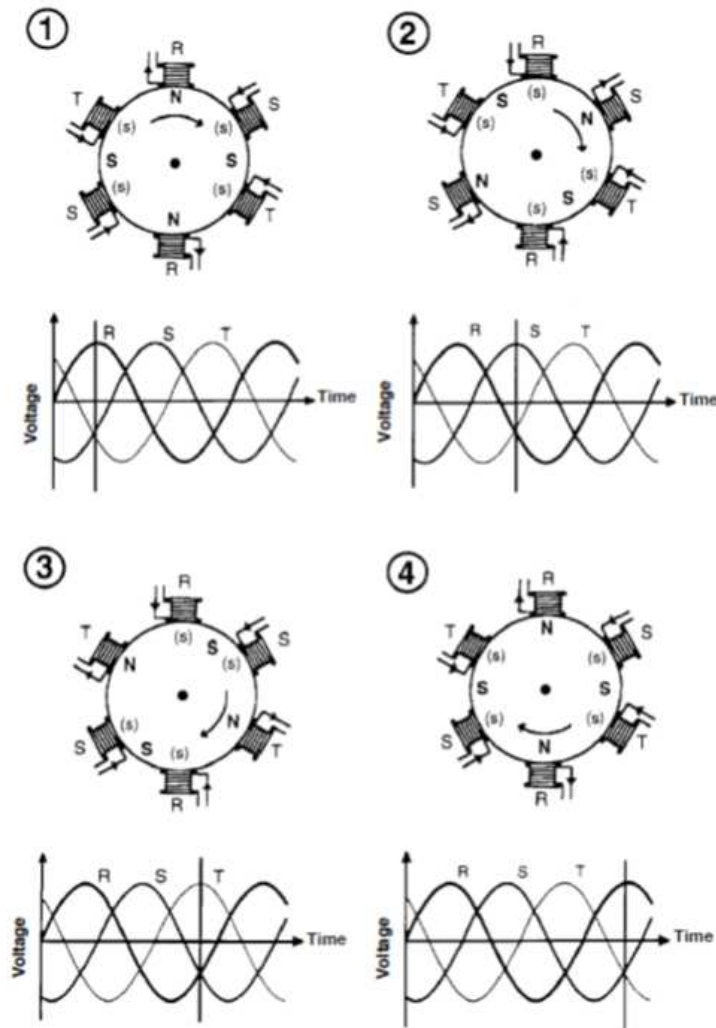


Figura 3. Situació del camp magnètic de rotor.

Les sis bobines de l'estator estan connectats entre si, de dos en dos a les tres fases diferents de la xarxa elèctrica. Aquesta disposició assegura que no hi ha un camp magnètic giratori a l'interior del propi estator. Així, com es mostra a la figura 3, en un moment específic 1, el corrent en la fase R està en el seu màxim i produeix un camp magnètic amb un pol nord molt fort en les dos bobines oposades connectades a la fase R. En les fases S i T el corrent és una mica per sota de zero, i els dos parells de bobines produeixen un fort pol sud a mig camí entre les dues bobines. En l'instant de temps 2, el corrent en la fase S està al màxim i el pol nord està en les bobines connectades a aquesta fase, el pol Sud és ara entre les bobines R i T. En l'instant de temps 3, el pol nord està en les bobines connectades a la fase T i el pol sud es troba entre les bobines R i S. En l'instant de temps 4, ara la situació ha tornat a l'inici de la rotació de corrent elèctric, amb el pol nord al final de les bobines connectades a la fase R.

En un cicle complet des del pic de corrent fins al següent pic, el camp magnètic ha girat a través de la meitat d'un cercle. En un període hi ha 50 cicles per segon, de manera que el camp es converteix en 25 cicles per segon, o el que és el mateix 25 cicles multiplicat per 60 segons, 1500 revolucions per minut.

Aleshores, es pot afirmar que si un debanat trifàsic s'alimenta per un sistema de tensions trifàsiques sinusoidals, s'obté un sistema trifàsic d'intensitats sinusoidals  $i_R$ ,  $i_S$ ,  $i_T$ , en aquest debanat, on es produeix un camp magnètic rotatiu.

Com ja s'ha comentat anteriorment, la màquina d'inducció trifàsica pot treballar com a motor o com a generador. Per tal de determinar com està treballant la màquina, cal comparar la velocitat mecànica, velocitat de rotació del rotor,  $n_m$ , amb la velocitat de sincronisme,  $n_s$ , on és la velocitat de rotació del camp magnètic rotatiu. Si la  $n_m < n_s$  aleshores la màquina trifàsica es troba treballant com a motor, en canvi si la  $n_m > n_s$  la màquina trifàsica es troba treballant com a generador.

En l'equació 1, es mostra l'expressió matemàtica que defineix la velocitat de sincronisme del camp magnètic rotatiu en funció de la freqüència de la tensió d'alimentació.

$$n_s = \frac{60 f_s}{P_p} \quad (\text{Eq.1})$$

On la  $f_s$ , és la freqüència expressada en Hz de la tensió d'alimentació que s'alimenta l'estator,  $p_p$  és el nombre de parells de pols i  $n_s$  és la velocitat de sincronisme expressada en revolucions per minut.

## 2.1 Principi de funcionament de la màquina d'inducció trifàsica treballant com a motor

En les condicions inicials d'arrencada, es té el rotor parat. En l'entreferro es té un camp magnètic rotatiu i en el rotor es té un flux variable. Es generaran f.e.m induïdes en les barres del rotor i es tindrà la corresponent circulació d'intensitat en aquestes barres donat que les barres conjuntament amb els anells de curtcircuit formen circuits elèctrics tancats. Així doncs, al circular intensitat en les barres es crea un camp magnètic en el rotor.



El principal funcionament es basa doncs, al induir-se el sistema trifàsic d'intensitats en el rotor, aquestes generen un camp magnètic de rotor que s'atrau amb el camp rotatiu creat per l'estator. En la figura 4, es pot veure la representació esquemàtica dels pols en una màquina d'inducció de dos pols.

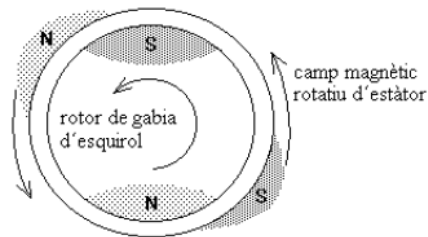


Figura 4. Representació dels pols en una màquina d'inducció de dos pols.

El corrent induït produeix un intens camp magnètic al voltant del rotor. El pol nord d'aquest camp magnètic és atret pel pol sud en el camp magnètic de gir de l'estator i això li donarà un parell de rotor. Per tant el rotor començarà a girar.

Un cop es té el motor en moviment, per tal de tenir parell, és necessari que continuïn circulant intensitats en els conductors o barres del rotor. Això només serà possible si aquests conductors tallen les línies de força del camp magnètic rotatiu creat per l'estator, i per tant tenim el rotor travessat per un flux variable. Això només és possible si la  $n_m$  del rotor és inferior a la velocitat  $n_s$  del camp magnètic. En la figura 5, es pot veure com les barres del rotor hi travessa un flux, realitzant així un camp magnètic.

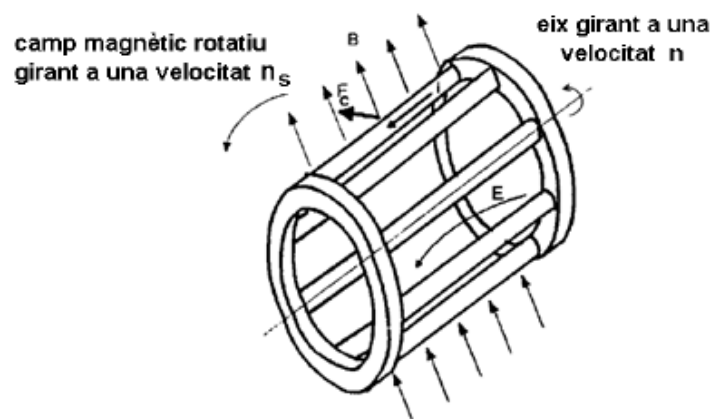


Figura 5. Generació d'un camp magnètic

En la figura 6, es pot veure la corba característica parell-velocitat d'una màquina d'inducció trifàsica treballant com a motor.

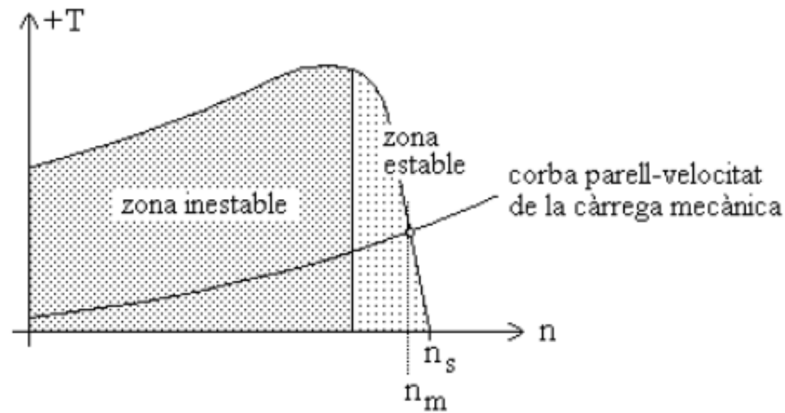


Figura 6. corba parell-velocitat d'un motor trifàsic d'inducció

## 2.2 Principi de funcionament de la màquina d'inducció trifàsica treballant com a generador

Per aconseguir que la màquina d'inducció trifàsica treballi com a generador, cal complir que  $n_m > n_s$ . Aleshores es necessita una energia mecànica exterior per aconseguir que el rotor giri a una velocitat superior a la velocitat del camp magnètic rotatiu o velocitat de sincronisme. Com a tal generador, la màquina d'inducció aporta un parell oposat al parell de la màquina motriu. També en la part de la corba característica parell-velocitat de funcionament com a generador cal distingir una zona estable i una zona inestable. En la figura 7, es mostra la corba parell-velocitat d'un generador.

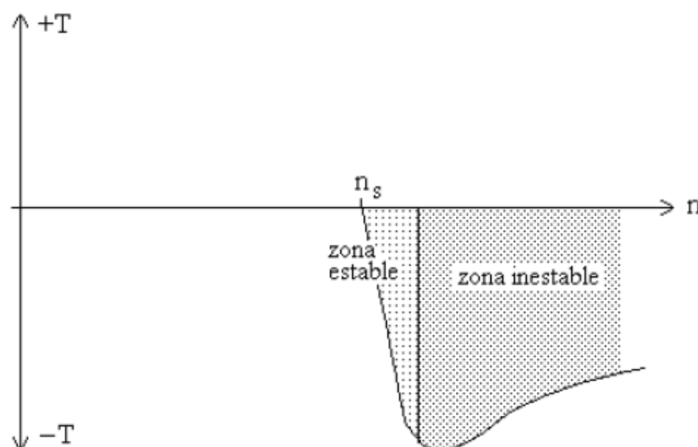


Figura 7. Corba parell-velocitat d'un generador.

### 3 CONTROL DELS MOTORS TRIFÀSICS

Un dels objectius bàsics dels motors trifàsics consisteix en controlar la seva velocitat. Així doncs, cal analitzar de quina manera es pot modificar aquesta característica.

En un motor d'alterna el camp magnètic rotatori generat per l'estator indueix una força electromagnètica al rotor que fa que aquest últim giri. El camp magnètic de l'estator girarà a la velocitat que es coneix com de la velocitat de sincronisme  $n_s$ . El rotor per efecte del flux magnètic intentarà sincronitzar-se amb aquesta velocitat. A la pràctica mai ho podrà aconseguir, sempre girarà més lent. La velocitat real de gir del rotor es coneix com velocitat base  $n_b$ . La diferència entre velocitat de sincronisme i la velocitat base és el que es coneix com el lliscament,  $s$ . La velocitat base, en revolucions per minut, ve expressada per l'equació 2 on  $s$ , és el lliscament del motor,  $f$  la freqüència i  $P_p$  el numero de parells de pols.

$$\left. \begin{array}{l} n_s = \frac{60 \times f}{P_p} \\ s = \frac{n_s - n_b}{n_s} \end{array} \right\} n_b = (1 - s) \frac{60 \times f}{P_p} \quad (\text{Eq.2})$$

Aleshores per aconseguir variar la velocitat d'un motor alterna caldrà modificar algun dels paràmetres descrits anteriorment.

Modificant el nombre de pols del motor es pot aconseguir variar la velocitat d'aquest. Aquesta solució només és possible en certs tipus de motors amb els terminals d'estator accessibles.

Un altre paràmetre que podem modificar per aconseguir variar la velocitat del motor és el lliscament. El lliscament del motor varia amb la càrrega acoblada al seu eix. La variació d'aquesta càrrega no proporciona cap mètode útil de control de velocitat a la practica, donat que no es un paràmetre que es pugui anar variant fàcilment. No te cap sentit que per augmentar o disminuir la velocitat de gir s'hagi d'afegir o treure càrrega al motor.

L'últim dels paràmetres modificables per la variació de la velocitat és la freqüència d'alimentació de l'estator. Aquest tipus de control permet obtenir bons rangs de variació amb parell màxim i bon rendiment. La seva implementació és més complexa i requereix d'elements addicionals. Tot hi així, per la seva flexibilitat, és el mètode més utilitzat.

Variant doncs, la freqüència elèctrica aplicada sobre l'estator del motor trifàsic d'inducció, la velocitat de rotació dels seus camps magnètics  $n_s$ , variarà proporcionalment amb el canvi realitzat en la freqüència, canviant així, el punt sobre la corba característica parell-velocitat. En la figura 8, es mostra la corba característica parell-velocitat d'un motor d'inducció a diferents velocitats.

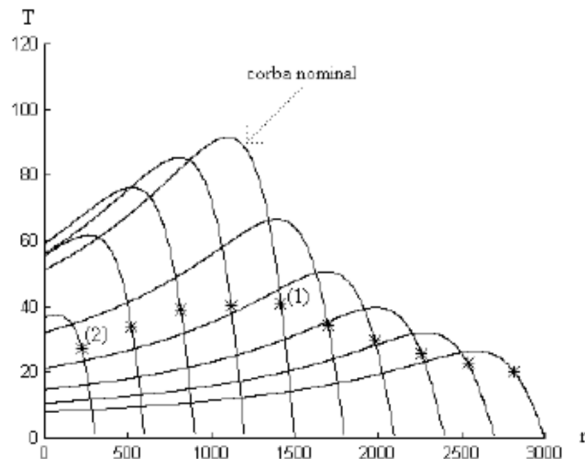


Figura 8. Corba parell-velocitat d'un motor d'inducció

On el punt 1, marca el punt de funcionament a parell nominal, parell aconseguit a 50 Hz a una intensitat nominal. El punt 2, marca el parell aconseguit a baixes freqüències a una intensitat nominal.

En aquest projecte doncs, es treballarà en la variació de la velocitat del motor d'inducció canviant la freqüència.

Els aparells electrònics que s'utilitzen per a la variar la velocitat dels motors trifàsics d'inducció són els anomenats variadors de freqüència. La figura 9 mostra l'esquema de blocs bàsic d'un variador de freqüència.

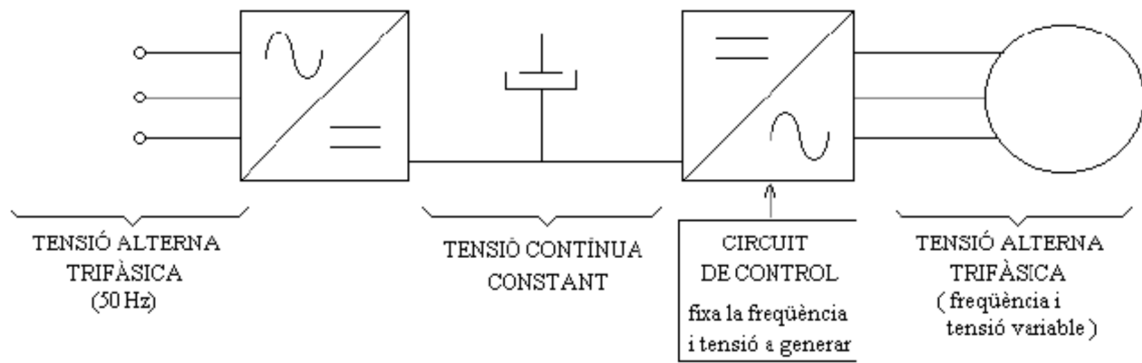


Figura 9. Esquema de blocs d'un variador de freqüència

La figura 10 mostra els elements que constitueixen el circuit de potència d'un variador de freqüència típic.

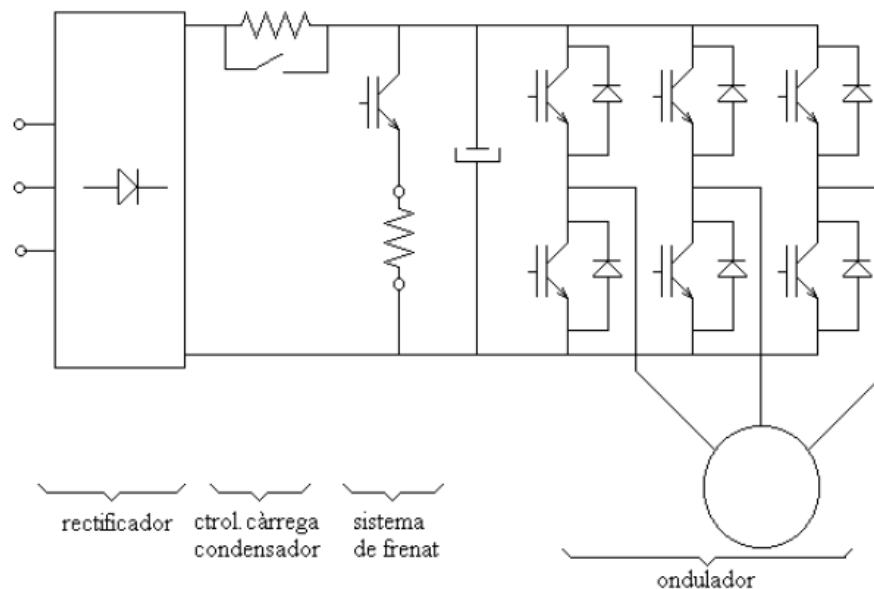


Figura 10. Circuit de potència d'un variador de freqüència

L'ondulador consisteix en un convertidor DC/AC format per un conjunt de 6 semiconductors, que treballa normalment utilitzant la tècnica de modulació d'amplada d'impulsos, PWM. Amb aquesta tècnica s'aconsegueix que el valor mitjà de les tensions trifàsiques evolucionin segons una forma d'ona sinusoidal.

La resistència de control de càrrega dels condensadors s'instal·la en algunes etapes de potència dels variadors de freqüència, per limitar en l'instant d'arrancada de l'equip la intensitat absorbida en la etapa intermitja de c.c degut a que els condensadors estan

descarregats. Una vegada s'ha arrencat l'equip, aquesta resistència limitadora queda curtcircuitada, normalment mitjançant un interruptor estàtic.

El circuit de frenat té com a funció dissipar sobre la resistència de frenat l'energia que la màquina d'inducció lliura durant els processos de frenat en que funciona com a generador. El semiconductor de frenat funciona com a trossejador, i el seu funcionament està normalment controlat mitjançant una mesura de la tensió del bus de contínua. Aquesta tensió tendeix a pujar durant els processos de frenat.

Per al control de velocitat d'aquests motors cal distingir entre variació i regulació de velocitat. On tenim variació de velocitat, si de forma manual s'actua sobre la màquina motriu, i tenim regulació de velocitat, si de manera automàtica el propi sistema de regulació a partir d'una velocitat de consigna i d'una mesura de la velocitat real fa les actuacions convenientes sobre la màquina motriu perquè aproximadament la velocitat sigui en cada moment igual a la velocitat de consigna.

D'aquesta manera per a realitzar el control de la velocitat d'un motor trifàsic d'inducció s'utilitzen diferents mètodes. Els sistemes de control es poden classificar com a sistemes en llaç obert o sistemes en llaç tancat

### **3.1 Sistemes de control en llaç obert**

Són aquells sistemes en que la mesura de la sortida no és utilitzada en l'acció de control, és a dir, en un sistema de control en llaç obert no es mesura la sortida ni es realitza la realimentació de la sortida per a comparar-la amb l'entrada de referència desitjada. Per tant no s'obté el valor de l'error entre la velocitat desitjada i la obtinguda.

En la figura 11, es mostra l'etapa de potència d'un variador de freqüència capaç de variar la velocitat d'un motor trifàsic d'inducció.

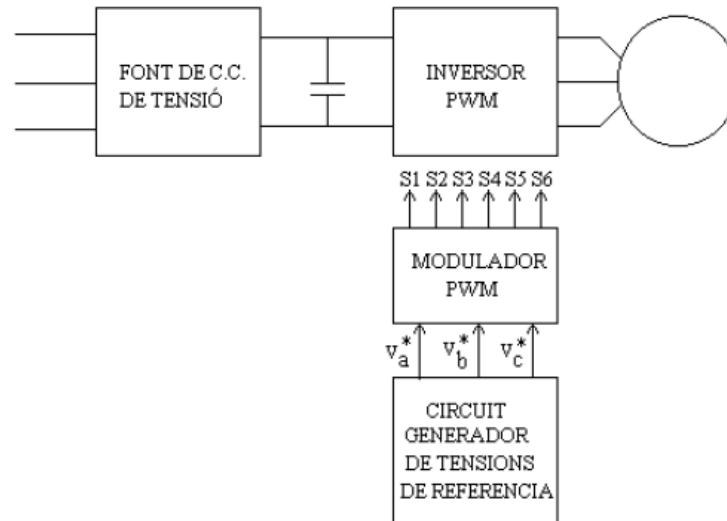


Figura 11. Etapa de potència d'un variador de freqüència amb sistema de control enllaç obert.

Amb la presència de pertorbacions, aquests tipus de sistemes no realitzen les tasques desitjades. Els sistemes de control enllaç obert es solen utilitzar quan es coneix la relació entre l'entrada i la sortida, i si no hi ha pertorbacions internes o externes.

### 3.2 Sistemes de control enllaç tancat

Els sistemes de control enllaç tancat també anomenats com sistemes de control realimentats, utilitzen dispositius capaços de variar la freqüència elèctrica del estator conjuntament amb les mesures obtingudes sobre el posicionament del motor.

Per regular la velocitat, els variadors de freqüència tenen una entrada de senyal analògic o digital. Aquesta entrada és mesurada de la velocitat del motor o bé és estimada i calculada a un valor aproximat de velocitat mitjançant càlculs interns.

Aquests sistemes es basen també en que la màquina d'inducció lliuri sempre el parell necessari, aleshores cal aconseguir calcular i regular el parell i velocitat de forma òptima. En aquests sistemes s'utilitzen diferents algorismes com la tècnica del control vectorial.

En la figura 12, es mostra l'etapa de potència d'un inversor capaç de regular la velocitat del motor trifàsic.

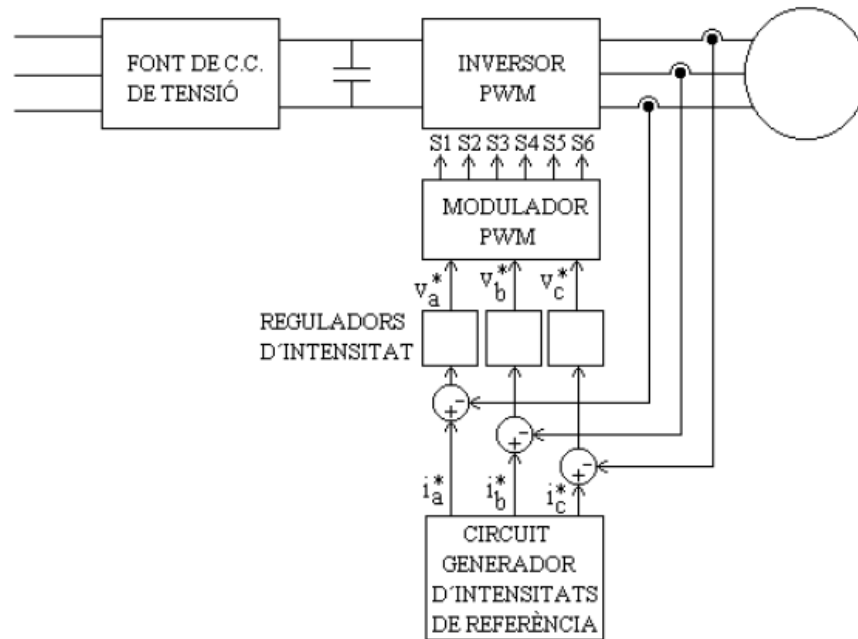


Figura 12. Etapa de potència d'un variador de freqüència amb sistema de control enllaç tancat.

En aquests tipus de control s'alimenta al controlador el senyal d'error d'actuació, per tal de reduir aquest error i obtenir un valor òptim a la sortida del sistema. Aquest error d'actuació és la diferència entre el senyal d'entrada i el senyal de realimentació. El terme de control enllaç tancat simplement implica l'ús d'una acció del control realimentat per tal de reduir l'error del sistema.



## 4 INTRODUCCIÓ AL CONTROL VECTORIAL

Els anomenats vectors espacials, van ser una idea originalment concebuda per a l'anàlisi de màquines elèctriques trifàsiques, on són una eina molt útil per a l'anàlisi i control de convertidors de potència trifàsics.

En els motors trifàsics cal recordar que la força electromotriu, f.e.m, induïda degut a un flux variable que travessa una bobina de N espires es el mostrat en l'expressió següent, l'equació 3.

$$\text{f. e. m} = N \frac{d\phi}{dt} \quad (\text{Eq.3})$$

Si aquest flux, o aquest vector de flux ha estat produït per la intensitat de la bobina, es pot representar doncs, amb un vector espacial d'intensitat, on la direcció i sentit d'aquesta intensitat seran idèntics al vector de flux.

Aquests vectors es descomponen en les seves components segons uns eixos de referència, on l'eix d, és l'eix de referència directa, i l'eix de referència q, que es l'eix de referència en quadratura. En la figura 13, es mostra un vector d'intensitat en funció dels eixos de referència d i q.

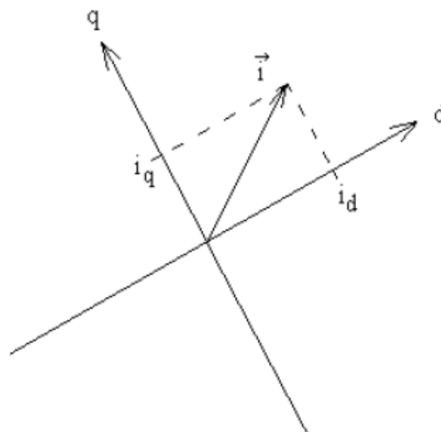


Figura 13. Eixos de referència d i q.

En l'equació 4, es mostra el vector d'intensitat.

$$\vec{i} = i_d + i_q \cdot j \quad (\text{Eq.4})$$

Si l'eix d de referència directa coincideix amb la direcció i sentit del vector de flux, aleshores la component d'intensitat  $i_d$ , serà la component d'intensitat que produeix flux, mentre que la component  $i_q$ , serà la component d'intensitat que produirà parell.

En el concepte de vector espacial s'utilitzen diferents eixos de referència. Es pot tenir doncs coordenades referides a uns eixos d i q fixes en l'estator, es com si es tingués un observador en l'estator. També es pot tenir coordenades referides als eixos d i q giratoris sobre el rotor, coordenades referides a uns eixos d i q giratoris a la velocitat de rotació del vector de flux de rotor.

Per a les coordenades referides a uns eixos d i q fixes en l'estator, s'indiquen les components dels vectors amb un superíndex amb la lletra s,  $i_d^s$ ,  $i_q^s$ ,  $v_d^s$ ,  $v_q^s$ , i s'anomenaran als corresponents eixos com a  $d^s$  i  $q^s$ .

Per a les coordenades referides a uns eixos d i q giratòries a la velocitat de rotació del vector de flux de rotor, s'indiquen les components dels vectors amb un superíndex amb la lletra f,  $i_d^f$ ,  $i_q^f$ ,  $v_d^f$ ,  $v_q^f$ , i s'anomenaran als corresponents eixos com a  $d^f$  i  $q^f$ .

En la figura 14, es mostra el model d'una màquina de c.a mitjançant la teoria de vectors espacials.

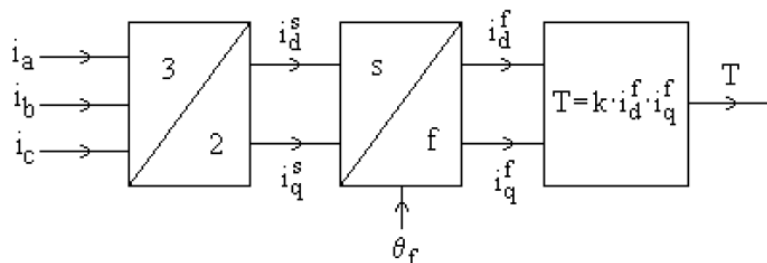


Figura 14. Model d'un motor de CA mitjançant la teoria de vector espacial.

El primer bloc representa la transformació dels valors instantanis d'intensitat en cada una de les tres fases  $i_a$ ,  $i_b$ ,  $i_c$  en els valors de les components del vector d'intensitat d'estator.

La influència de la intensitat de cada fase de l'estator en la creació d'una distribució d'inducció aproximadament sinusoidal, la podem representar per tres vectors espacials  $\vec{i}_a$ ,  $\vec{i}_b$ ,  $\vec{i}_c$ . En la figura 15, es pot veure representats els vectors espacials d'intensitat per a una fase en un instant determinat en el temps. On  $i_a$  és positiu,  $i_b$  i  $i_c$  són negatius.

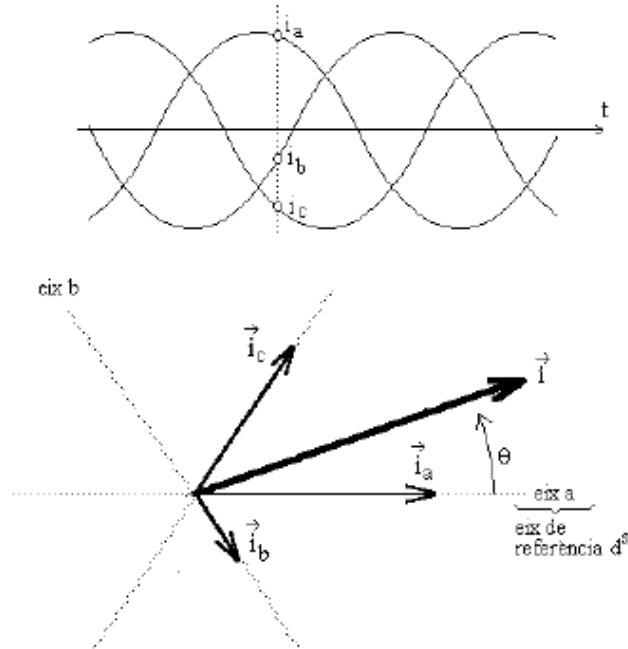


Figura 15. Representació dels vectors espacials d'intensitat per a cada fase en un instant de temps.

El vector espacial de corrent resultant és  $\vec{i} = \vec{i}_a + \vec{i}_b + \vec{i}_c$ . És millor utilitzar un vector espacial de corrent amb mòdul igual al valor màxim d'intensitat, per aquest motiu s'introdueix el factor multiplicador  $2/3$ . Al multiplicar per  $2/3$  s'aconsegueix que el mòdul del vector espacial sigui sempre igual al valor de pic de les 3 sinusoidals. El vector espacial de corrent en l'estator es mostra en la següent expressió, l'equació 5.

$$\vec{i}_s^s = \frac{2}{3} (\vec{i}_a + \vec{i}_b + \vec{i}_c) \quad (\text{Eq.5})$$

El vector  $\vec{i}_s^s$  expressat en funció de les seves components segons uns eixos  $d^s$  i  $q^s$  fixes en l'estator es mostra en la següent expressió, l'equació 6.

$$\vec{i}_s^s = i_d^s + i_q^s \cdot j \quad (\text{Eq.6})$$

El segon bloc transforma les components de referència de l'estator,  $i_d^s$ ,  $i_q^s$ , en les seves corresponents components giratòries a la velocitat de rotació del vector de flux de rotor,  $i_d^f$ ,  $i_q^f$ .

La component  $i_d^f$  que està situada sobre l'eix directe  $d^f$  en el mateix sentit i direcció que el flux, es una component d'intensitat que produeix flux. La component  $i_q^f$  que està situada sobre l'eix  $q^f$  és una component que dona parell.

L'últim bloc fa referència al parell. Pel control del parell es mantindrà constant la component d'intensitat  $i_d^f$ , i es modificà el parell mitjançant la component  $i_q^f$ .

#### 4.1 Principis del control vectorial de motors de corrent alterna

Per a regular la velocitat d'una màquina elèctrica rotativa, cal controlar el parell. Partint de l'expressió que defineix el parell i tenint en compte que la component  $i_d^f$ , que és la component d'intensitat que produeix flux, i la component  $i_q^f$  que és la component que dona parell, el control es farà mantenint constant la component de flux  $i_d^f$  fins a la velocitat base, velocitat que s'assoleix un cop s'arriba a la tensió nominal del motor.

Així el motor de c.a es comportarà de tal manera que tindrem dues zones de treball diferenciades. La zona de treball a parell màxim constant, fins a la velocitat de base, i la zona de treball a potència màxima constant, a partir de la velocitat base. Per treballar en la zona de potència màxima constant, també anomenada zona de debilitament de flux, cal disminuir el flux. D'aquesta manera es poden aconseguir velocitats superiors a la velocitat base quan s'ha arribat a la tensió màxima que pot aportar el convertidor.

Les figures 16 i 17 mostren quina ha de ser la referència de flux en funció de la velocitat de consigna i quin ha de ser el valor de  $i_d^f$  a imposar.

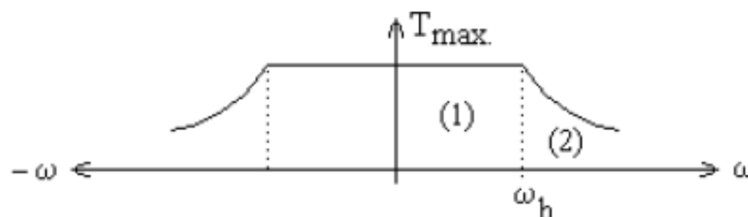


Figura 16. Corba parell màxim-velocitat

La zona 1 indica el parell màxim constant, mentre que la zona 2 indica la potència màxima constant o zona de debilitament de flux.

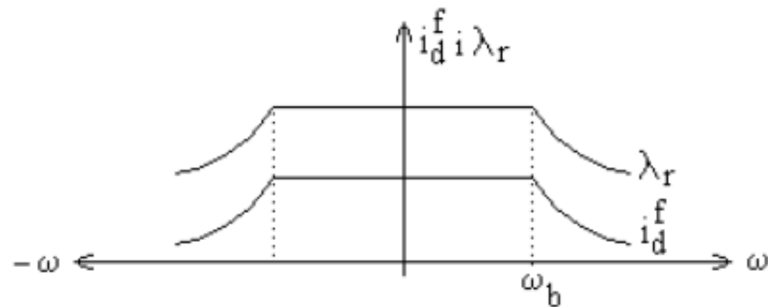


Figura 17. Corba d'intensitat  $i_d^f$  en funció de la velocitat per a una màquina inducció

En les màquines d'inducció, el flux està generat exclusivament per la component d'intensitat  $i_d^f$  i per aquest motiu cal tenir sempre un valor positiu i constant d'aquesta component fins arribar al valor de la velocitat base.

En la figura 18, es mostra l'estructura en blocs de la regulació de la velocitat d'una màquina d'inducció. Tots els paràmetres de consigna o variables assenyalats amb un asterisc \*, representen valors de referència.

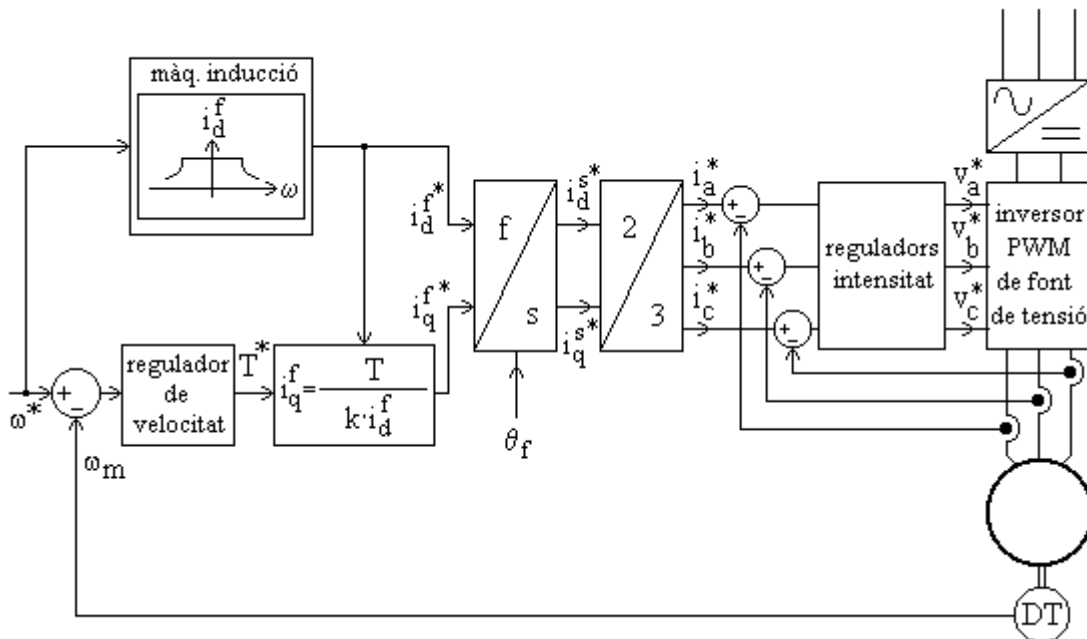


Figura 18. Regulació de la velocitat d'una màquina d'inducció

En aquesta figura no s'ha mostrat com es calcula el valor instantani de l'angle  $\theta_f$ , angle que indica la posició instantània del vector de flux del rotor. Es poden distingir dos tipus de control vectorial, el control vectorial directe i el control vectorial indirecte, on la principal diferència que hi ha entre ells és la manera en com es calcula el valor instantani de l'angle  $\theta_f$ .

#### 4.1.1 Control vectorial directe del motor d'inducció.

El mètode de control vectorial directe requereix la utilització d'algoritmes de càlcul per tal d'estimar la posició del vector de flux de rotor a partir de magnituds físiques mesurades en borns del motor.

En aquest cas el valor instantani de l'angle  $\theta_f$  es calcula directament a partir dels valors mesurats d'intensitat i velocitat. Es multiplica el valor instantani de velocitat per el nombre de pols,  $p_p$ , perquè la velocitat sigui expressada en radians per segon. En la figura 19 es mostra l'estructura del control vectorial directe del motor d'inducció.

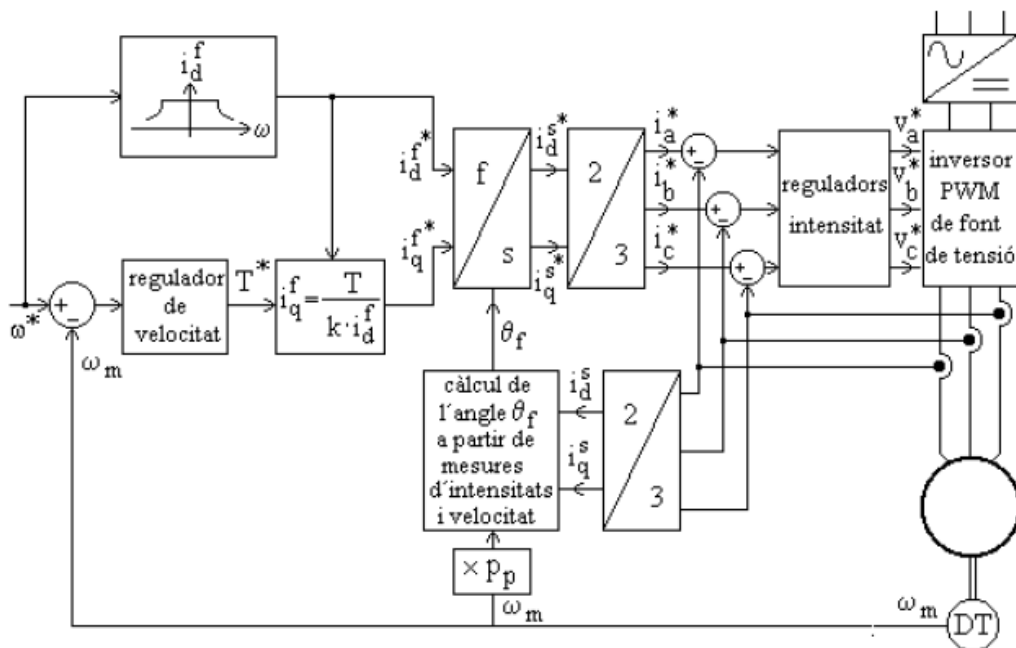


Figura 19. Control vectorial d'un motor trifàsic d'inducció

4.1.2 Control vectorial indirecte del motor d'inducció.

La figura 20, mostra l'estructura del control vectorial indirecte del motor d'inducció.

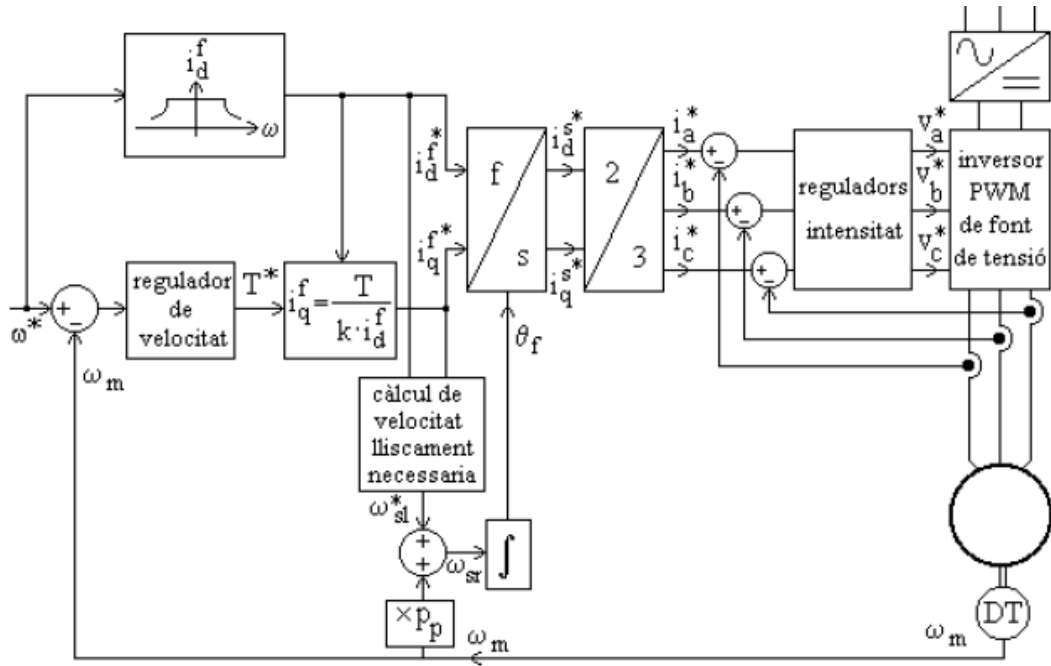


Figura 20. Control vectorial indirecte d'un motor trifàsic d'inducció

En el control vectorial indirecte la posició del vector de flux de rotor no es calcula directament a partir de paràmetres mesurats, sinó que es determinat prèviament la velocitat de lliscament,  $\omega_{sl}$ , necessària en funció de la demanda de parell. On aquesta velocitat es la diferència entre la velocitat de sincronisme del camp magnètic del rotor,  $\omega_{sr}$ , i la velocitat mecànica del rotor,  $\omega_m$ . Veure l'equació 7.

$$\omega_{sl} = \omega_{sr} - \omega_m \tag{Eq.7}$$

Una vegada estimada la velocitat de lliscament instantània necessària, cal sumar-li el valor instantani de la velocitat de rotor mesurada, obtenint així el valor  $\omega_{sr}$ . L'expressió que defineix el valor de  $\omega_{sr}$  és l'equació 8. Aleshores es pot obtenir el valor de l'angle  $\theta_f$ , integrant  $\omega_{sr}$ .

$$\omega_{sr} = \frac{d\theta_f}{dt} \tag{Eq.8}$$

## 5 LA CONVERSIÓ DC/AC

### 5.1 Introducció

Els convertidors de DC/AC s'anomenen també com a inversors de DC/AC. Estan classificats segons el tipus de font de subministra utilitzada, ja sigui com a inversors de fonts de tensió o com a inversors de fonts de corrent, i estan classificats també, segons la topologia relacionada amb el circuit de potència. En la figura 21, es mostra l'estructura senzilla d'un mig pont d'una fase amb inversió de font de tensió.

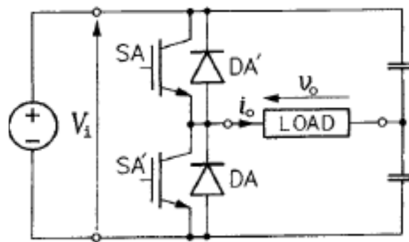


Figura 21. Estructura d'un inversor en mig pont d'una fase.

En l'estructura d'un inversor es pot veure que els semiconductors no poden estar simultàniament en ON, ja que es realitzaria un curt circuit en la font d'alimentació, en canvi no hi ha perill si els semiconductors es posen en OFF a la vegada. Per evitar els curtcircuits que es poden produir quan un semiconductor s'està engegant i l'altre encara no està parat, s'utilitzen retards de micro-segons, anomenats temps mort.

En aquest cas la tensió de sortida,  $V_o$ , dependrà de la conducció del díode, es a dir, no es podrà determinar el valor de  $V_o$  si no hi ha cap detecció de corrent. Aleshores, aquest inversor només permet dos estats diferents en la tensió de sortida. L'equació 9, mostra la funció que defineix el valor de  $V_o$ , segons l'estat en que es troben els semiconductors.

$$a = \begin{cases} 0 & \text{si } SA = \text{ON} \quad \text{i} \quad SA' = \text{OFF} \\ 1 & \text{si } SA = \text{OFF} \quad \text{i} \quad SA' = \text{ON} \end{cases} \quad (\text{Eq.9})$$

La tensió de sortida de l'inversor ve determinada per l'expressió que es mostra a continuació, l'equació 10, on  $V_i$  és el valor de la tensió contínua d'entrada.

$$V_o = V_i \left( a - \frac{1}{2} \right) \quad (\text{Eq.10})$$



Per a  $V_o$  només són possibles dos valors  $V_i/2$  i  $-V_i/2$ .

Una altre estructura molt comuna en els inversors és la del pont complet d'una fase, en la figura 22, es mostra aquesta estructura.

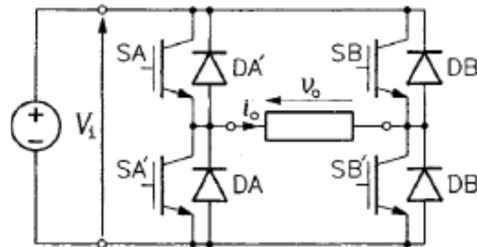


Figura 22. Estructura d'un inversor en pont complet d'una fase.

En aquest pont hi han dos branques actives, la branca a, i la branca b. La tensió de sortida de l'inversor ve determinada per l'expressió que es mostra a continuació, l'equació 11. On la tensió de sortida pot tenir tres valors,  $V_i$ , 0,  $-V_i$ .

$$V_o = V_i (a - b) \quad (\text{eq.11})$$

Per a l'activació dels diferents semiconductors es poden distingir dos mètodes d'operació, el mètode d'ona quadrada i el mètode de PWM.

En el mètode d'ona quadrada cada semiconductor de l'inversor és activat i desactivat una sola vegada per cada cicle de la tensió de sortida. El valor de tensió entre línies pot tenir un màxim valor de pic de  $1.1 \times V_i$ , produint un guany d'un 10% major al mètode de PWM. Per contra, no és possible controlar la magnitud de la tensió de sortida, on es troben molts harmònics d'ordre baix, deteriorant així la qualitat de l'ona produïda. Així, el principal inconvenient del mètode d'ona quadrada es que apareixen senyals harmòniques de baixa freqüència que distorsionen la tensió de sortida.

En el mètode de PWM, quan el senyal de la modulació és d'un ordre de magnitud superior al del senyal de sortida, no ens apareixen senyals harmòniques de baixa freqüència que distorsionen la tensió de sortida. El que s'aconsegueix és un senyal de corrent sinusoidal amb la ondulació de polsos d'alta freqüència.

Aleshores, a la pràctica els sistemes de conversió d'energia que utilitzin inversors, no solen utilitzar el mètode d'ona quadrada, només en casos que sigui necessària una tensió de sortida elevada.

## 5.2 Conversió trifàsica DC/AC amb estructura amb el pont complet

Actualment, el pont complet és l'estructura més utilitzada per la conversió DC-AC trifàsica. La figura 23 mostra aquesta estructura.

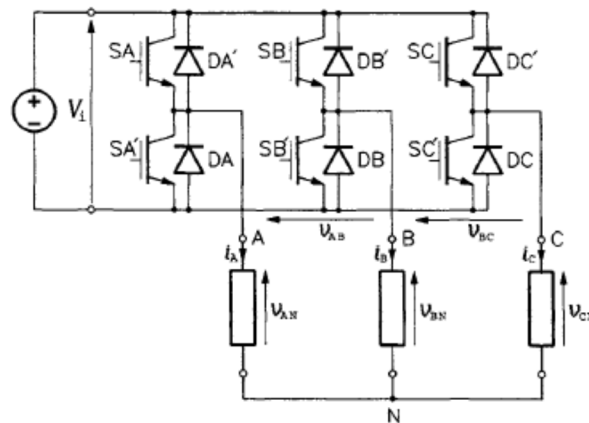


Figura 23. Estructura d'un inversor en pont complet de tres fases.

En aquesta estructura trobem tres branques actives, aleshores tenim tres funcions associades a l'estructura del pont complet, a, b, i c. Els valors de tensió entre les diferents línies i els valors de tensió entre línia i neutre estan determinades per les següents expressions que es mostren a continuació, l'equació 12 i l'equació 13, respectivament.

$$\begin{bmatrix} V_{AB} \\ V_{BC} \\ V_{CA} \end{bmatrix} = V_i \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (\text{Eq.12})$$

$$\begin{bmatrix} V_{AN} \\ V_{BN} \\ V_{CN} \end{bmatrix} = \frac{V_i}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (\text{Eq.13})$$

Així doncs es pot determinar que hi han tres valors diferents de tensió per a cada voltatge entre línies,  $-V_i$ ,  $0$  i  $V_i$ , mentre que pels valors de tensió entre línia i neutre es pot trobar cinc valors diferents,  $-2V_i/3$ ,  $-V_i/3$ ,  $0$ ,  $V_i/3$  i  $2V_i/3$ .

Les formes d'ona dels semiconductors i la tensió de sortida d'un inversor en pont complet utilitzant el mètode de PWM, és el que es mostra en la figura 24. El cicle de la tensió de sortida està dividit en 12 intervals de commutació iguals, on la part activa del senyal de PWM està situat en el centre d'aquests intervals.

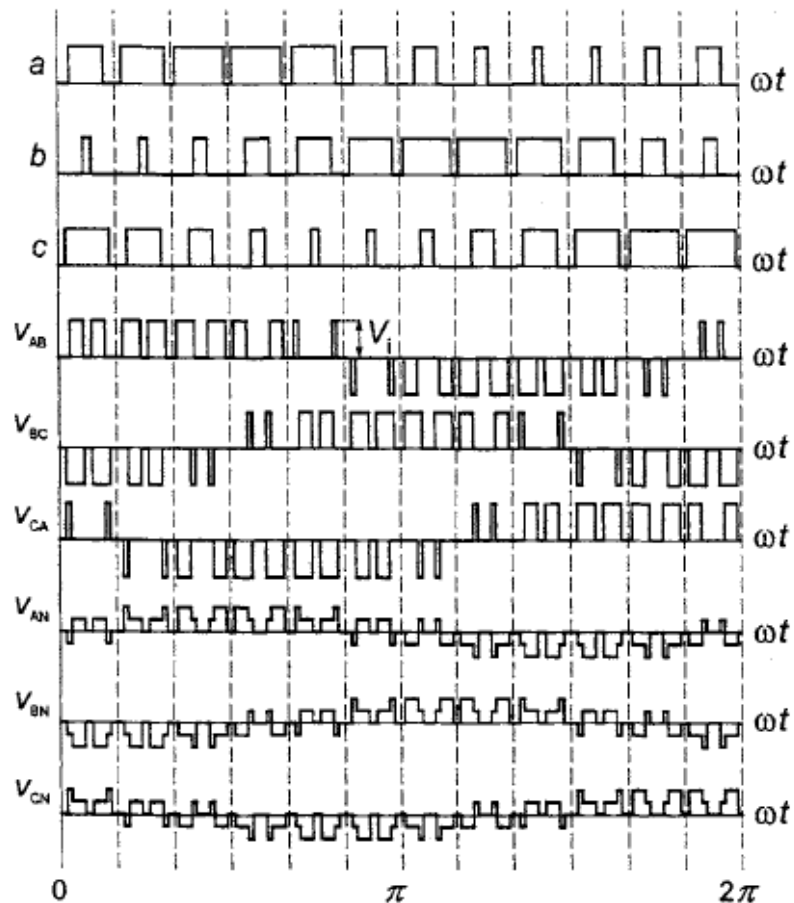


Figura 24. Formes d'ona de la connexió dels diferents semiconductors i la tensió de sortida de les tres fases en un inversor de pont complet, amb el mètode PWM

Així, la freqüència de commutació,  $F_c$  (Hz), és dotze vegades més elevada que la freqüència de sortida,  $F$  (Hz). En la pràctica, la freqüència de commutació generalment es manté constant i independent de la freqüència de sortida, es manté constant a un valor que representi l'equilibri entre les pèrdues de commutació i la qualitat de les corrents de sortida.

### 5.3 Conversió trifàsica DC/AC amb estructura d'inversor de 3 nivells amb fixació del neutre

Els inversors de voltatge explicats anteriorment es defineixen com a inversors de dos nivells, perquè cada terminal de sortida, connectat temporalment a qualsevol dels dos busos de corrent continua, poden valdre només dos nivells de voltatge. Recentment, els inversors multinivell estan tenint cada vegada més protagonisme. Utilitzant un nombre superior de semiconductors de potència, s'aconsegueixen rangs de tensió més elevats que en els de dos nivells. També, les formes d'ona de tensió de sortida presenten una millor qualitat a les produïdes per els de dos nivells, especialment en el mètode d'ona quadrada. En la figura 25, es mostra l'inversor d'un pont complet de tres nivells més comú.

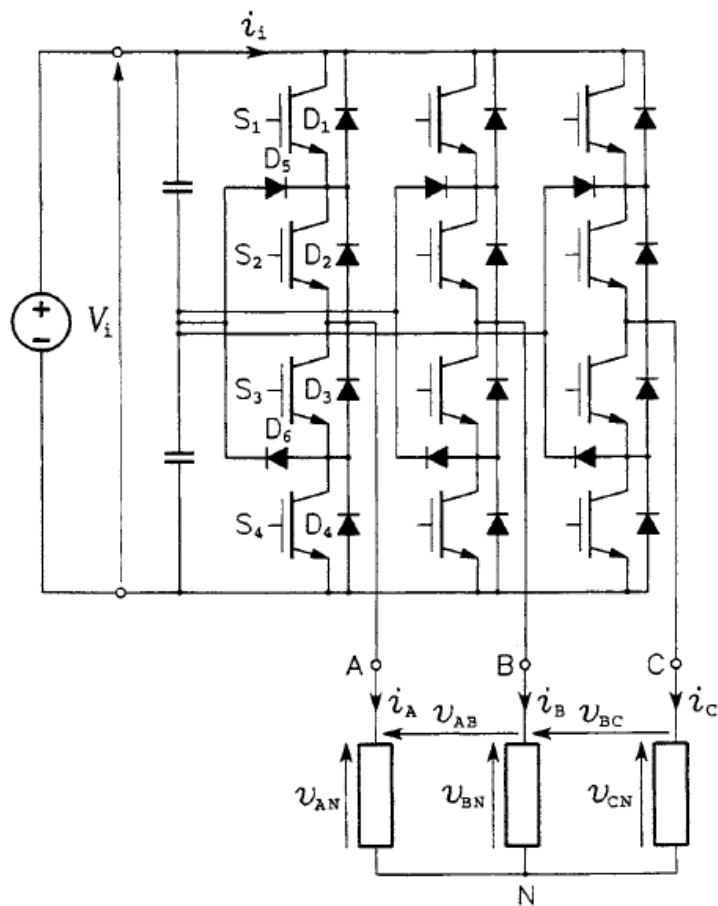


Figura 25. Inversor d'un pont complet de tres nivells.

Cada branca d'aquest inversor, està formada per quatre semiconductors de potència, de S1 a S4, amb els seus díodes independents, i dos díodes de protecció, D5 i D6, que preveuen el curtcircuit en els condensadors del bus de corrent continua. En total aquests 12 semiconductors són els que permeten tenir un nombre elevat d'estats d'inversió possibles.

En la pràctica són utilitzats 27 estats diferents, on cada branca de l'inversor pot adoptar tres estats diferents. L'estat 1 succeeix quan, S1 i S2 estan en ON, S3 i S4 estan en OFF, l'estat 2 succeeix quan, S2 i S3 estan en ON, S1 i S4 estan en OFF, i finalment l'estat 3 succeeix quan, S1 i S2 estan en OFF, S3 i S4 estan en ON. Es pot observar que la tensió de CC,  $V_i$ , s'aplica sempre a dos interruptors connectats en sèrie, el que explica les avantatges dels inversors multinivell esmentades anteriorment, respecte a les tensions nominals. Pot arribar a ser de fins a dos vegades la tensió nominal dels interruptors.

## 6 TÈCNiques DE MODULACIÓ PER AMPLADA D'IMPULSOS

### 6.1 Introducció a la modulació per amplada d'impulsos

La modulació per amplada d'impulsos permet generar diversos valors de voltatges per a realitzar l'accionament d'un motor. Aquets voltatges seran modificats en els seus valors de magnitud i forma en funció d'una freqüència de referència. En les figures 26 i 27 es descriu la idea bàsica del PWM.

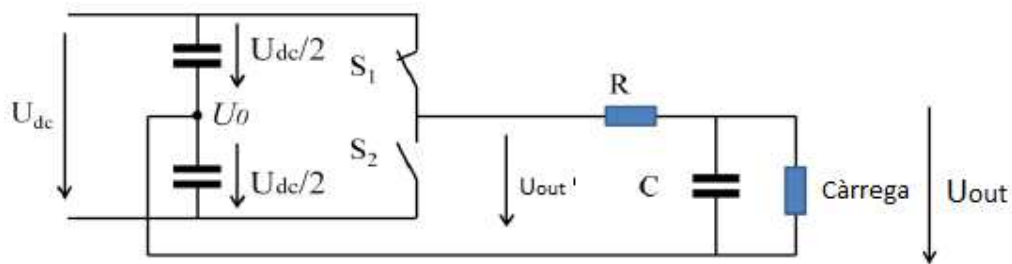


Figura 26. Circuit bàsic per a la realització del PWM

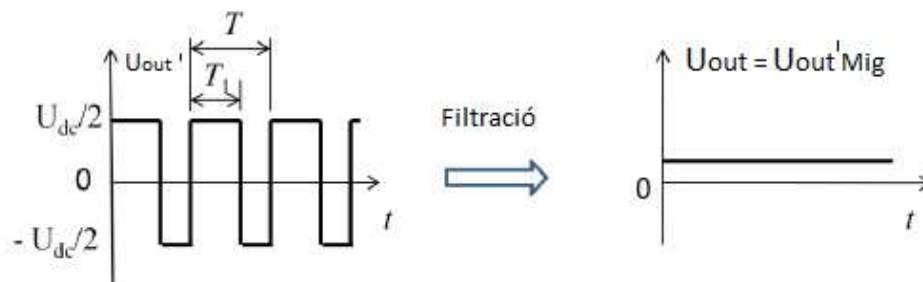


Figura 27. Voltatge en el circuit PWM

El voltatge d'entrada és en DC, amb un valor constant  $U_{dc}$ . Els semiconductors S1 i S2 són activats i desactivats per a cada cicle de T. Durant el temps T1 el semiconductor S1 és activat, mentre que el semiconductor S2 es troba desactivat. En la resta del període, T-T1, els estats dels semiconductors es troben invertits. Durant aquest procés s'aconseguirà una tensió  $U_{out'}$  com el que es mostra a la part esquerra de la figura 2. La mitjana de la tensió de sortida  $V_{out'}$  pot ser una tensió constant  $V_{out}$ . En l'equació 14 es mostra la tensió de sortida  $V_{out}$ .

$$U_{out} = \left( \frac{T_1}{T} - \frac{1}{2} \right) \times U_{dc} \quad (\text{Eq.14})$$

On (  $T_1 / T$  ) és el cicle de treball, normalment representat en percentatge. Aleshores es pot veure que la tensió de sortida depèn directament del valor d'aquest cicle de treball

Per tal d'evitar l'accionament de manera simultània en el moment de commutació de S1 i S2, s'insereix un breu temps mort entre els impulsos positius dels dos interruptors en un braç del pont. En la figura 28, es mostra com dos semiconductors d'una mateixa branca del pont no són activats de manera simultània.

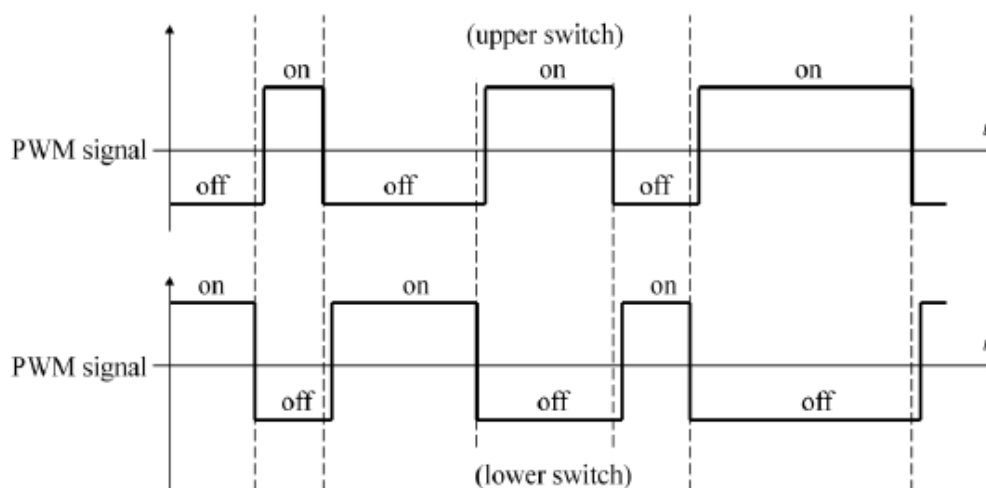


Figura 28. Temps mort inserit entre dos polsos positius.

La longitud del temps mort ve determinada per les característiques constructives dels semiconductors.

Naturalment, la inserció del temps mort en tots els cicles del PWM provoca distorsions en la tensió de sortida. En el control dels motors, aquest efecte ha de ser compensat prolongant alguns polsos.

En el mètode de modulació per amplitud de polsos, la senyal de referència i el senyal triangular poden estar sincronitzades o no. La figura 30 mostra el sincronisme i l'asincronisme d'aquestes dues senyals entre elles.

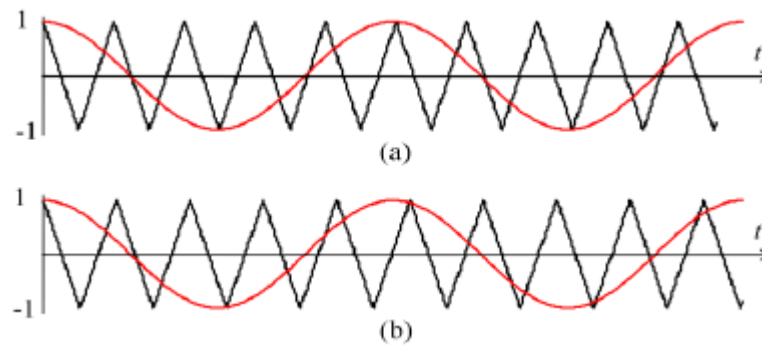


Figura 29. Sincronisme (a) i l'asincronisme (b) del PWM

En el PWM sincronitzat mostrat en la figura 5a, la freqüència del senyal triangular està totalment integrat amb el senyal de referència. Per tant, el senyal PWM generat és idèntic en cada cicle d'un senyal de referència amb freqüència constant. Això assegura una estabilitat en el voltatge de sortida, on és molt important en aplicacions d'alta potència, on s'utilitzen baixes freqüències de PWM.

Per contra, l'asincronisme del PWM mostrat en la figura 5b, no assegura la relació entre els dos senyals. Aquest mètode és més senzill però causa diferents formes de voltatge en diferents cicles. No obstant això, si la freqüència triangular és molt més elevada que la freqüència de referència, aquesta influència pot ser negligible. Aquest mètode es usualment utilitzat en casos per aplicacions de potències mitges i baixes.

## 6.2 Mètode Sinusoïdal PWM – SPWM

Segons el concepte de PWM, si el cicle de treball varia de forma sinusoïdal, aleshores un voltatge sinusoïdal serà generat a la sortida, d'aquesta manera es podrà modificar l'amplitud de sortida de la tensió sinusoïdal de sortida. Així doncs cal plantejar-se com variar aquest cicle de treball de manera sinusoïdal. En la figura 30, es mostra el mètode anomenat sub-oscil·lació PWM, SPWM.



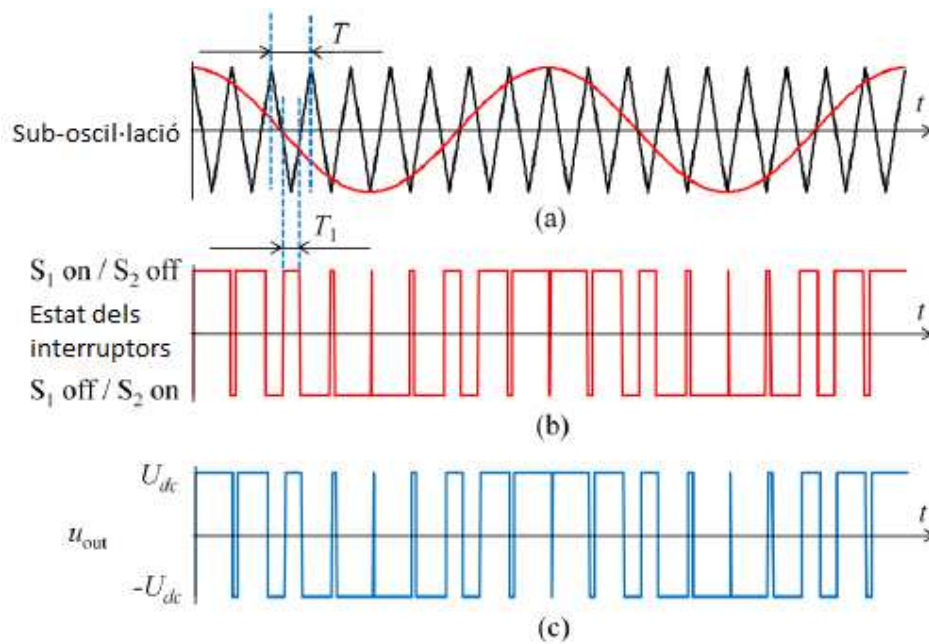


Figura 30. Mètode SPWM

En el mètode SPWM es pretén generar una senyal sinusoidal com el que es pot veure de color vermell en la figura 30a. Aquest senyal es coneix amb el nom de senyal de referència. Paral·lelament, s'agafa una senyal triangular amb una freqüència més elevada que en el senyal de referència. Aquesta senyal triangular és anomenada com a senyal portadora, on la seva freqüència és també la freqüència del PWM.

Aquestes dos senyals són comparades. En el moment en que el senyal de referència és major que el senyal de triangle, l'interruptor superior està ON i l'interruptor inferior està OFF, en cas contrari, l'interruptor superior està OFF i l'interruptor inferior està ON, tal com es mostra en la figura 30b.

En la figura 31 es pot veure l'esquema de blocs del mètode Sinusoidal PWM.

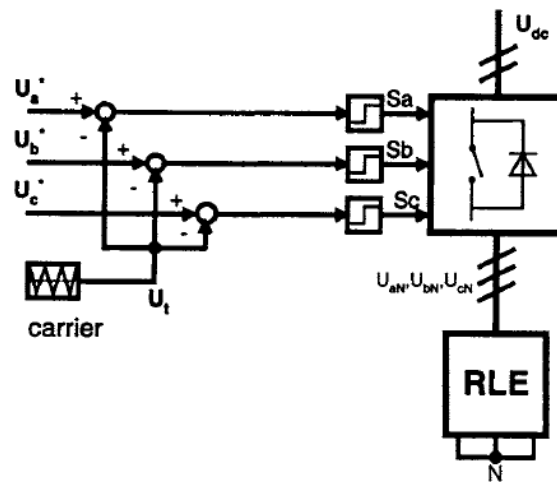


Figura 31. Esquema de blocs del mètode Sinusoïdal PWM

El principal inconvenient d'aquest mètode és que no s'aconsegueix el màxim profit de la tensió de contínua, amb el mètode PWM únicament es pot assolir aproximadament un 86% de la tensió trifàsica d'entrada. La tensió generada s'aproxima als valors sinusoïdals, així doncs, donada una tensió de per exemple 400V, la màxima tensió assolible amb la modulació PWM serà de 344V. En la figura 32 es mostra la modulació PWM amb el seu màxim profit de la tensió de contínua que pot assolir.

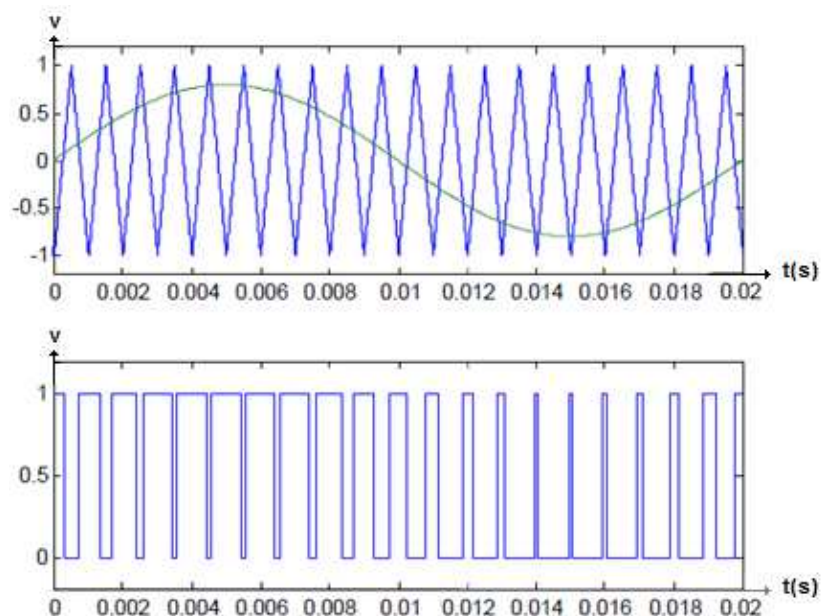


Figura 32. Modulació PWM

### 6.3 El mètode PWM amb l'addició d'un senyal de seqüència zero ZSS

El mètode PWM amb l'addició d'un senyal de seqüència zero, també es coneix com el mètode PWM amb l'addició del tercer harmònic. Aquest mètode fou un dels primers mètodes que va intentar, i de fet va aconseguir, augmentar la tensió trifàsica de sortida d'un ondulador.

Aquest mètode permet afegir harmònics amb freqüència 3 vegades superior al senyal de referència sinusoidal base i millorar la qualitat del senyal de sortida obtingut, sempre que el neutre de la part alterna del sistema trifàsic i el terra de la font de continua no estiguin connectats.

El corrent de fase, només depèn de la diferència de potencial entre fases. Per tant, és possible afegir un senyal de seqüència zero addicional al senyal sinusoidal de referència  $U_a$ ,  $U_b$ ,  $U_c$ , el qual no produirà una distorsió  $U_{an}$ ,  $U_{bn}$ ,  $U_{cn}$ , ni tampoc produirà cap distorsió en el corrent de sortida. En la figura 33 es mostra l'estructura a blocs del mètode PWM amb ZSS.

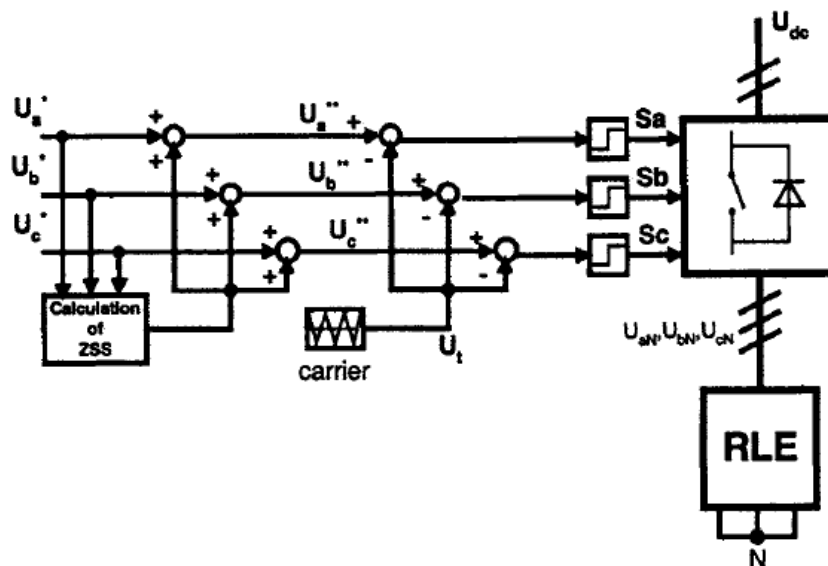


Figura 33. Esquema de blocs del mètode CB-PWM amb ZSS

Si es té en compte que les components harmòniques de freqüència 3 vegades superior s'anul·len en les tensions compostes, la modulació PWM amb addició de tercer harmònic afegeix a les tensions sinusoidals de referència de cadascuna de les tres fases, una tensió també sinusoidal, però de freqüència triple que la fonamental, es a dir de 150 Hz. D'aquesta

manera s'aconsegueix augmentar la tensió composta de sortida fins a assolir prop d'un 100% de la tensió trifàsica d'entrada. En la figura 34 es mostra la tensió de referència una vegada sumat el tercer harmònic.

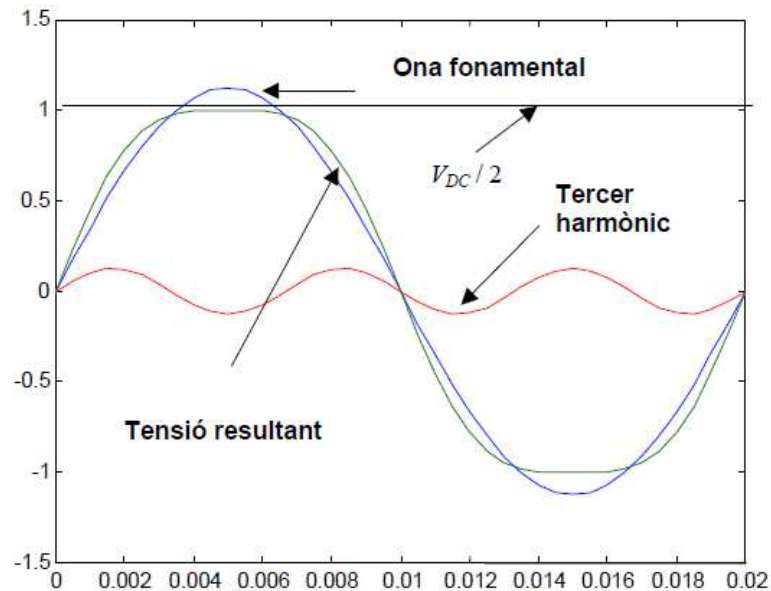


Figura 34. Tensió de referència una vegada sumat el tercer harmònic.

#### 6.4 El mètode de la modulació d'espai vectorial per amplada d'impulsos SVPWM

La modulació d'espai vectorial per amplada d'impulsos SVPWM, es basa en la representació de les tres fases com a vectors en un pla de dues dimensions ( $\alpha$  i  $\beta$ ). La principal diferència dels sistemes de PWM explicats anteriorment amb el SVPWM es que aquest utilitza un vector com a referència. La activació o desactivació dels semiconductors de cada branca dependrà de la ubicació del vector de referència en el pla  $\alpha$ - $\beta$ .

En la figura 35, es pot veure la representació del vector de referència en els pla  $\alpha$ - $\beta$  de dues dimensions, on aquests eixos estan separats  $90^\circ$  un respecte l'altre, i en el pla a-b-c de tres dimensions, on els eixos estan separats  $120^\circ$  entre ells.

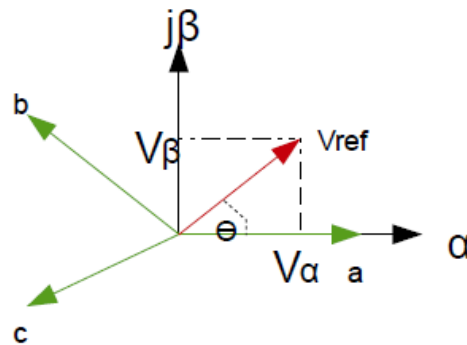


Figura 35. Representació del vector de referència en un pla de dos i tres dimensions.

#### 6.4.1 Espai vectorial per amplitud d'impulsos per a convertidors de dos nivells trifàsic

El SVPWM parteix de la constatació de que l'ondulador trifàsic de dos nivells disposa de 6 semiconductors, que es poden trobar en estat actius o en estat inactius. Convertidor trifàsic de dos nivells significa que cada branca pot tenir dos valors de tensió diferents.

A, B, C representen els senyals de fase sinusoidals. On depenent de l'estat de commutació en que es trobin, l'inversor produirà diferents sortides amb dos nivells de tensió diferents. El circuit en la figura 36, mostra el convertidor de dos nivells trifàsic.

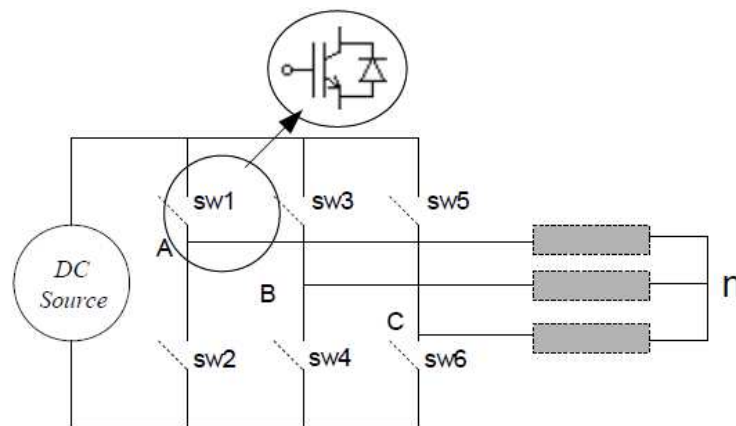


Figura 36. Convertidor de dos nivells trifàsics.

Tenint en compte la figura 37, es pot observar que el voltatge  $V_{ab}$ ,  $V_{bc}$ , i  $V_{ca}$  prenen els valors  $V_g$ , 0 i  $-V_g$  respectivament. Aquests valors de tensió es poden veure representats en la figura 38, on són tres vectors de voltatge desfasats  $120^\circ$  entre ells. El vector de tensió generat per aquesta topologia es representa com  $V_1(pnn)$ , on es refereix a les tres fases de les branques connectades en el bus de continua. Si es troben connectades en el bus de p,

aleshores el seu valor es positiu, altrament si es troben connectades en el bus de n, el seu valor es negatiu. En aquest cas, a, es troba connectat en la part del bus de cc positiu, mentre que b i c, estan connectats en la part del bus de cc negatiu.

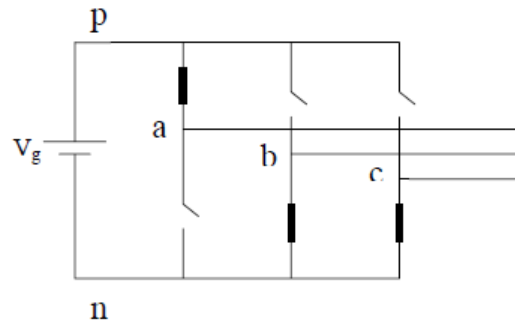


Figura 37. Primer estat de commutació d'un inversor de tensió, V1(pnn).

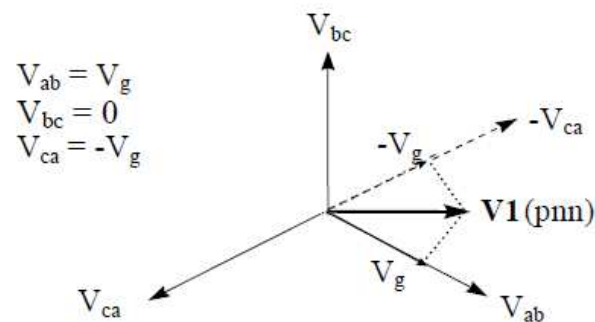


Figura 38. Representació del primer estat de commutació en el pla de  $\alpha$  i  $\beta$ .

Els interruptors inferiors són complementaris als interruptors superiors, així els dos interruptors d'una mateixa branca només disposen de dos graus de llibertat, ja que sempre s'han de trobar en estats oposats. Així doncs l'ondulador trifàsic de dos nivells i tres branques només pot generar  $2^3 = 8$  tensions trifàsiques diferents a la seva sortida, de manera que les úniques combinacions possibles són els estats de commutació que es mostren en la figura 39.

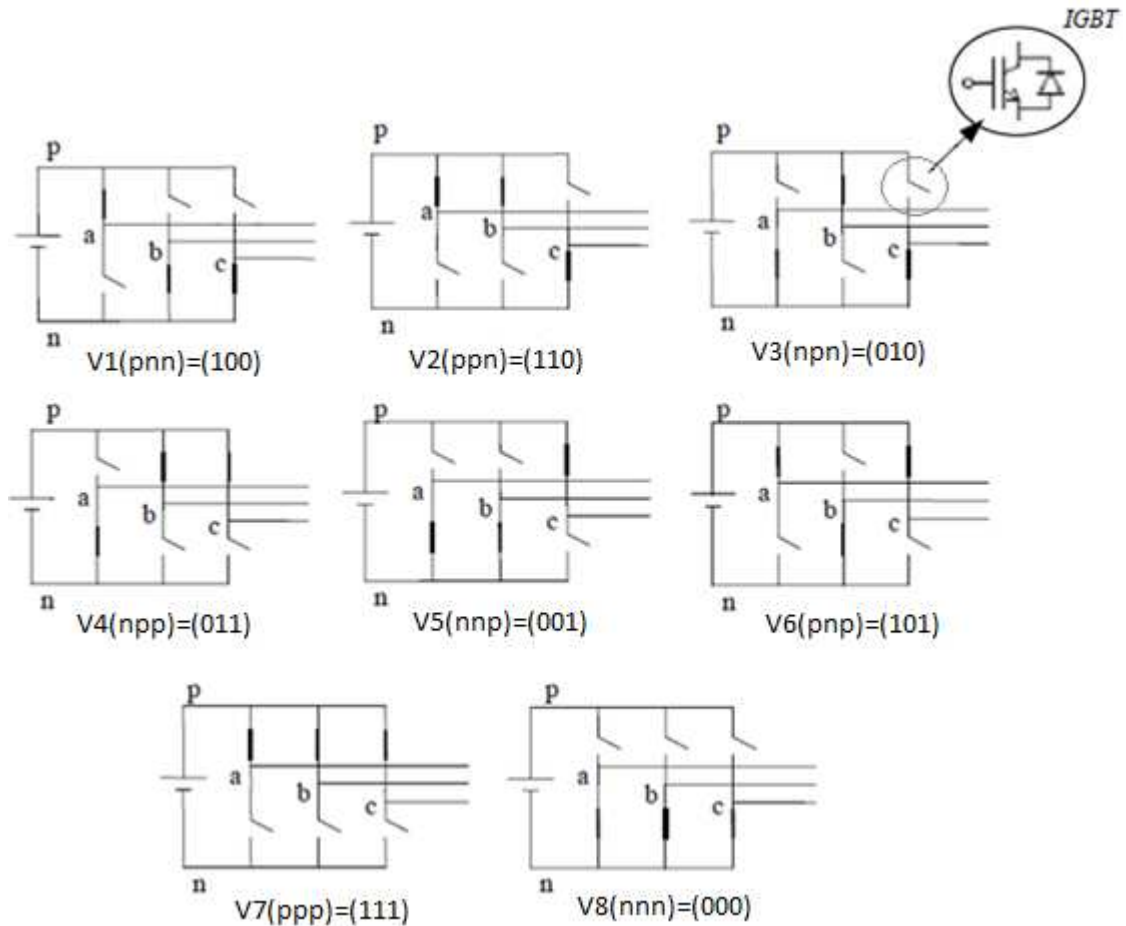


Figura 39. 8 estats de commutació possibles en un inversor trifàsic de tensió de 2 nivells.

La taula 1 mostra els diferents estats de commutació per a cada fase.

Estats de commutació	A			B			C		
	S1	S2	Van	S3	S4	Vbn	S5	S6	Vcn
1	ON	OFF	V <sub>DC</sub>	ON	OFF	V <sub>DC</sub>	ON	OFF	V <sub>DC</sub>
2	OFF	ON	0	OFF	ON	0	OFF	ON	0

Taula 1. Estats de commutació per a cada fase.

Si es representen aquests vectors en el pla dels eixos  $\alpha$ - $\beta$ , obtenim sis vectors desfasats  $60^\circ$  un respecte a l'altre, i dos vectors de longitud zero. En la figura 40 es pot veure la representació dels vectors en diferents estats.

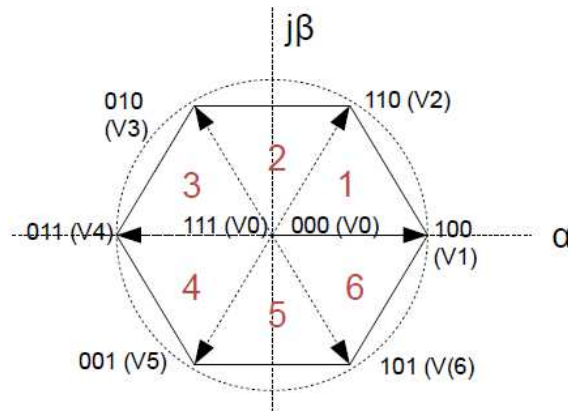


Figura 40. Representació de diferents vectors en els diferents estats.

Es pot observar que els diferents estats compleixen el codi Gray. D'aquesta manera es realitza la commutació d'una sola branca en cada estat diferent.

Suposant que les tres fases del sistema estan equilibrades es compleix que  $V_{a0} + V_{b0} + V_{c0} = 0$ , aleshores en un instant de temps determinat,  $t$ , les tensions de fase són mostrades en l'equació 15.

$$V_a = V \sin(\theta t); \quad V_b = V \sin\left(\theta t + \frac{2\pi}{3}\right); \quad V_c = V \sin\left(\theta t + \frac{4\pi}{3}\right) \quad (\text{Eq.15})$$

Quan s'utilitza un sistema de tensions trifàsiques per a l'alimentació d'una màquina AC es genera un flux rotatiu. Aquest flux es pot representar com un vector de tensió rotatiu. La magnitud i l'angle d'aquest vector es poden calcular utilitzant la transformada de Clark.

La transformada de Clark permet convertir un sistema de tres fases  $V_a, V_b, V_c$  a un sistema de dos,  $V_\alpha, V_\beta$ , on aquesta transformació és vàlida en valors instantanis de corrent i tensió. Per a la realització de la transformada de Clark s'utilitza un operador espacial,  $a$ , on representa el desfasament de  $120^\circ$  dels sistemes trifàsics.

El vector de referència ve determinat per l'equació 16 i l'operador espacial per l'equació 17.

$$V_{\text{ref}} = V_\alpha + V_\beta = \frac{2}{3}(V_a + aV_b + a^2V_c) \quad (\text{Eq.16})$$

$$a = e^{j\frac{2\pi}{3}} \quad (\text{Eq.17})$$



La magnitud i l'angle del vector de referencia determinen en quin estat ens trobem en la representació vectorial de la figura 40.

$$|V_{\text{ref}}| = \sqrt{V_{\alpha}^2 + V_{\beta}^2} \quad \theta = \tan^{-1}\left(\frac{V_{\beta}}{V_{\alpha}}\right) \quad (\text{Eq.18})$$

Llavors el voltatge de referencia pot ser expressat com,

$$V_{\text{ref}} = V_{\alpha} + V_{\beta} = \frac{2}{3} \left( V_a + e^{j\frac{2\pi}{3}} V_b + e^{-j\frac{2\pi}{3}} V_c \right) \quad (\text{Eq.19})$$

On,

$$e^{j\frac{2\pi}{3}} V_b = \cos\left(\frac{2\pi}{3}\right) V_b + j \left( \sin\left(\frac{2\pi}{3}\right) \right) V_b \quad (\text{Eq.20})$$

$$e^{j\frac{2\pi}{3}} V_c = \cos\left(\frac{2\pi}{3}\right) V_c - j \left( \sin\left(\frac{2\pi}{3}\right) \right) V_c \quad (\text{Eq.21})$$

Substituint a la tensió de referència,

$$V_{\alpha} + V_{\beta} = \frac{2}{3} \left( V_a + \cos\left(\frac{2\pi}{3}\right) V_b + \cos\left(\frac{2\pi}{3}\right) V_c \right) + j \left( \sin\left(\frac{2\pi}{3}\right) V_b - \left( \sin\left(\frac{2\pi}{3}\right) \right) V_c \right) \quad (\text{Eq.22})$$

Finalment es pot determinar  $V_{\text{ref}}$  com,

$$V_{\text{ref}} = V_{\alpha} + V_{\beta} = \frac{2}{3} \left( V_a - \frac{1}{2} V_b - \frac{1}{2} V_c \right) + j \frac{2}{3} \left( \frac{\sqrt{3}}{2} V_b - \frac{\sqrt{3}}{2} V_c \right) \quad (\text{eq.23})$$

El vector de referencia pot ser trobat amb dos vectors actius i un vector de longitud zero. Per exemple per el sector 1, de 0 a  $\pi/3$ ,  $V_{\text{ref}}$  pot ser localitzat amb  $V_0(000)$ ,  $V_1(100)$  i  $V_2(110)$ .

En la figura 41 es mostra la tensió del vector de sortida del primer estat de commutació en el pla  $\alpha$ - $\beta$ . En la figura 42 es mostra la tensió de línia de sortida en el transcurs dels diferents estats en funció del temps.

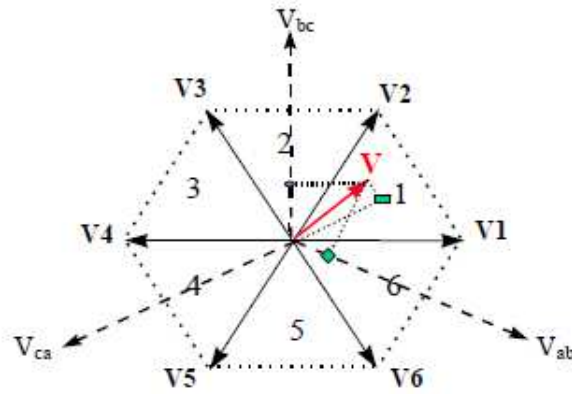


Figura 41. Vector referència en el primer estat de commutació

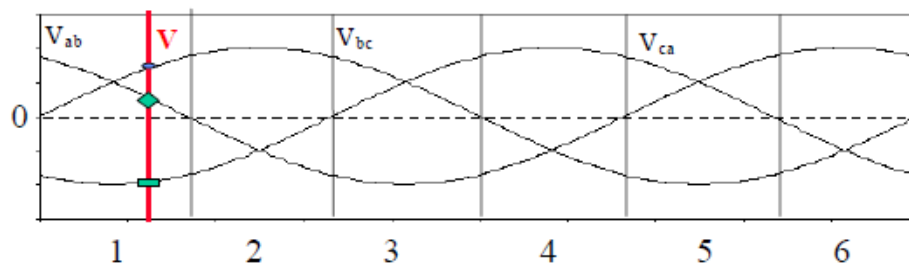


Figura 42. Tensió de referència en el transcurs del temps

El vector de tensió de referència en termes del temps pot ser expressat com

$$V_{ref} \cdot T_c = V_1 \frac{T_1}{T_c} + V_2 \frac{T_2}{T_c} + V_0 \frac{T_0}{T_c} = V_1 T_1 + V_2 T_2 + V_0 T_0 \tag{Eq.24}$$

On el temps total d'un cicle  $T_c$ , ha de complir

$$T_c = T_1 + T_2 + T_0 \tag{Eq.25}$$

En la figura 43(a) es mostra el vector referència per el sector 1, amb els temps del cicle de treball per a cada vector, mentre que en la figura 43(b) es mostra una possible seqüència de commutació.

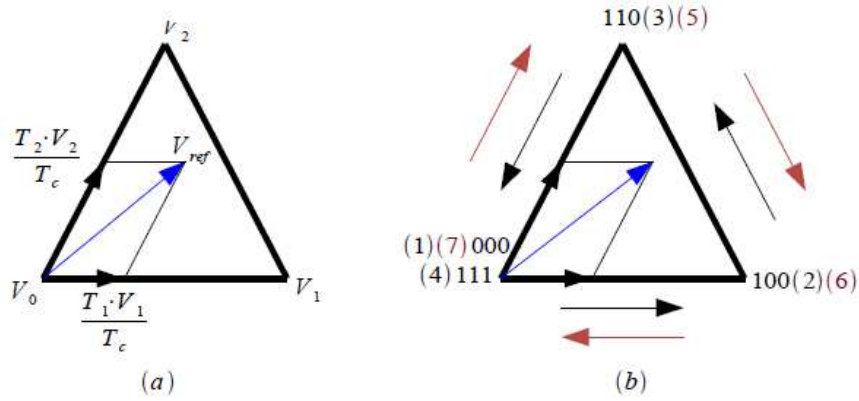


Figura 43. Diagrama de l'espai del vector (a) descrit amb el temps del cicle de treball per a cada vector (b) descriu l'estat de commutació actiu per a cada moment.

Així doncs, les posicions de  $V_{ref}$ ,  $V_1$ ,  $V_2$  i  $V_0$  poden ser descrites amb forma de vector, amb magnitud i angle. En aquest cas per el sector 1,  $V_{ref}$  i  $V_2$  estaran formats per una part real i una part imaginària, mentre que per  $V_1$  i  $V_0$  estaran formats per una sola part real. Cal tenir en compte que en cada sector la magnitud i l'angle dels diferents vectors variarà.

En la taula 2 mostra la magnitud i desfasament en cada estat de commutació, mentre que en la taula 3 es mostra els temps actius per a cada sector.

Estat de commutació			Voltatge corresponent als vectors		
a	b	c	Vector	Magnitud	Angle
0	0	0	$V_0$	0	0
1	1	1			
1	0	0	$V_1$	$(2/3) \cdot V_{DC}$	0
1	1	0	$V_2$	$(2/3) \cdot V_{DC}$	$\pi/3$
0	1	0	$V_3$	$(2/3) \cdot V_{DC}$	$2 \cdot \pi/3$
0	1	1	$V_4$	$(2/3) \cdot V_{DC}$	$\pi$
0	0	1	$V_5$	$(2/3) \cdot V_{DC}$	$4 \cdot \pi/3$
1	0	1	$V_6$	$(2/3) \cdot V_{DC}$	$5 \cdot \pi/3$

Taula 2. Vectors corresponents a cada estat de commutació

Sector	Temps actiu		
	T1	T2	T0
1	$T_c \cdot a \cdot \sin(\pi/3 - \theta)$	$T_c \cdot a \cdot \sin(\theta)$	$T_c - T1 - T2$
2	$T_c \cdot a \cdot \sin(2\pi/3 - \theta)$	$T_c \cdot a \cdot \sin(\theta - \pi/3)$	$T_c - T1 - T2$
3	$T_c \cdot a \cdot \sin(\pi - \theta)$	$T_c \cdot a \cdot \sin(\theta - 2\pi/3)$	$T_c - T1 - T2$
4	$T_c \cdot a \cdot \sin(4\pi/3 - \theta)$	$T_c \cdot a \cdot \sin(\theta - \pi)$	$T_c - T1 - T2$
5	$T_c \cdot a \cdot \sin(5\pi/3 - \theta)$	$T_c \cdot a \cdot \sin(\theta - 4\pi/3)$	$T_c - T1 - T2$
6	$T_c \cdot a \cdot \sin(2\pi - \theta)$	$T_c \cdot a \cdot \sin(\theta - 5\pi/3)$	$T_c - T1 - T2$

Taula 3. Temps actiu per a cada sector.

Referent al cicle de treball, per a cada sector hi ha 7 estats de commutació per a cada cicle, on sempre s'inicia i finalitza amb un vector zero. Això només significa que no hi ha cap estat de commutació extra quan es canvia de sector.

Aleshores, per exemple el cicle de treball per al sector 1 va a través de la següent seqüència d'estats, 000-100-110-111-110-100-000, on primer fa la volta en el primer sector i després torna fent la volta a l'inrevés. Aquest procés succeeix durant el temps,  $T_c$ , temps d'un cicle descrit anteriorment. L'equació 26 mostra el temps d'un cicle desglossat.

$$T_c = \frac{T_0}{4} + \frac{T_1}{2} + \frac{T_2}{2} + \frac{T_0}{2} + \frac{T_2}{2} + \frac{T_1}{2} + \frac{T_0}{4} \tag{Eq.26}$$

La figura 44, mostra el diagrama de l'espai vectorial amb tots els sectors i les seves corresponents seqüències.

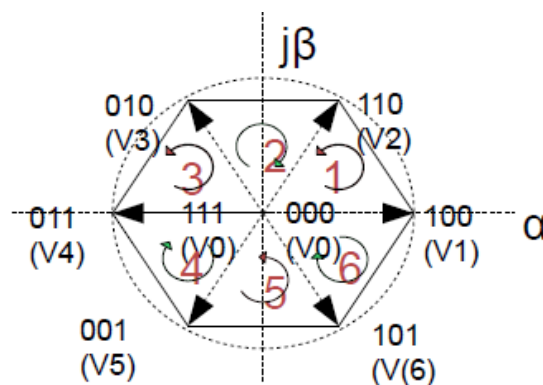


Figura 44. Diagrama de l'espai vectorial amb tots els sectors i seqüències.

La figura 45, mostra les diferents formes d'ona per a cada sector. En aquesta figura es pot veure la seqüència que es segueix per a cada sector i els diferents temps del cicle desglossat.

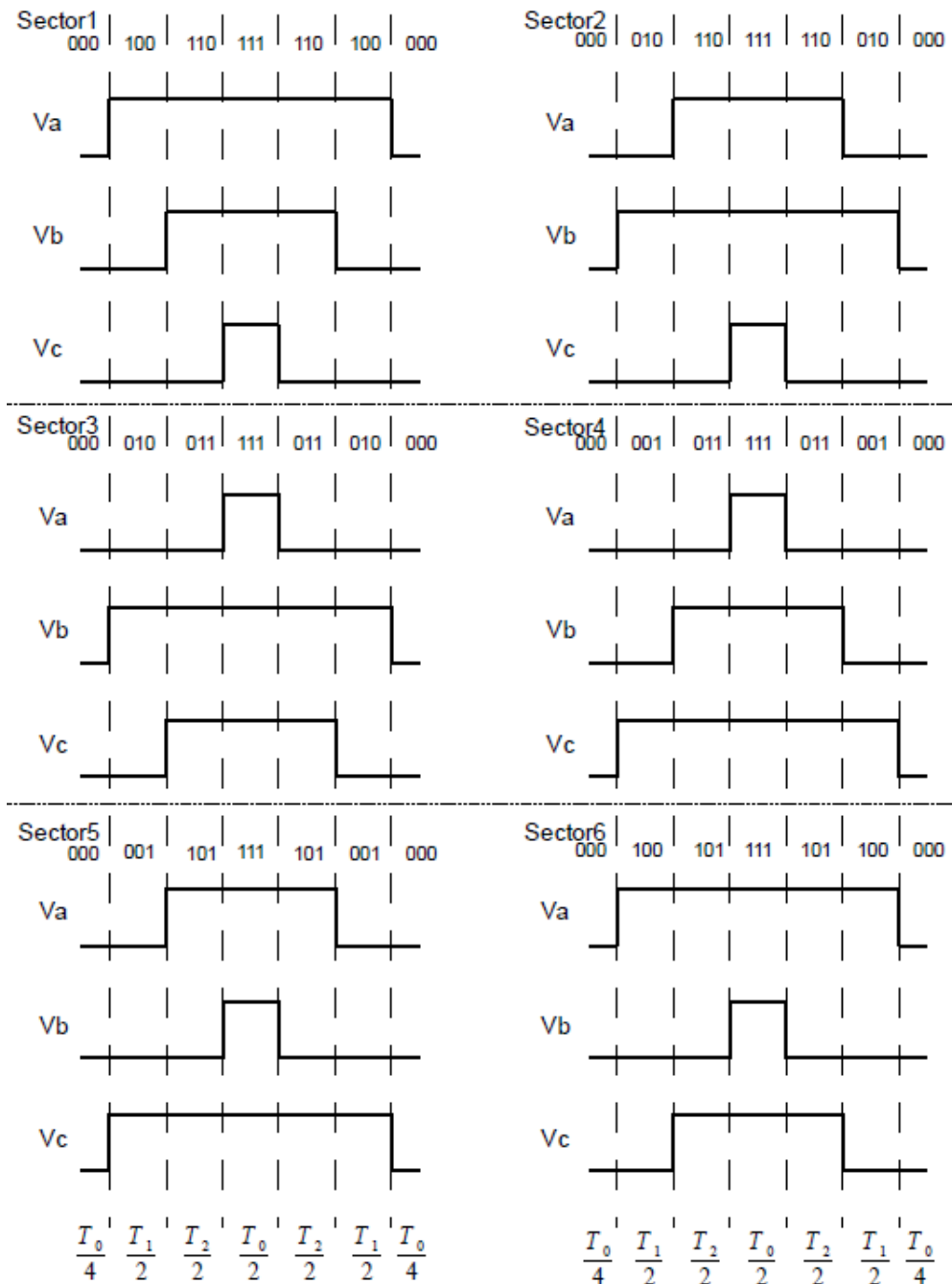


Figura 45. Formes d'ona amb les seqüències de commutació per a totes les regions.

### 6.4.2 Espai vectorial per amplada d'impulsos per a convertidors de tres nivells trifàsic

El SVPWM per a convertidors de tres nivells parteix de la constatació de que l'ondulador trifàsic de tensió disposa de 12 interruptors, que es poden trobar en estat actius o en estat inactius. Convertidor de tres nivells significa que cada branca pot tenir tres valors de tensió diferents.

Una de les principals avantatges que tenim amb el convertidor de tres nivells en vers als convertidors de dos nivells, es que podem obtenir una forma d'ona de sortida més semblant a la forma d'ona sinusoidal, això significa que la distorsió d'harmònics es redueix.

Una altre avantatge important és que els convertidors de tres nivells poden ser utilitzats per a aplicacions amb alts voltatges.

El circuit en la figura 46, mostra un dels convertidors trifàsics més utilitzats en l'actualitat, el convertidor de tres nivells trifàsic amb el neutre fixat.

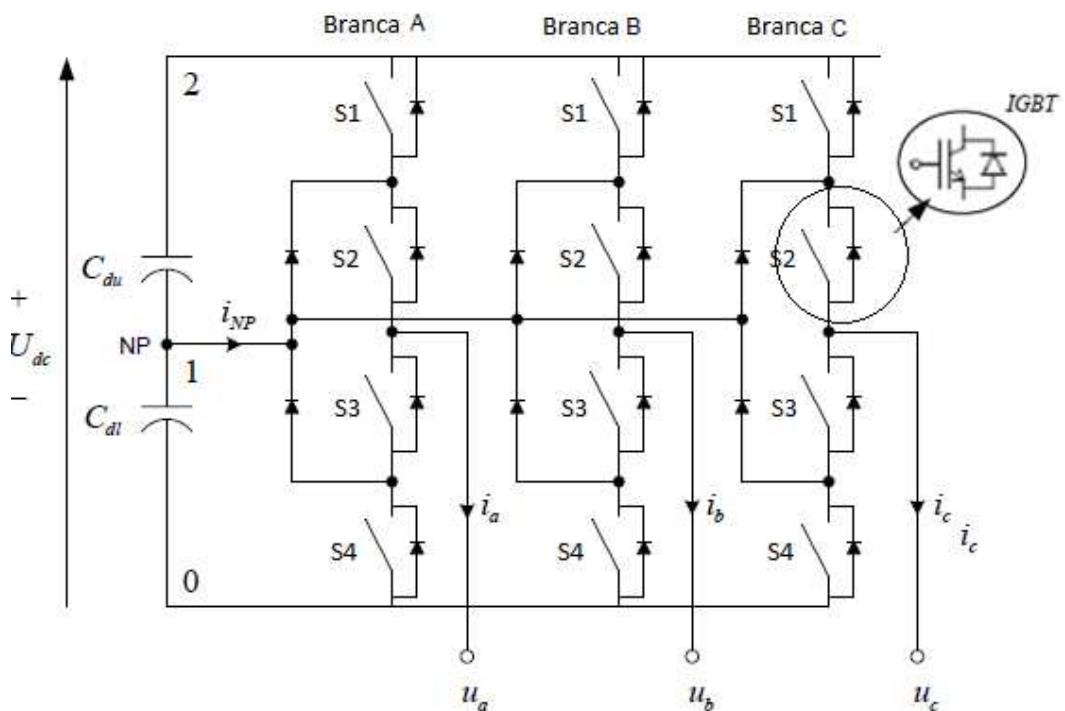


Figura 46. Convertidor de tres nivells trifàsic amb el neutre fixat.

Aquest circuit conté 12 semiconductors connectats amb dues fonts de tensió. Els semiconductors S1 i S3 de cada branca són complementaris, així doncs, quan el

semiconductor S1 està actiu el semiconductor S3 està inactiu. Els semiconductors S2 i S4 són complementaris entre ells, i segueixen la mateixa norma de commutació que els S1 i S3.

Si cada semiconductor té una tensió constant de  $0.5U_{dc}$ , podem obtenir tensions de  $U_{dc}$ ,  $0.5U_{dc}$  o  $0$ , segons la combinació dels diferents semiconductors. Si S1 i S2 estan actius obtenim una tensió de sortida  $U_{dc}$ , si S1 està inactiu i S2 actiu obtenim una tensió de sortida de  $0.5U_{dc}$ , mentre que si S1 i S2 estan inactius obtenim una tensió de sortida de  $0$ . Addicionalment tenim una combinació prohibida, és quan S1 actiu i S2 inactiu. La taula 3 mostra les tensions de branca possibles per a diferents estats de commutació.

Estat de la Branca	Ua0	Ta1	Ta2	Ta3	Ta4
2	$U_{dc}$	ON	ON	OFF	OFF
1	$0.5 U_{dc}$	OFF	ON	ON	OFF
0	0	OFF	OFF	ON	ON

Taula 4. Diferents tensions de branca per a diferents estats de commutació.

La combinació dels diferents estats del convertidor donen els diferents vectors espacials mostrats en la figura 47.

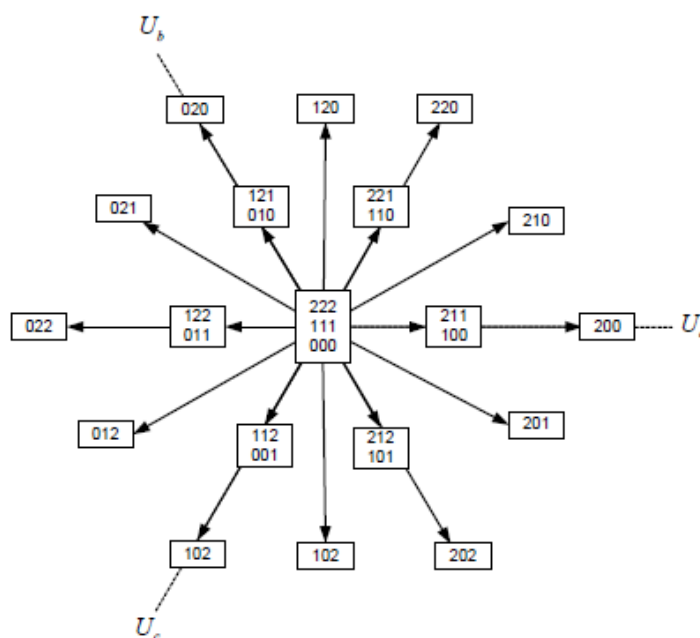


Figura 47. Visió general dels vectors espacials.

Per exemple doncs, el vector espacial 210 significa que la branca A es troba en l'estat 2, la branca B es troba en l'estat 1 i que la branca C es troba en l'estat 0. Alguns dels estats de

commutació donen els mateixos vectors espacials com mostren els vectors interns de la figura 48.

En la figura 49, es mostra la tensió de branca, mentre que en la figura 51, es mostra la forma d'ona de la tensió entre fases, amb la principal característica que s'obtenen 5 valors de tensió diferents.

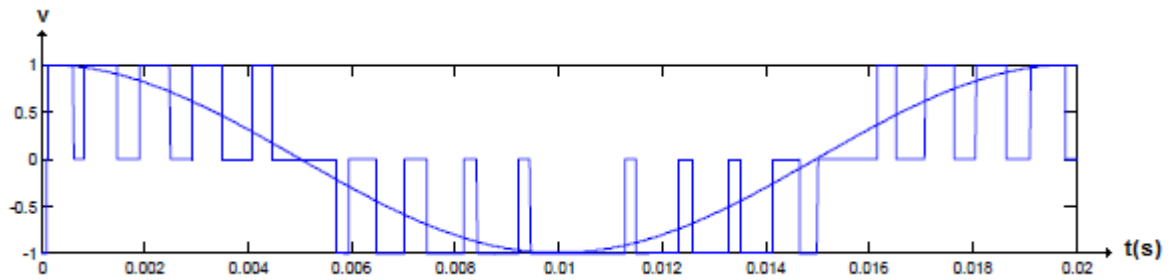


Figura 48. Tensió de branca

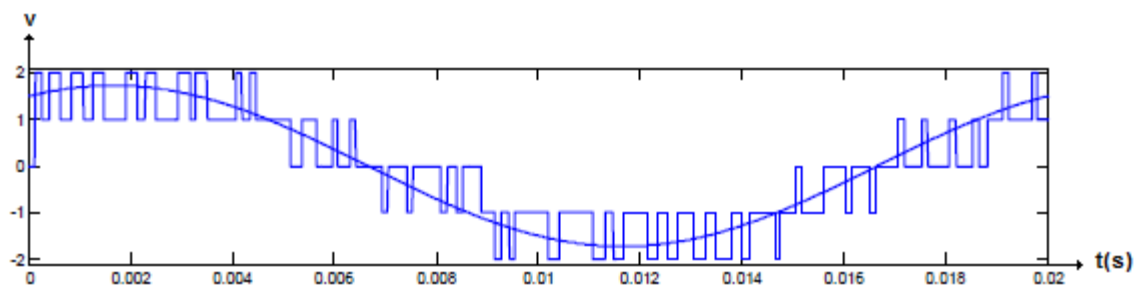


Figura 49. Tensió entre fases



## 7 SIMULACIÓ AMB EL PROGRAMARI MATLAB DE LES ONES DE TENSIÓ DE SORTIDA DELS DIFERENTS CONVERTIDORS DC/AC

En aquest capítol es pretén simular les ones dels corrents de sortida dels diferents inversors DC/AC explicats anteriorment i així, poder contrastar la informació teòrica.

Les gràfiques de simulació s'han realitzat amb el programari MATLAB, la versió R2010b.

### 7.1 Inversor de dos nivells amb estructura de pont complet amb 9 PWM per cicle

En la figura 50, representa l'esquema bàsic d'un inversor de dos nivells amb l'estructura de pont complet.

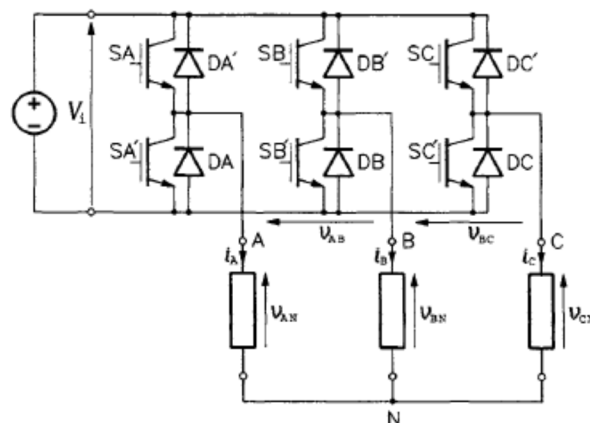


Figura 50. Inversor de dos nivells amb estructura de pont complet

En la figura 51, es representa la simulació entre les tres senyals sinusoidals de referència de les tres fases i la senyal triangular portadora. Aquestes senyals són comparades entre elles i posteriorment es genera el senyal PWM. Així doncs per exemple la senyal de PWM vermella serà la que accionarà SA, mentre que la inversa d'aquesta senyal PWM vermella més un temps mort d'activació serà la que accionarà SA'

Així doncs, es pot veure clarament quins tres senyals de PWM es necessiten generar, on són tres senyals iguals, però desfasats en el temps 120 graus entre ells. En el capítol posterior es mostrarà com s'han generat aquestes senyals i les seves.

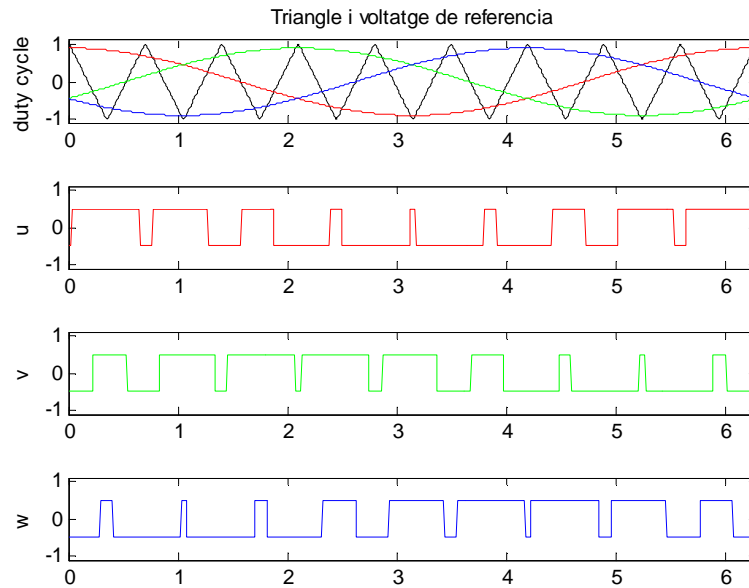


Figura 51. Senyals de 9 PWM per a l'activació del inversor de dos nivells

En la figura 52, es mostren les diferents formes d'ona dels corrents de fase que actuaran sobre la carrega, en aquest cas el motor trifàsic d'inducció. Es pot observar que aquestes formes d'ona ja tenen una gran semblança amb la ona sinusoidal.

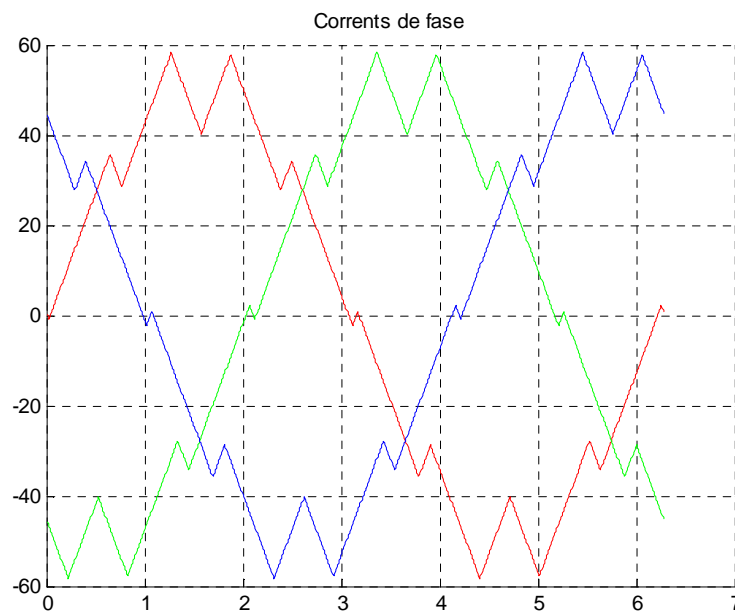


Figura 52. Corrents de fase per alimentar el motor trifàsic d'inducció

## 7.2 Inversor de tres nivells amb estructura de pont complet amb 9 PWM per cicle

En la figura 53, representa l'esquema bàsic d'un inversor de tres nivells amb l'estructura de pont complet.

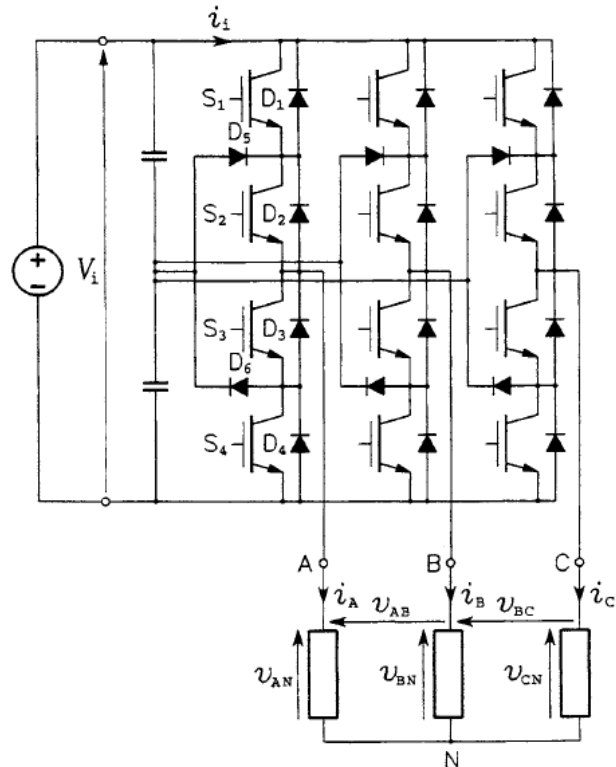


Figura 53. Inversor de tres nivells amb estructura de pont complet

En la figura 54, com ja s'ha vist en l'anterior sistema de dos nivells, representa la simulació entre les tres senyals sinusoidals de referència de les tres fases i la senyal triangular portador.

Així doncs, es pot veure clarament quins tres senyals de PWM es necessiten generar. Cal doncs tres senyals iguals, però desfasats en el temps 120 graus entre ells. On es pot veure també els tres valors de tensió necessaris, per actuar sobre S1, S2, S3 o S4.

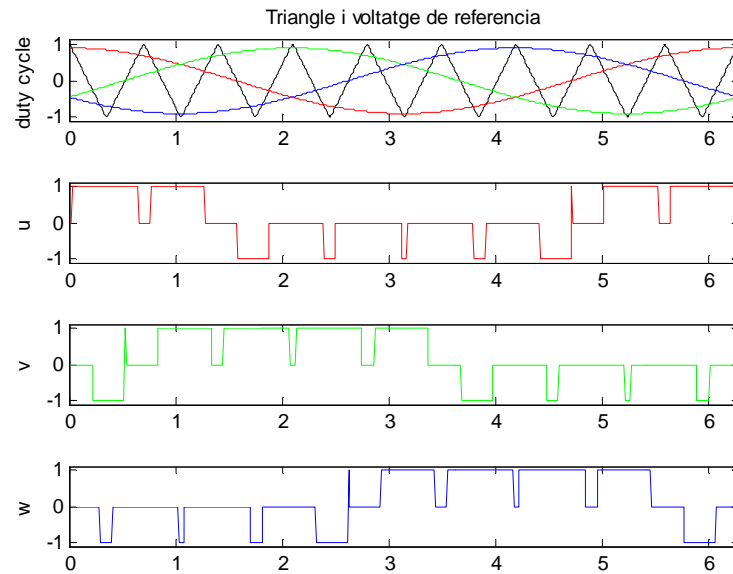


Figura 54. Senyals de 9 PWM per a l'activació del inversor de tres nivells

En la figura 55, es mostren les diferents formes d'ona dels corrents de fase que actuaran sobre el motor trifàsic d'inducció. Es pot observar que la amplitud del senyal elèctric és el doble que en l'inversor de dos nivells, per això són especialment favorables a la hora de ser utilitzats en aplicacions amb alts voltatges

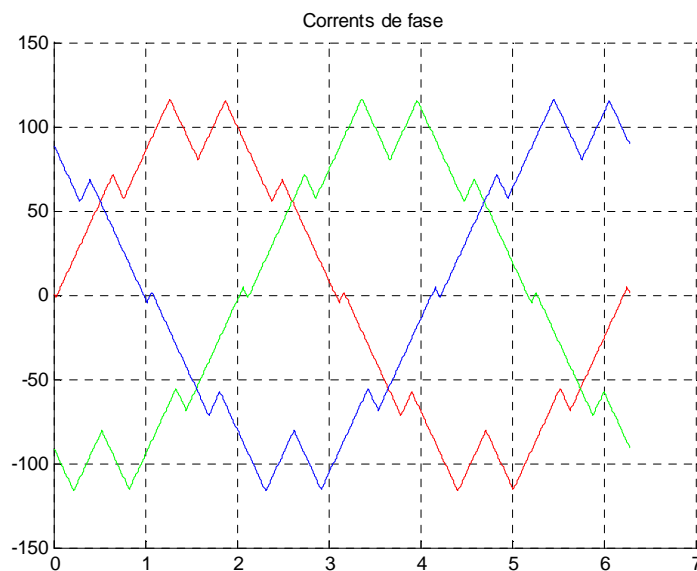


Figura 55. Corrents de fase per alimentar el motor trifàsic d'inducció

### 7.3 Inversor de dos nivells amb estructura de pont complet amb 27 PWM per cicle

Amb aquesta simulació es pretén veure que augmentant la freqüència de la senyal triangular, la senyal portadora, es pot aconseguir una millor resposta en les corrents de fase, actuant així millor sobre el motor d'inducció trifàsica.

En la figura 56, com ja s'ha vist en els apartats anteriors d'aquest mateix capítol, representa la simulació entre les tres senyals sinusoidals de referència de les tres fases i la senyal triangular portadora. Amb la principal diferència que en aquest cas la senyal portadora és d'una freqüència superior.

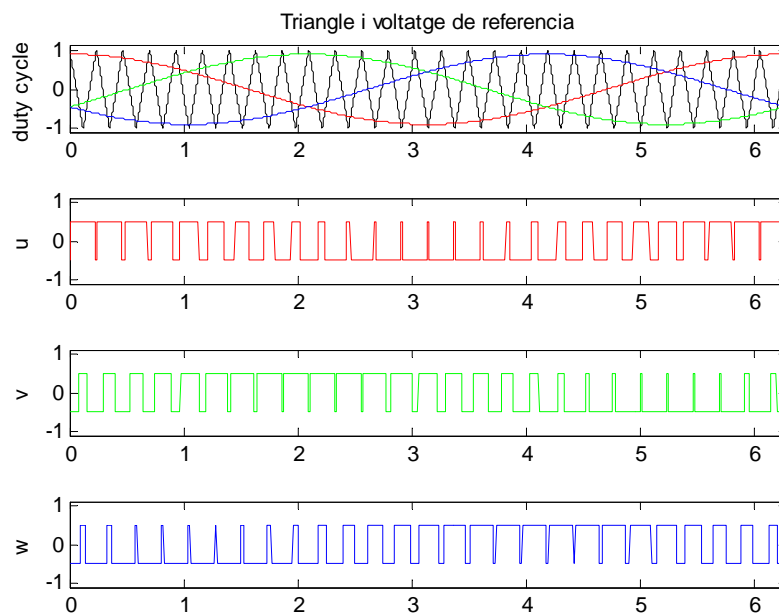


Figura 56. Senyals de 27 PWM per a l'activació del inversor de dos nivells.

En la figura 57, es mostra com les senyals de corrents de fase milloren considerablement la seva qualitat

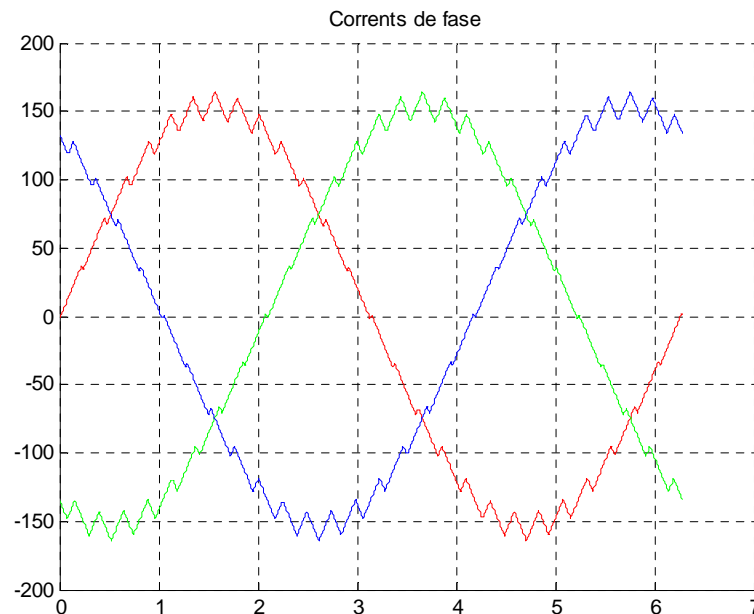


Figura 57. Corrents de fase per alimentar el motor trifàsic d'inducció

#### 7.4 Inversor de tres nivells amb estructura de pont complet amb 27 PWM per cicle

Amb aquesta simulació com en l'anterior apartat 7.3, es pretén veure que augmentant la freqüència de la senyal triangular, la senyal portadora, es pot aconseguir una millor resposta en les corrents de fase, actuant així millor sobre el motor d'inducció trifàsica.

En la figura 58, com ja s'ha vist en apartats anteriors, representa la simulació entre les tres senyals sinusoidals de referència de les tres fases i la senyal triangular portador. Amb la principal diferència que en aquest cas la senyal portadora és d'una freqüència superior.

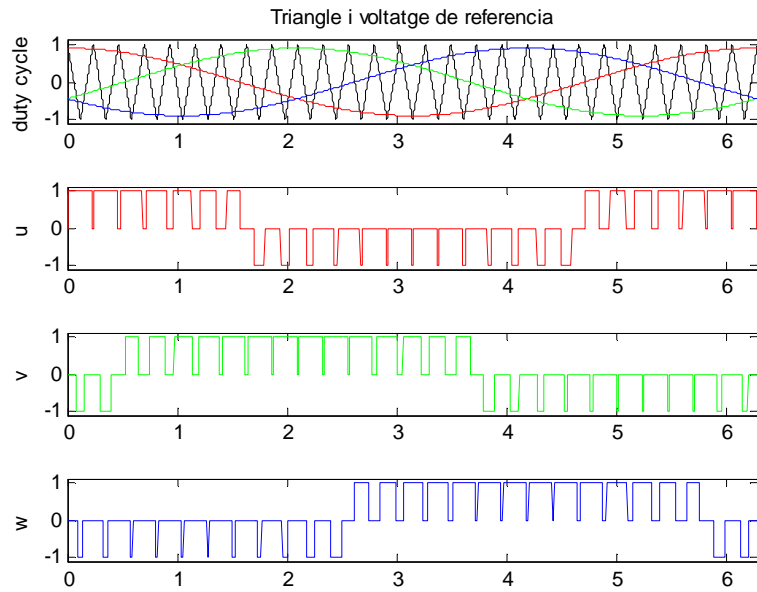


Figura 58. Senyals de 27 PWM per a l'activació del inversor de dos nivells

En la figura 59, es mostra com les senyals de corrents de fase milloren considerablement la seva qualitat i amplitud

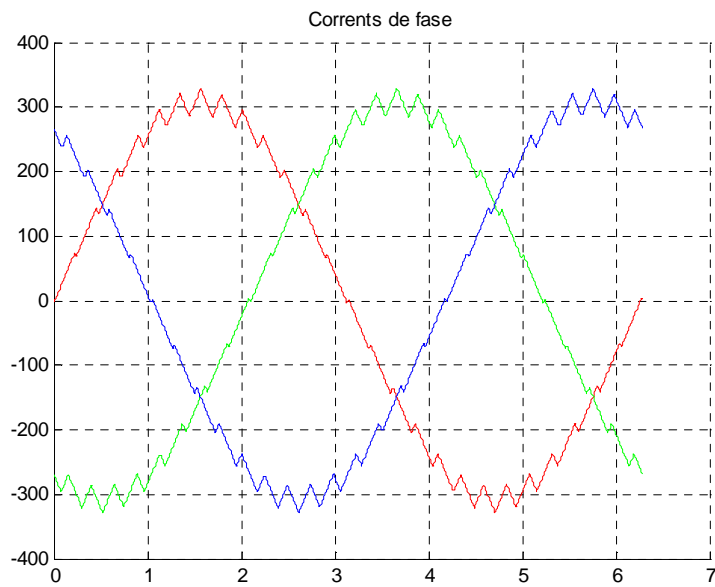


Figura 59. Corrents de fase per alimentar el motor trifàsic d'inducció

## 8 IMPLEMENTACIÓ DEL INVERSOR DC/AC

Les FPGA són el resultat de la combinació de dos tecnologies diferents. Els dispositius lògics programables, PLD, i els circuits integrats d'aplicacions específiques, ASIC. D'aquesta manera s'obté un dispositiu amb un alt nivell d'integració, com és el cas de les ASIC, però també amb les avantatges d'estandardització i programació per part de l'usuari, com ofereixen els PLD.

Les FPGA consten de tres elements programables, principalment formats per els blocs lògics programables, on aquests blocs són els elements que formen el nucli de la FPGA, on cada bloc consta d'una part lògica combinacional i d'una sèrie de registres d'emmagatzematge. Uns altres elements que formen les FPGA són les matrius d'interconnexió. Són dispositius de commutació distribuïdes de manera uniforme i finalment les FPGA també estan formades per blocs d'entrades i sortides.

Per a la implementació del inversor DC/AC com ja s'ha comentat s'ha utilitzat la placa FPGA Cyclone II del fabricant Altera ja que és la que es disposa en el laboratori de dispositius lògics programables.

Aquesta placa FPGA utilitza el sistema de programació amb esquemàtic de blocs, on aquests diferents blocs poden ser programats amb elements lògics digitals o amb el codi de programació VHDL, Very Hardware Description Language.

En la figura 60, es mostra l'estructura bàsica de tots els components que formen la placa FPGA d'Altera. On s'hi poden veure diferents perifèrics de comunicació amb la placa, com són per exemple polsadors, interruptors, capçals d'expansió, entrades d'àudio, una entrada de targeta SD, etc.

Per a la implementació de l'inversor DC/AC s'ha utilitzat dos polsadors, dos displays de 7 segments, un rellotge intern de 50MHz, el connector USB, per on es realitza l'alimentació de la placa i la connexió amb el PC, i un capçal d'expansió que es el que ens proporciona les diferents tensions de PWM per a l'activació de les branques del pont de MOSFETS de la part de potència del inversor.



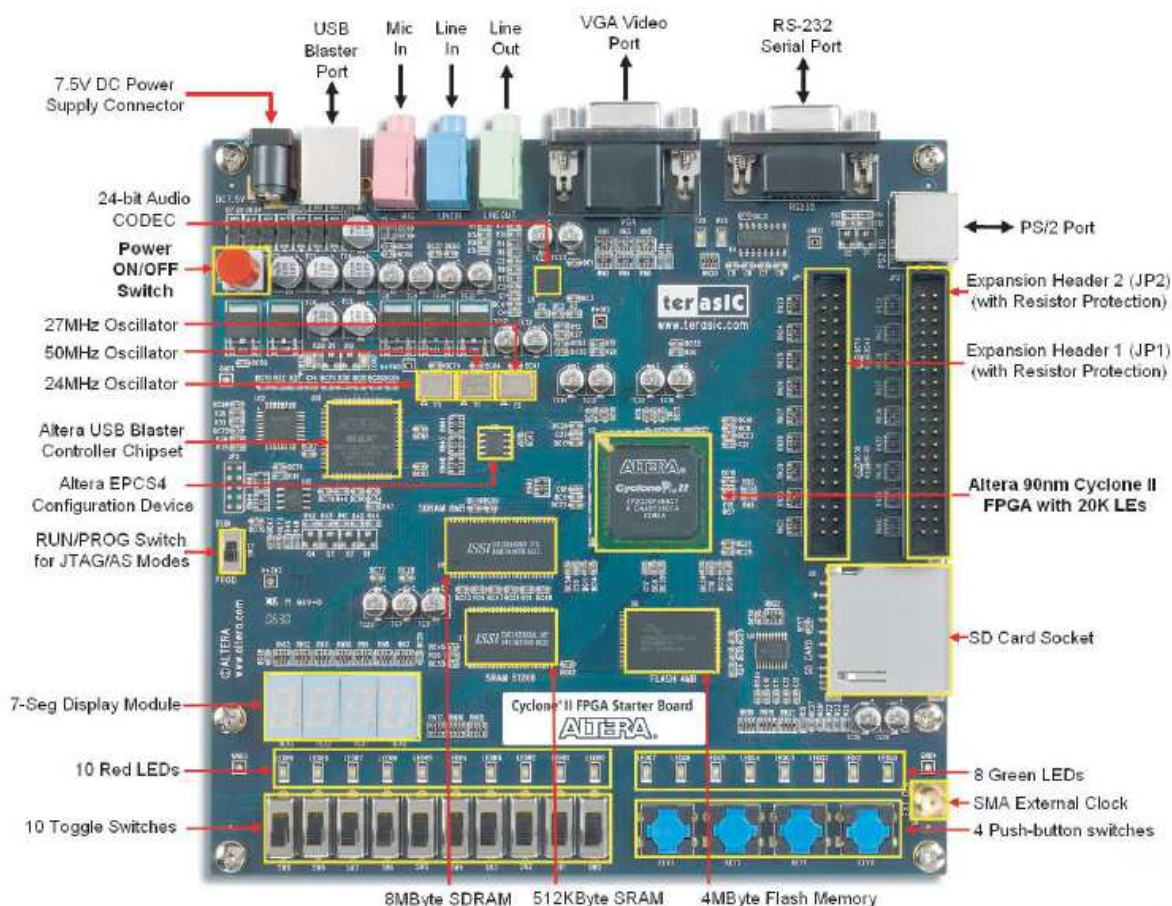


Figura 60. Composició de la placa FPGA Cyclone II d'Altera.

## 8.1 Programari

La programació s'ha realitzat el més senzilla possible, per tal que l'usuari, a través de dos polsadors i dos displays de 7 segments, realitzi una comunicació òptima i fiable amb la pròpia placa, on es pugui variar la velocitat d'un motor trifàsic d'inducció amb la total seguretat. La programació realitzada consta de varis blocs ben diferenciats.

El primer bloc es el de la interpretació de la freqüència desitjada introduïda per l'usuari, on aquest a través de dos polsadors, un per incrementar el valor de la freqüència i l'altre per disminuir-lo, pot determinar la freqüència amb uns valors compresos de 0 a 50 Hz.

El segon bloc es el de la visualització de la freqüència introduïda per l'usuari. Així sempre es pot saber quina freqüència s'ha introduït en tot moment.

El tercer bloc és el divisor de freqüències. Aquest bloc a través d'un rellotge intern de 50MHz, aconsegueix diferents sortides de freqüències en funció del que ha escollit l'usuari prèviament.

El quart bloc és la màquina d'estats que generarà el senyal PWM per a l'activació i desactivació dels diferents components del pont de MOSFETS. Aquesta màquina d'estats també està formada per diferents blocs de programació.

Finalment, també es té el bloc cinc, on és la màquina d'estats que generarà el senyal PWM pel control vectorial del motor d'inducció.

A continuació en la figura 61, es mostra l'esquema bàsic dels diferents blocs de la implementació de l'inversor DC/AC.

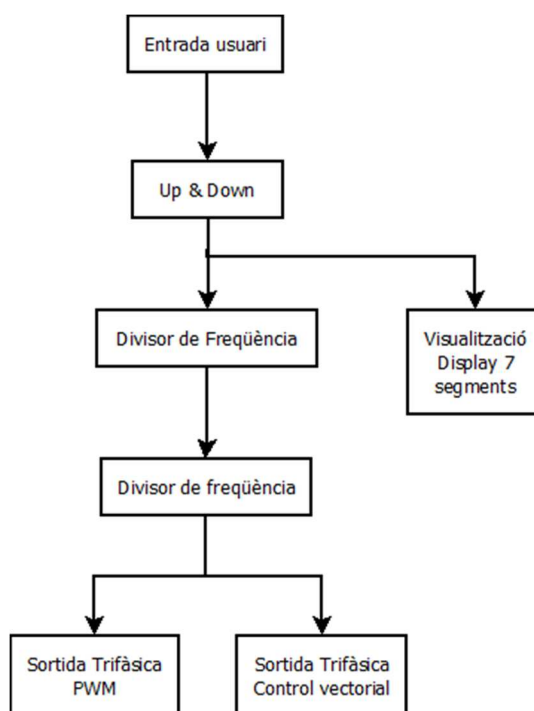


Figura 61. Diagrama bàsic de la implementació del convertidor DC/AC

## 8.2 Up/Down

La funció de Up/Down és molt senzilla. A través de dos comptadors, que posteriorment són restats, determina quin valor de freqüència de 0 a 50Hz està introduint l'usuari. En la figura 62, es mostra el diagrama de programació que s'ha dissenyat per aquest bloc.

El comptador1, compta les vegades que l'usuari a polsat el polsador Up, mentre que el comptador2, determina les vegades que l'usuari ha polsat el polsador Down. Posteriorment aquests dos valors són restats donant així un valor resultant. Seguidament aquest valor resultant està acotat per un valor màxim, 50Hz, i un valor mínim, 0Hz. Finalment a la sortida d'aquest bloc es pren aquest valor calculat.

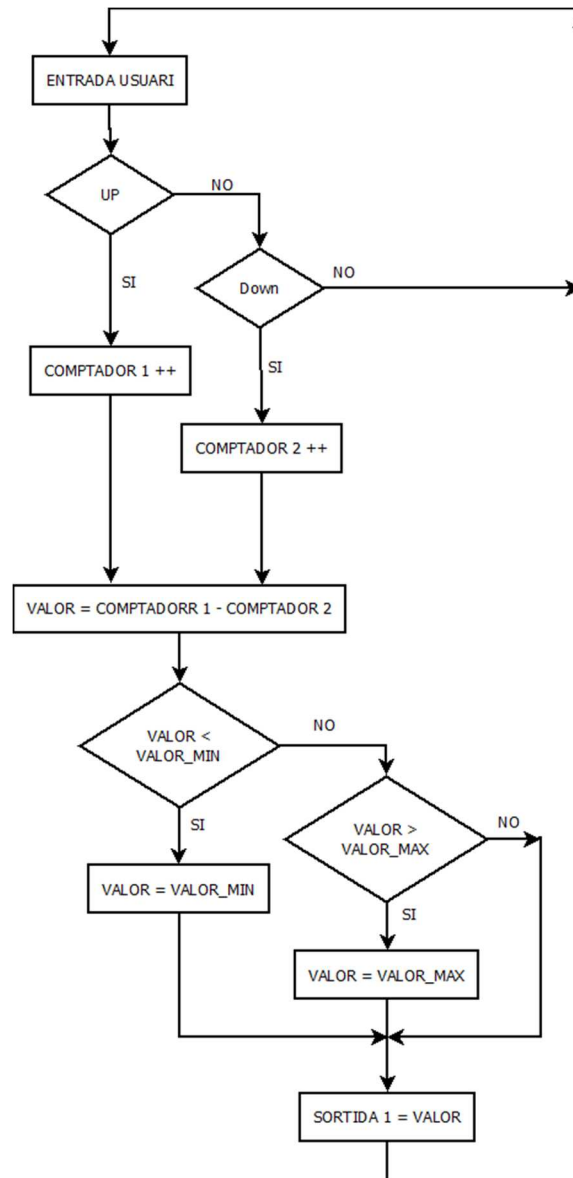


Figura 62. Diagrama de programació del bloc Up/Down

### 8.3 Divisor de freqüències

La principal funció del divisor de freqüències és convertir la freqüència interna de rellotge de 50MHz, freqüència interna de rellotge de la pròpia placa, a una freqüència de 5KHz i una

freqüència de 9KHz, que són les freqüències de treball que s'han escollit per a la màquina d'estats per a la generació del PWM i per a la màquina d'estats per a la generació del PWM per al control vectorial respectivament. El valor del perquè aquestes freqüències és explicat posteriorment en els apartats 8.4 i 8.5 d'aquest mateix capítol.

Com ja s'ha comentat, es treballa amb un rellotge de 50MHz, això significa que es disposa de 50.000.000 flancs de pujada per segon. Aleshores, el que s'ha de realitzar és comptar tots aquests flancs de pujada d'entrada i generar nous polsos de sortida després d'haver-ne comptat un valor determinat.

Per exemple, si es vol generar una freqüència de 50 Hz, cal primer saber quin és el valor necessari a comptar, així doncs  $50.000.000 / 50 = 1.000.000$ . Això significa que per cada 1.000.000 de valors de flancs de pujada que es detecten a l'entrada cal generar 1 pols a la sortida, d'aquesta manera aconseguim a través d'un rellotge de 50MHz convertir-lo amb una freqüència de 50Hz. En la figura 63, es mostra gràficament aquest concepte, suposant una freqüència desitjada d'usuari de 50Hz.

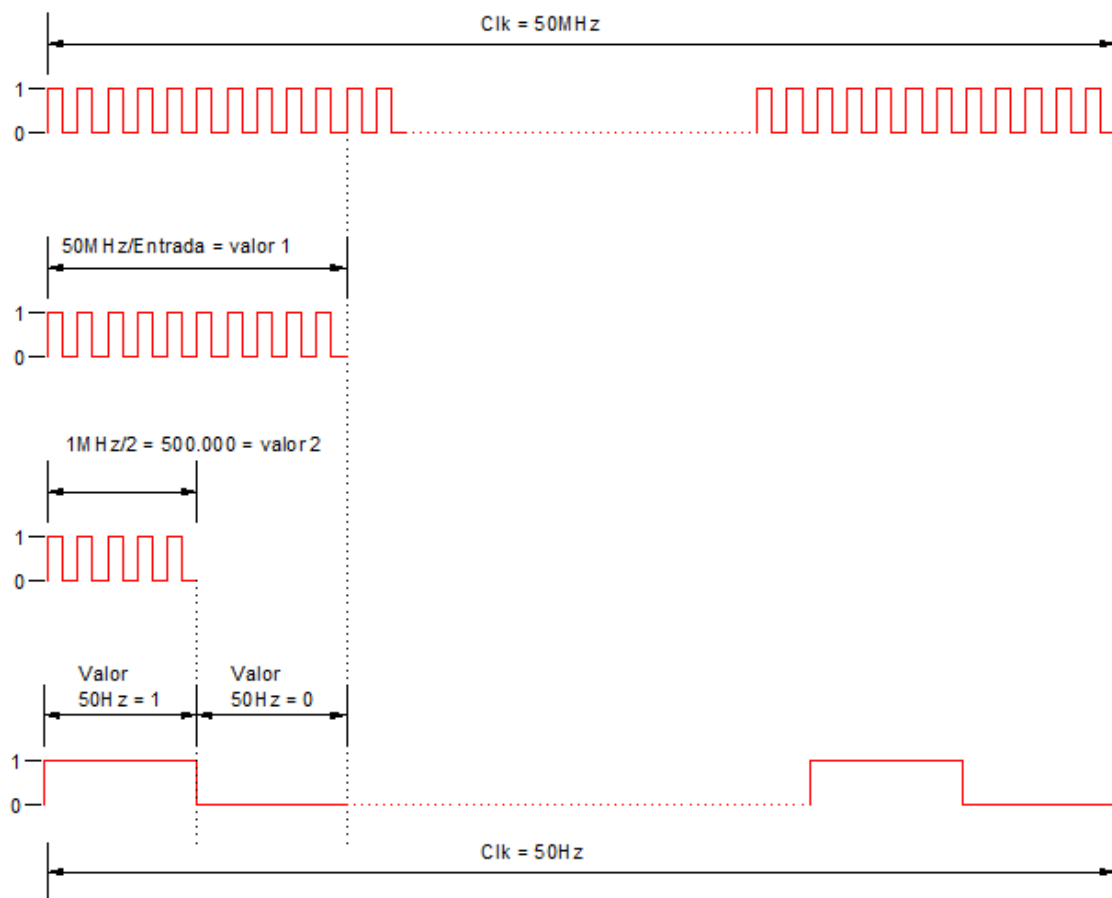


Figura 63. Concepte del divisor de tensió

En la figura 64, es mostra el diagrama de programació del bloc Divisor de freqüència per a generar la freqüència de 50Hz.

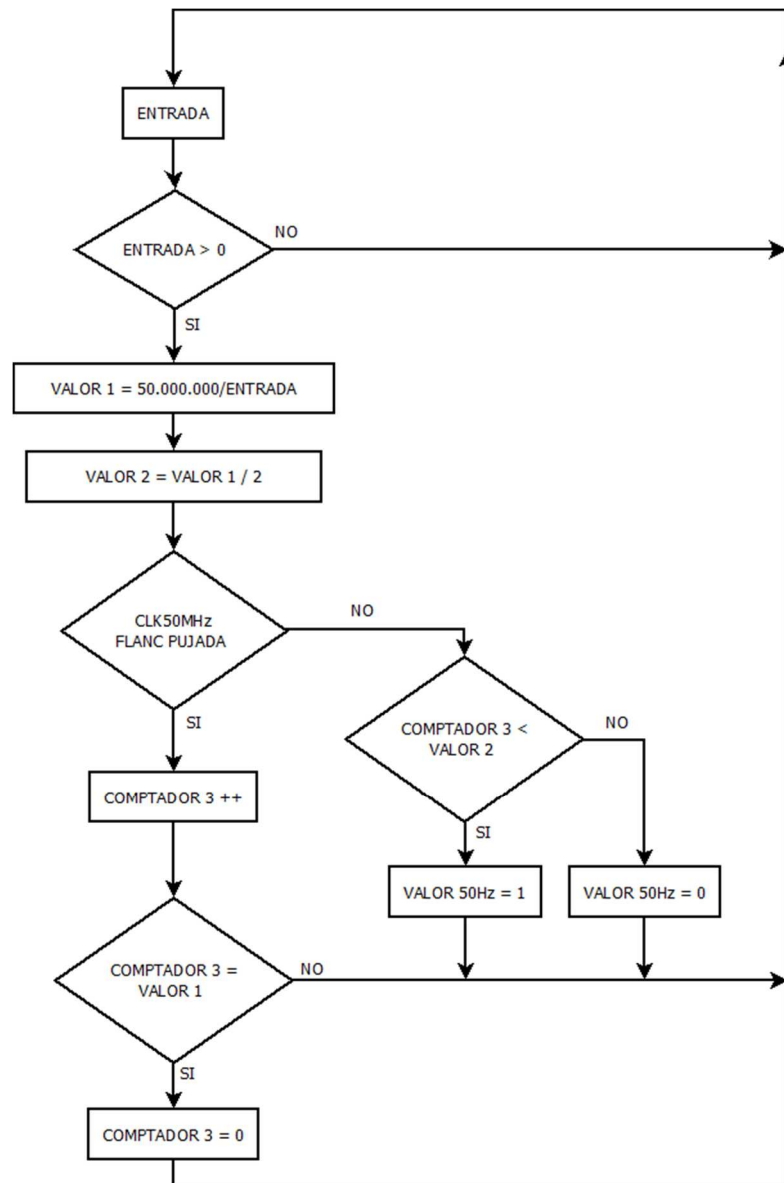


Figura 64. Diagrama de programació per a la generació de la freqüència de 50 Hz.

En aquest diagrama es pot identificar la primera condició d'entrada superior a zero, aquest valor d'entrada és el valor de sortida1 del diagrama de bloc de Up/Down, es a dir, el valor de freqüència desitjat per a l'usuari.

Per tal de generar les freqüències de 9KHz i de 5KHz, les freqüències necessàries per a les diferents màquines d'estats, es segueix el mateix sistema que s'ha utilitzat en el cas de la freqüència de 50Hz. En el cas de la freqüència de 9KHz cal realitzar el comptador de

$50.000.000 / 9.000 = 5.556$ , així per cada 5.556 valors de flanc de pujada del rellotge de 50MHz cal generar 1 pols a la sortida. De la mateixa manera, en el cas de la freqüència de 5KHz cal realitzar el comptador de  $50.000.000 / 5000 = 10.000$ , així per cada 10.000 valors de flanc de pujada del rellotge de 50MHz cal generar 1 pols a la sortida.

#### 8.4 Màquina d'estats per a la generació del PWM

Per a determinar el valor necessari de rellotge per a la generació del PWM s'ha tingut en compte el numero d'etapes que es volia per aquest senyal. Aleshores en aquest cas s'ha escollit 9 etapes, on cada una d'elles disposa de onze estats, així dons per a cada període es té 99 estats. Suposant dons, que estem treballant en el moment en que l'usuari desitja una freqüència de treball de 50Hz, es necessita una freqüència de rellotge de 5KHz per al disseny del senyal.

Així dons en aquesta màquina d'estats es pretén generar un senyal com el que mostra la figura 65. Un senyal de 9 etapes per període, on cada etapa està formada per 11 estats. Aquests estats representen cada flanc de pujada del rellotge de 5KHz.

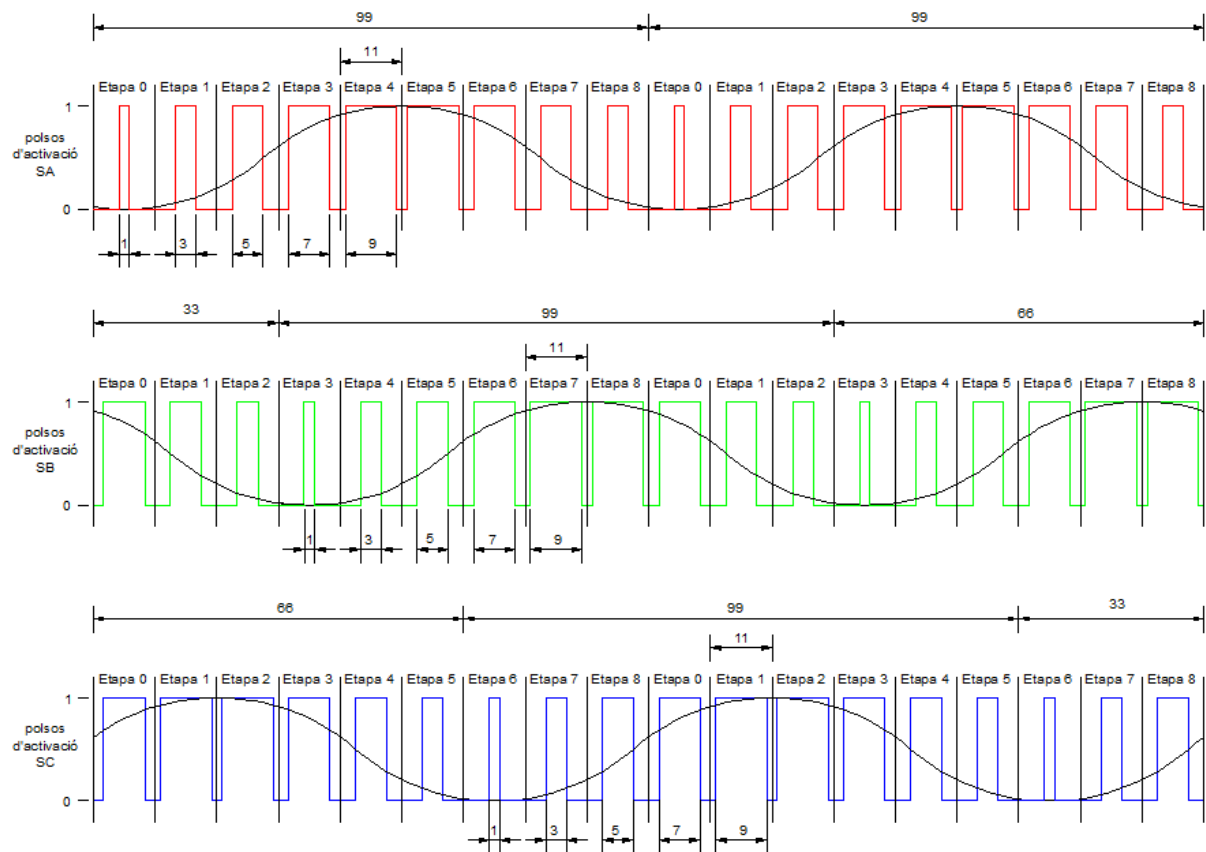


Figura 65. Senyals de PWM per a l'activació dels semiconductors de les diferents branques

Cal tenir en compte que les branques del pont de MOSFETS disposen cada una d'elles dos semiconductors, on són complementaris un de l'altre. Així doncs per exemple, el senyal de polsos per a l'activació de la branca A, estarà dissenyat en dos sortides diferents de la pròpia placa, una senyal de sortida per activar el semiconductor SA i l'altre per generar el senyal per activar el semiconductor /SA. En la figura 66, es mostra la representació d'aquests senyals. On es pot veure que quan SA està en estat d'activació mai ho estarà /SA, són senyals completament invertits.

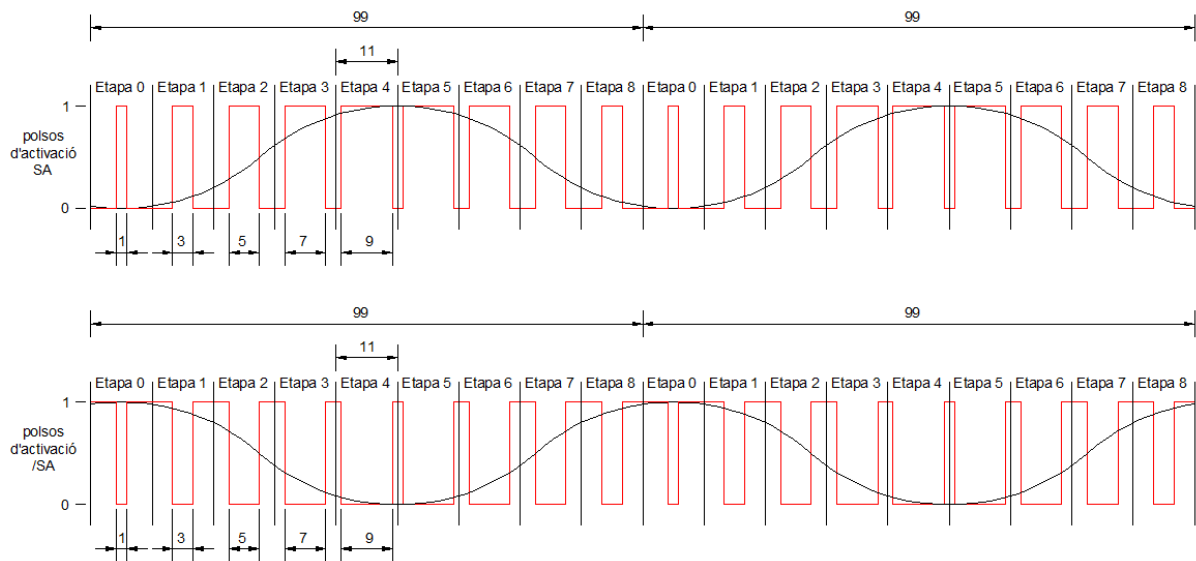


Figura 66. Senyals de PWM per a l'activació de la branca A

Per tal de dissenyar aquests diferents senyals la màquina d'estats per a la generació de PWM disposa de diferents blocs.

#### 8.4.1 Comptadors de desfasament

Cal tenir en compte que es vol generar el senyal de PWM, però trifàsic. Així doncs cal dissenyar tres senyals de PWM iguals però desfasades  $120^\circ$  entre elles. Per aconseguir aquest desfasament cal realitzar un retard entre els senyals en el moment de la seva generació.

S'ha dissenyat el desfasament entre els tres senyals realitzant uns comptadors. Comptabilitzant els 99 flancs de pujada que disposa cada període, es pot saber quin ha de

ser l'inici exacte de cada senyal. D'aquesta manera cada senyal compta aquests flacs de manera individual, i passats un numero determinat de polsos comença la seva generació.

La figura 67, mostra el diagrama de programació per al comptador de la generació del senyal per a la branca A.

Inicialment, suposant que l'usuari ha introduït una freqüència de 50Hz, aquest comptador rep dons, un senyal de 5KHz.

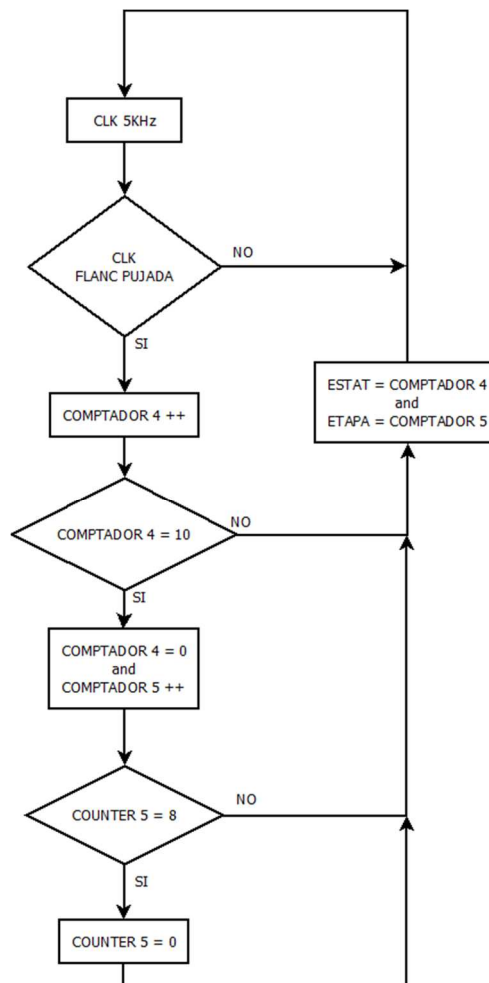


Figura 67. Comptador per a la generació del senyal de polsos per a la branca A.

Aquest bloc està format internament per una entrada de rellotge de 5KHz, dos sortides i dos comptadors, on un comptabilitzarà el temps transcorregut en les diferents etapes i l'altre comptabilitzarà en quina etapa ens trobem. Aquests comptadors interns s'inicialitzen a 0. Així dons, cada vegada que es rep un flanc de pujada s'incrementa el valor del comptador 4,



que es el que indicarà el temps transcorregut en les diferents etapes, el temps d'activació i desactivació dels polsos generats. Un cop aquest comptador 4 hagi comptat de 0 a 10, voldrà dir que s'ha finalitzat l'etapa i que ja es pot passar a la següent. D'aquesta manera aquest comptador s'iniciarà a zero una altre vegada i en el comptador 5 s'incrementarà el seu valor, fins a comptabilitzar de 0 a 8. Finalment els valors d'aquests comptadors són passats a les sortides. On la sortida etapa, correspon al valor del comptador 5, i la sortida estat, que correspon al valor del comptador 4.

La figura 68, mostra el diagrama de programació per al comptador de la generació del senyal per a la branca B.

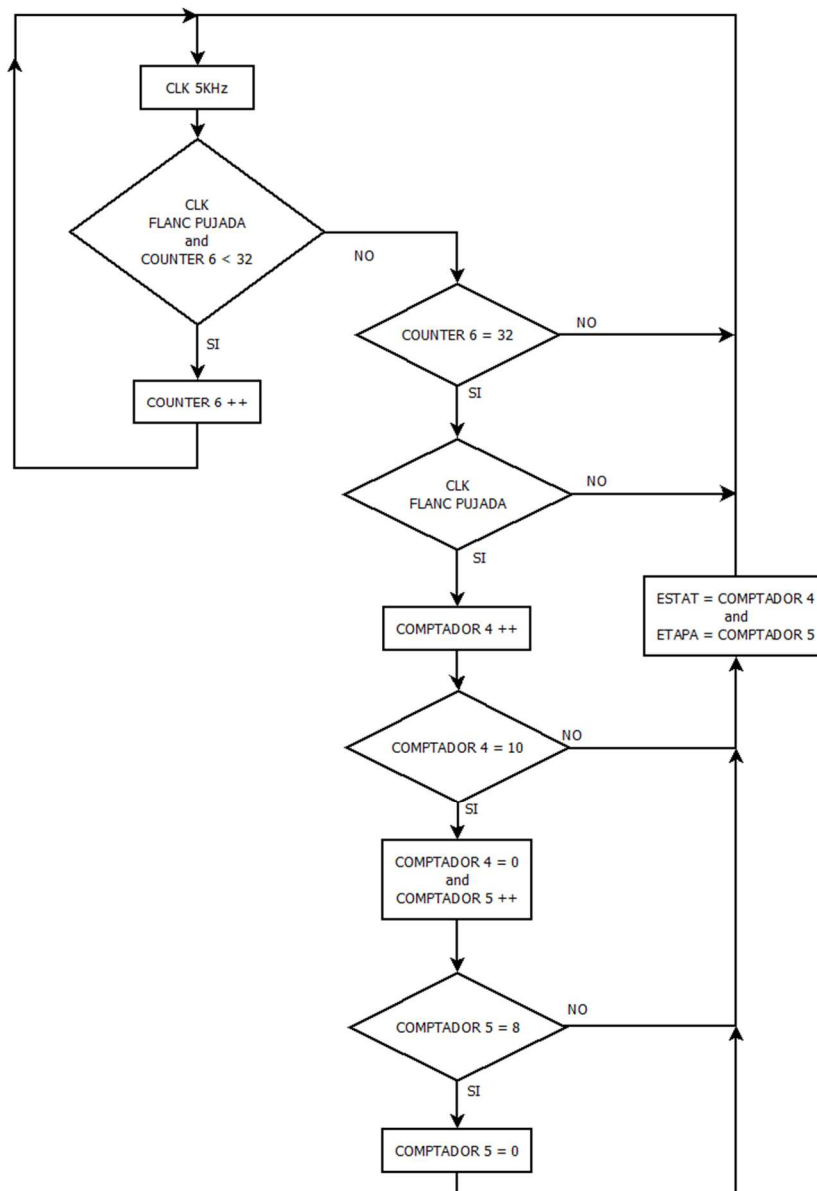


Figura 68. Comptador per a la generació del senyal de polsos per a la branca B

La principal diferència entre el primer diagrama de programació per a la branca A i aquest segon diagrama per a la branca B, es troba en el retard afegit a l'inici. Aquest nou diagrama disposa d'un comptador addicional, on conté la condició de no començar amb el procés fins que no hagi comptat de 0 a 32. Cal recordar que la totalitat d'un període és de 99 polsos. Aquest valor de 32 polsos ens indica els 120° de desfasament entre el primer senyal i el segon.

La figura 69, mostra el diagrama de programació per al comptador de la generació del senyal per a la branca C.

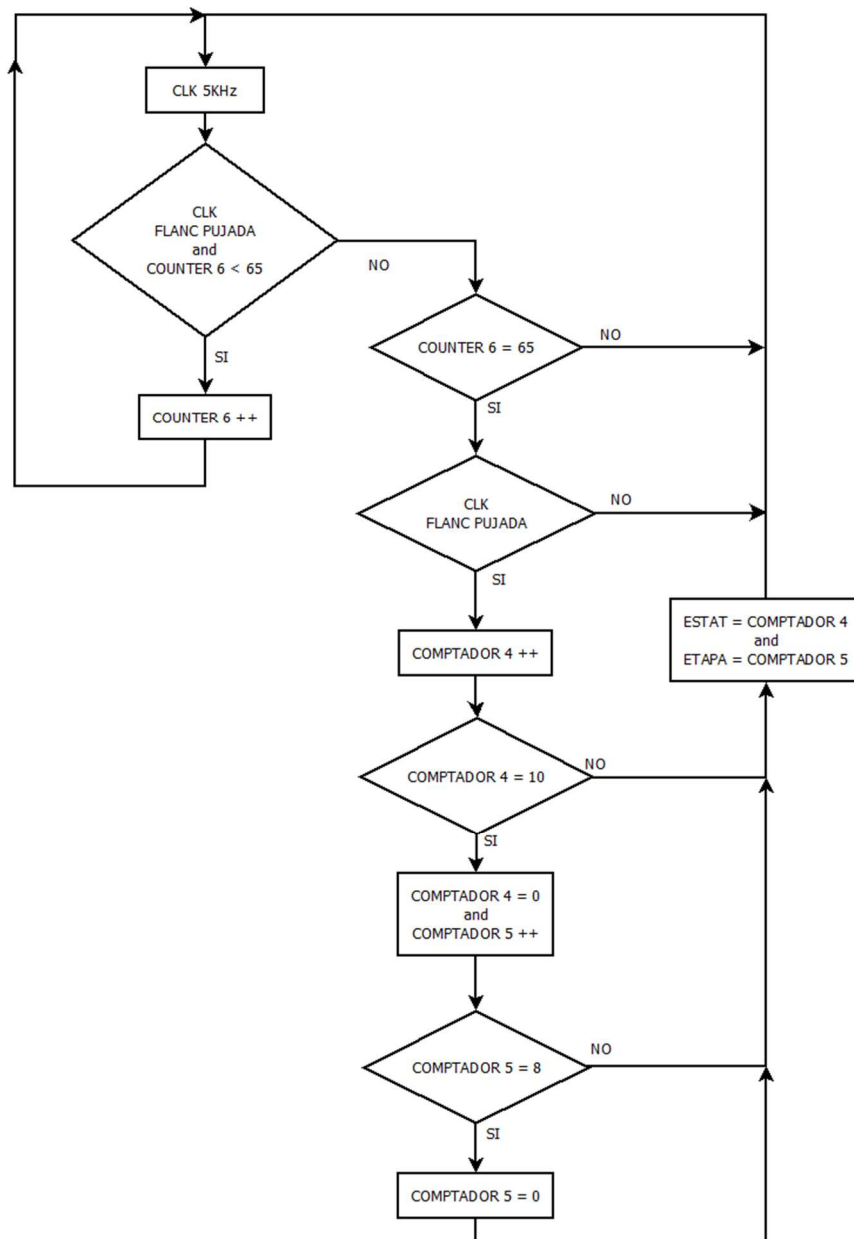


Figura 69. Comptador per a la generació del senyal de polsos per a la branca C.

La principal diferència entre altres diagrames de programació per a les branques A i B, es troba en el retard afegit a l'inici. Aquest nou comptador disposa també d'un comptador addicional, igual que el que conte el segon diagrama per a la senyal de la branca B, però aquest no començarà amb el procés fins que no hagi comptat de 0 a 65. Cal recordar que la totalitat d'un període és de 99 polsos. Aquest valor de 65 polsos ens indica els  $240^\circ$  de desfasament entre el primer senyal i el tercer, i ens indica també els  $120^\circ$  de desfasament entre el segon senyal i el tercer.

#### 8.4.2 Generació de les sortides PWM.

En aquest diagrama es genera el senyal mostrat en la figura 68, a l'inici d'aquest apartat 8.4. En la figura 70, es mostra el diagrama de programació per a l'activació d'una branca.

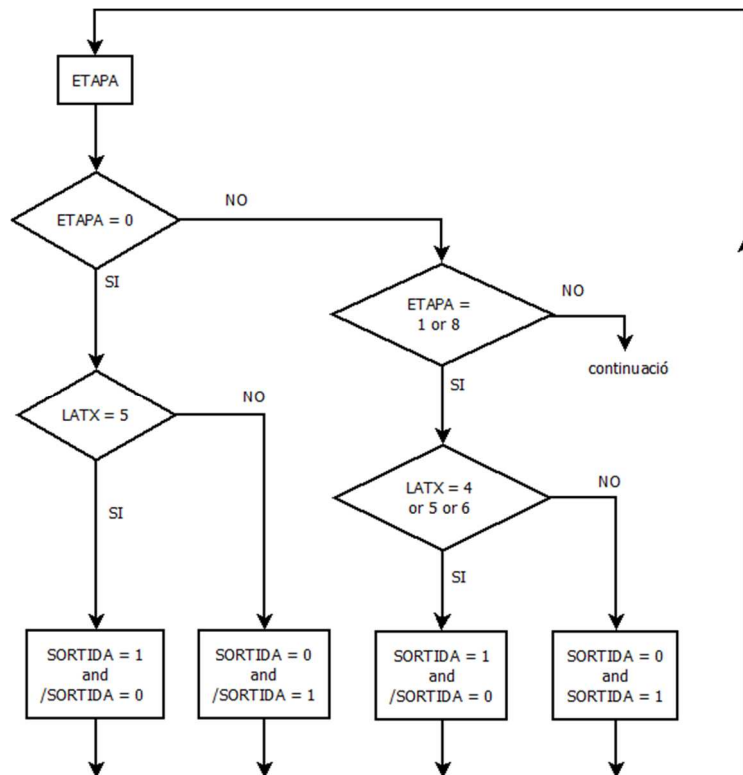


Figura 70. Diagrama de sortides per a l'activació dels semiconductors d'una branca

El valor de l'etapa ens ve determinat per l'anterior diagrama, on ens indica en quina etapa ens trobem de la generació del senyal PWM. El valor de Latx és el mateix valor de l'estat, de l'anterior diagrama.

S'ha utilitzat aquesta memòria Latx, per evitar els possibles problemes de rebots que es pot produir en la generació d'aquest senyal. La principal funció de la memòria Latx, com bé indica el seu nom, és la de memoritzar aquest estat cada vegada que hi ha un canvi. D'aquesta manera segons en quin estat ens trobem s'activen les sortides més o menys temps.

En la figura 71, es mostra la continuació del diagrama de la figura 70.

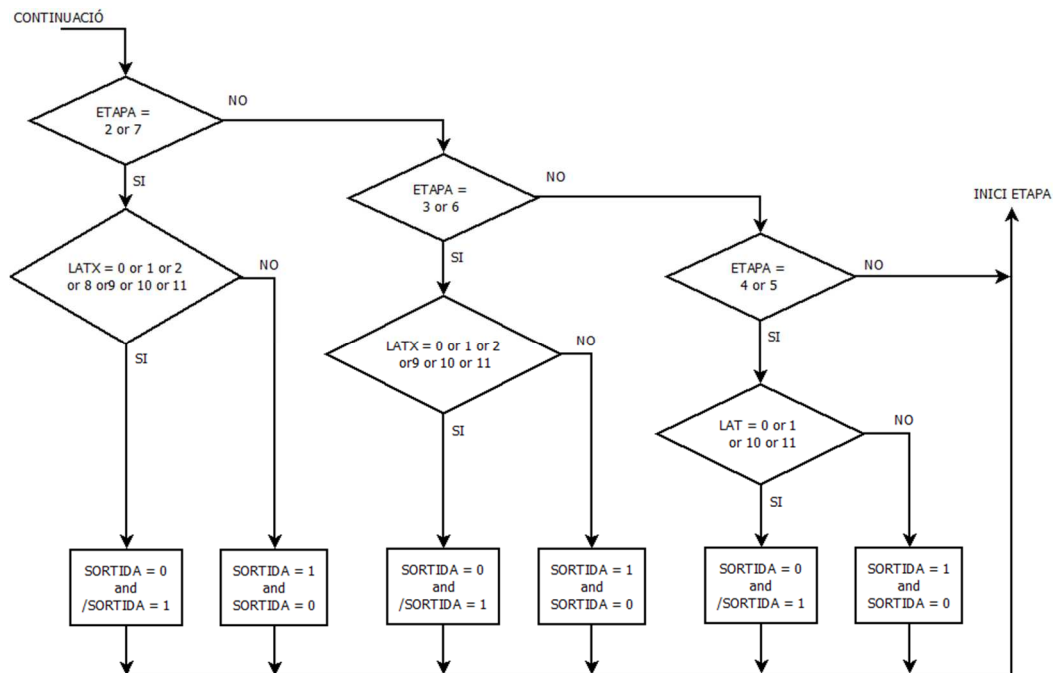


Figura 71. Diagrama de sortides per a l'activació dels semiconductors complementaris d'una branca

#### 8.4.3 Retard

Aquest últim bloc té una gran importància. És un bloc de seguretat, on la seva principal funció és evitar que els semiconductors d'una mateixa branca estiguin activats en un mateix instant de temps. Per exemple, evitar que SA i /SA estiguin en un mateix instant de temps activats.

Cal tenir en compte doncs quin temps de seguretat a la connexió i desconnexió treballen els semiconductors utilitzats. Per saber-ho només cal mirar la fitxa de característiques que proporciona el propi fabricant dels semiconductors. En aquest projecte s'estima un temps de seguretat per al retard a la connexió de 300ns.

Disposant doncs de rellotge intern de 50MHz i desitjant un temps d'espera de 300ns, cal determinar quants flancs de rellotge cal esperar-se per iniciar la connexió. Sabent que per cada flanc de rellotge passen 20ns, Temps =  $1 / 50.000.000 = 20\text{ns}$ , aleshores cal comptabilitzar 15 flancs de pujada.

La figura 72, mostra el diagrama de programació del Retard. Un cop s'han comptabilitzat aquests 15 flancs de pujada, el valor de la sortida passa a ser el mateix valor que es té a l'entrada.

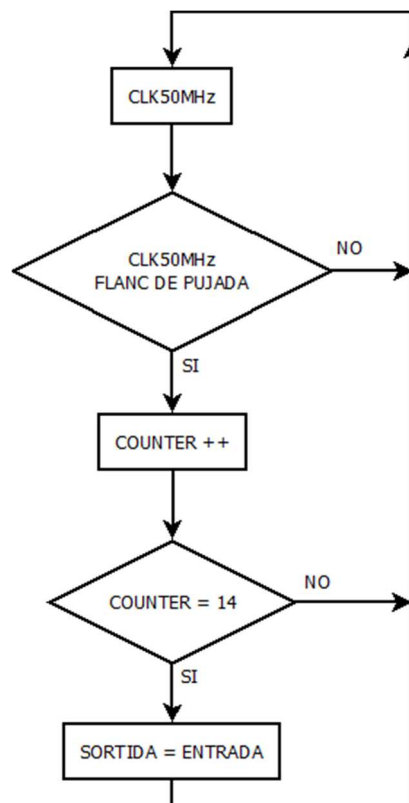


Figura 72. Diagrama de programació del Retard

### 8.5 Màquina d'estats per a la generació del PWM per al control vectorial

Es pretén dissenyar un senyal com el que mostra la figura 73 i la figura 74. Un senyal de sis sectors per període, on cada sector disposa de 6 estats. Aquestes estats són les seqüències dels diferents sectors, marcades per un temps anomenats cicles de treball.

Per a la realització d'aquesta ona sinusoidal s'ha optat per utilitzar un sistema semblant a l'anterior, es a dir, desglossar cada sector amb uns determinats números. Així doncs sabent la relació de  $T_c = T_0 + T_1 + T_2$ , s'ha decidit desglossar cada sector amb 30 valors, on  $T_0=T_1=T_2=10$ . D'aquesta manera, tenint 30 valors per sector i suposant l'instant en que l'usuari ha escollit treballar a 50Hz, significa que es treballa a una freqüència de  $30 \times 6 \times 50 = 9\text{KHz}$ . Aleshores la freqüència de treball d'aquesta màquina és de 9KHz.

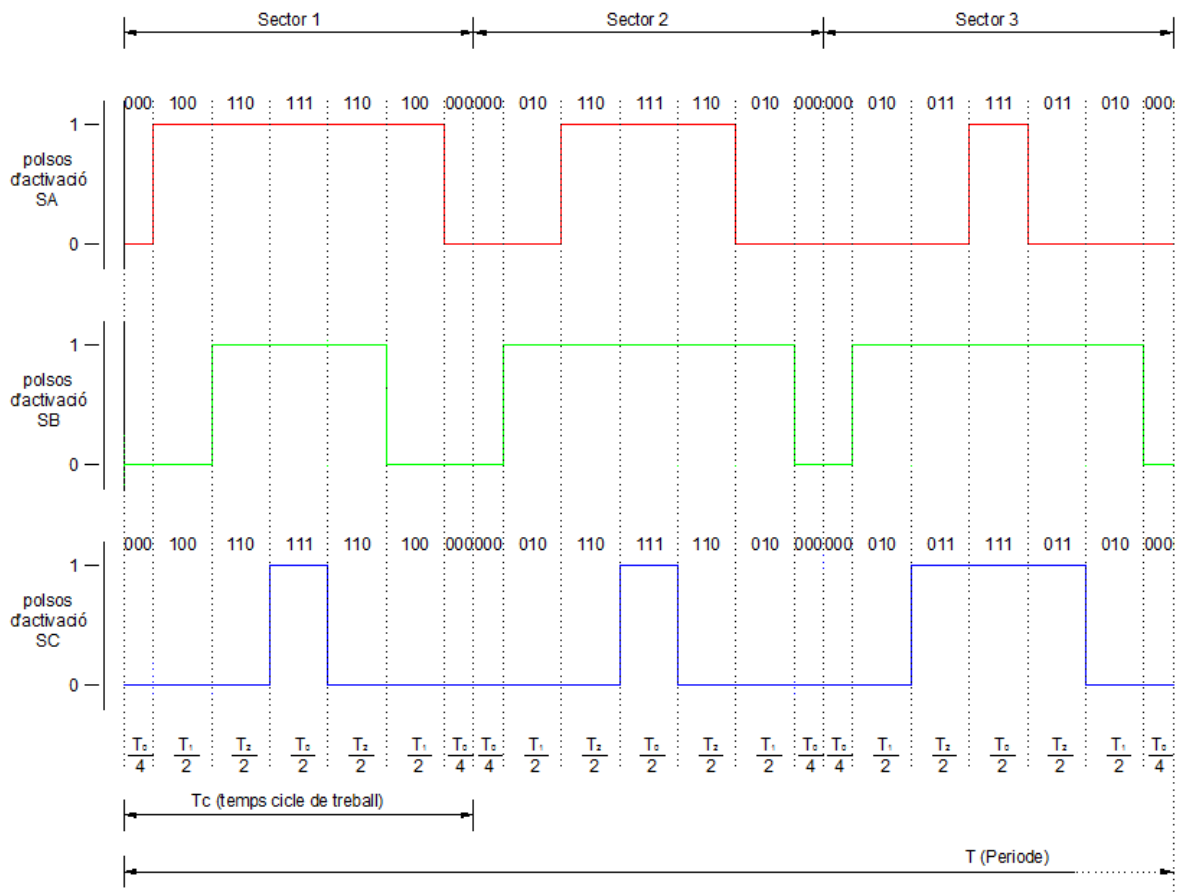


Figura 73. Primera part del senyal PWM per al control vectorial

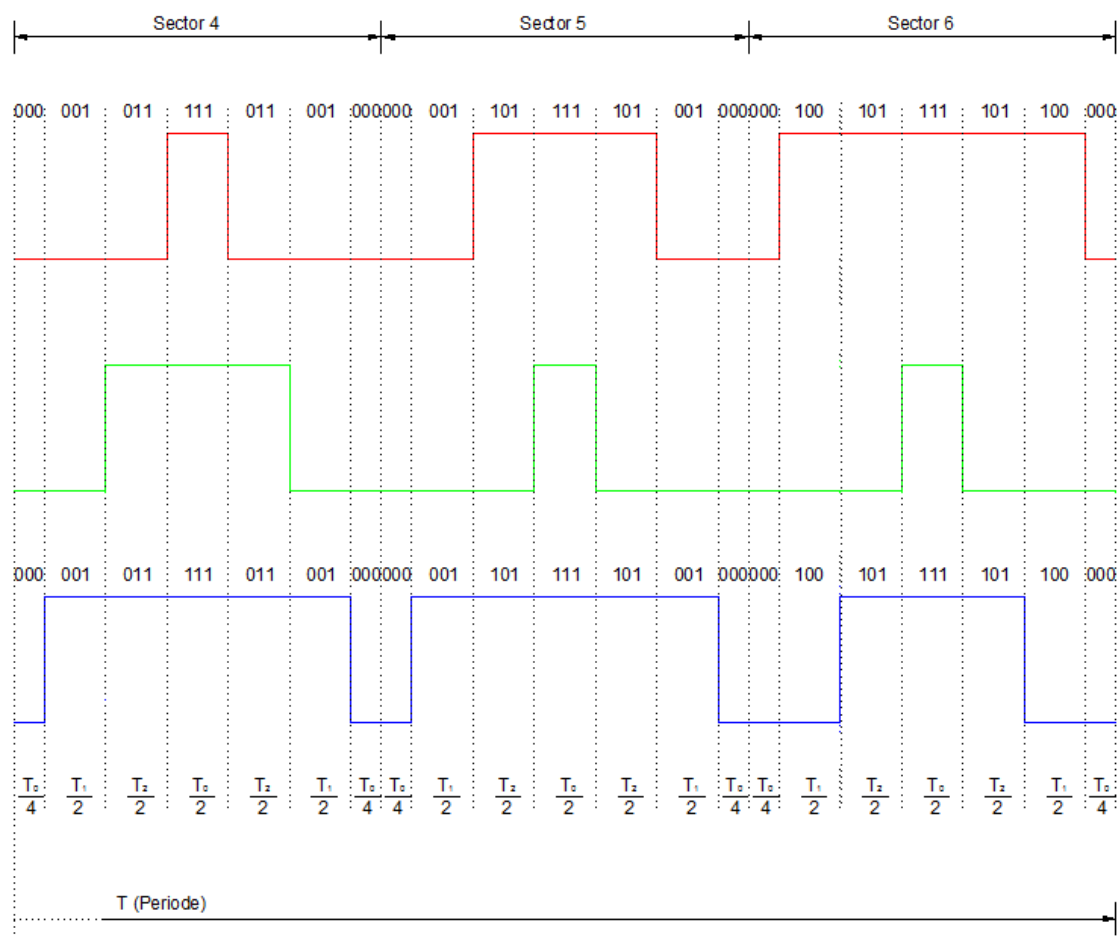


Figura 74. Segona part del senyal PWM per al control vectorial

Cal tenir en compte que les branques del pont de MOSFETS disposen cada una d'elles dos semiconductors, on són complementaris un de l'altre Així dons per exemple, el senyal de polsos per a l'activació de la branca A, estarà dissenyat en dos sortides diferents de la pròpia placa, una senyal de sortida per activar el semiconductor SA i l'altre per generar el senyal per activar el semiconductor /SA.

Per tal de distingir aquestes sortides de les anteriors sortides creades de PWM, seran anomenades SA\_Vectorial i /SA\_vectorial

En la figura 75 i 76, es mostra la representació d'aquests senyals. On es pot veure que quan SA\_Vectorial, està en estat d'activació mai ho estarà /SA\_Vectorial, són senyals completament invertits. Per tal de dissenyar aquests diferents senyals, la màquina d'estats disposa de diferents blocs. El bloc de comptador de sector i estat, el bloc de generació de

les sortides i finalment el bloc de retard a la connexió. Aquest últim bloc és el mateix que s'ha explicat en l'anterior apartat 8.4.3

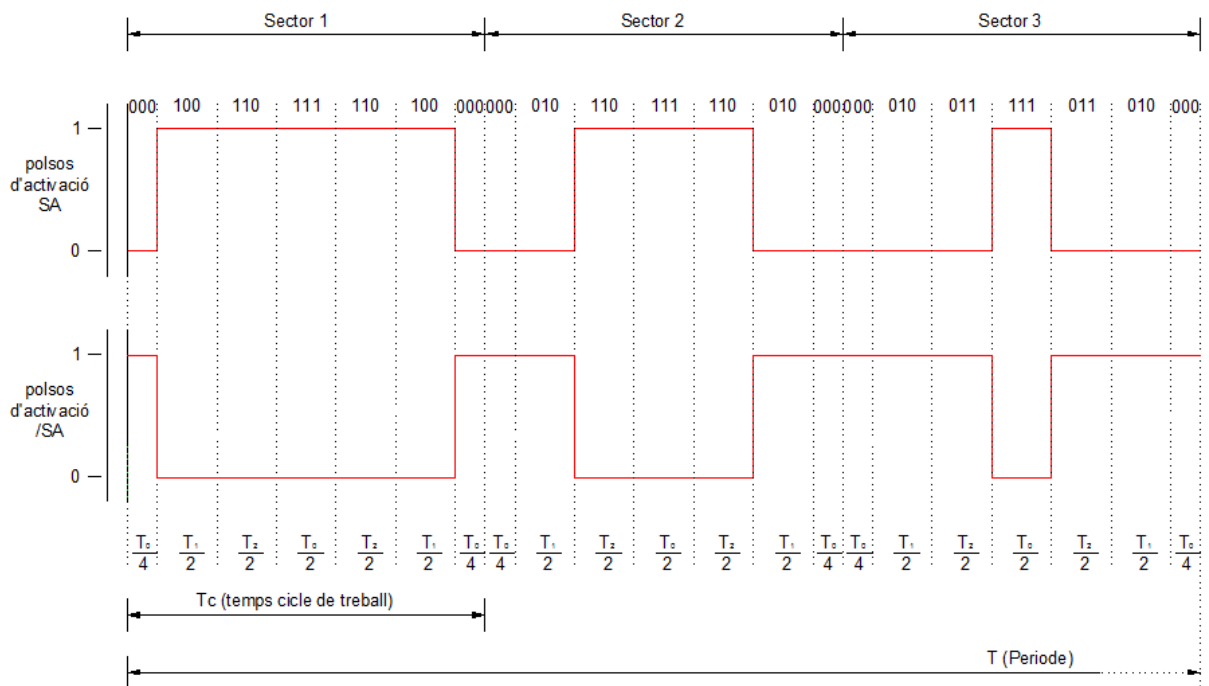


Figura 75. Senyals per a l'activació dels semiconductors de la branca A

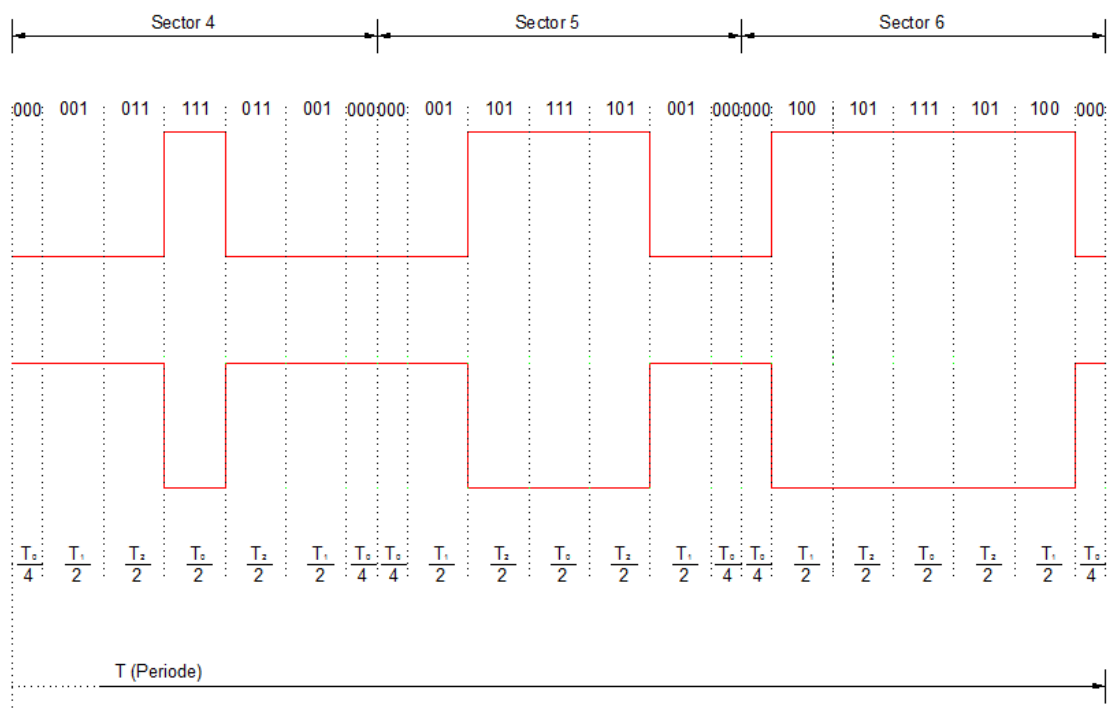


Figura 76. Continuació dels senyals d'activació dels semiconductors de la branca A



### 8.5.1 Comptador de sector i estat

En aquest bloc es determina en quin sector i en quin estat s'està de la ona, en un instant de temps. La figura 77, mostra el diagrama del comptador per a determinar l'estat i l'etapa del senyal. Inicialment, suposant que l'usuari ha introduït una freqüència de 50Hz, aquest comptador rep el senyal de 9KHz.

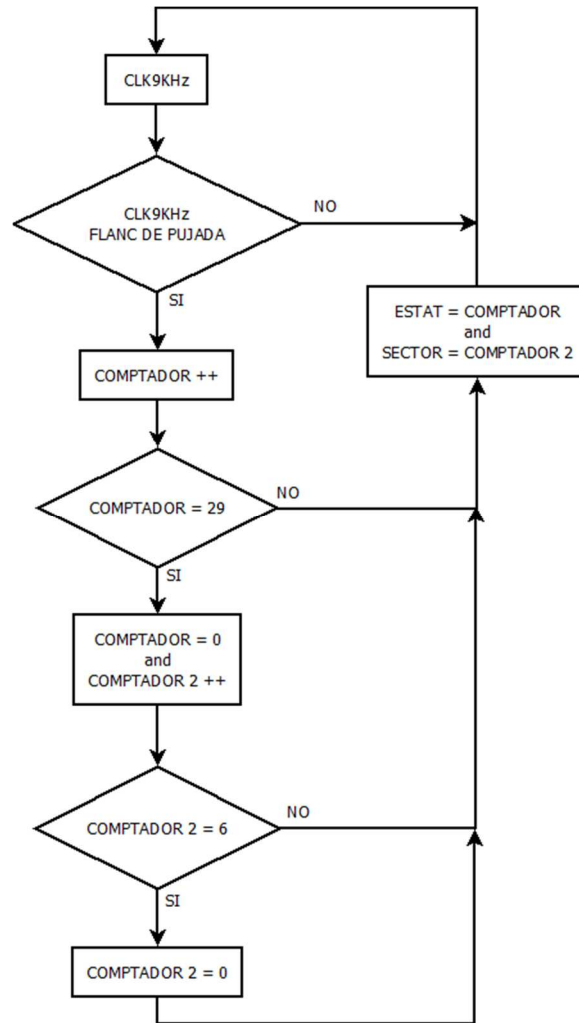


Figura 77. Diagrama del comptador per a determinar l'estat i l'etapa del senyal.

Aquest bloc està format internament per una entrada de rellotge de 9KHz, dos sortides i dos comptadors, on el comptador 1 comptabilitzarà el temps d'estat transcorregut i l'altre, el comptador 2, comptabilitzarà en quina sector ens trobem. Aquests comptadors interns s'inicialitzen a 0. Així doncs, cada vegada que es rep un flanc de pujada s'incrementa el valor del comptador 1. Un cop aquest comptador 1 hagi comptat de 0 a 29, voldrà dir que s'ha finalitzat el sector i que ja es pot passar al següent. D'aquesta manera aquest comptador

s'iniciarà a zero una altra vegada mentre que el comptador 2 incrementarà el seu valor, fins a comptabilitzar de 1 a 6. Finalment els valors d'aquests comptadors són passats a les sortides. On la sortida sector, correspon al valor del comptador 2, i la sortida estat, que correspon al valor del comptador 1.

### 8.5.2 Generació de les sortides PWM del control vectorial.

En la figura 78 es mostra el diagrama de sortides del sector 1. En aquest sector s'inicia el procés per a l'activació de les diferents sortides dels semiconductors de l'esquema de potència. Un cop finalitzat el sector 1 s'inicialitza el següent sector, en aquest cas el sector 2

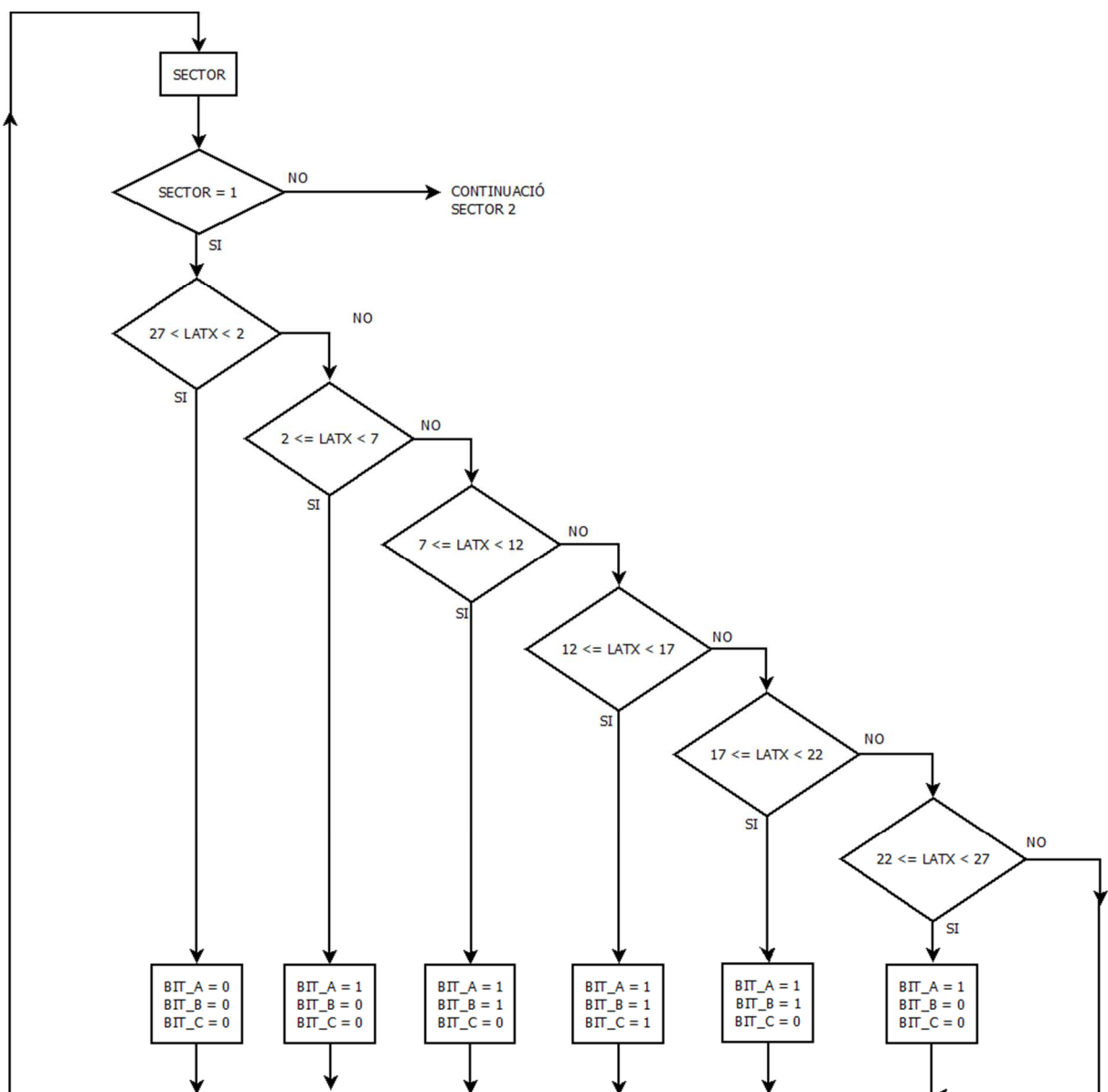


Figura 78. Diagrama de sortides del sector 1

La figura 79, mostra el diagrama de sortides del sector 2. Un cop finalitzat el sector 1 s'inicialitza el següent sector, en aquest cas el sector 2, activant les diferents sortides dels semiconductor de l'esquema de potència. Un cop finalitzat el sector 2 s'inicialitza el següent sector, en aquest cas el sector 3.

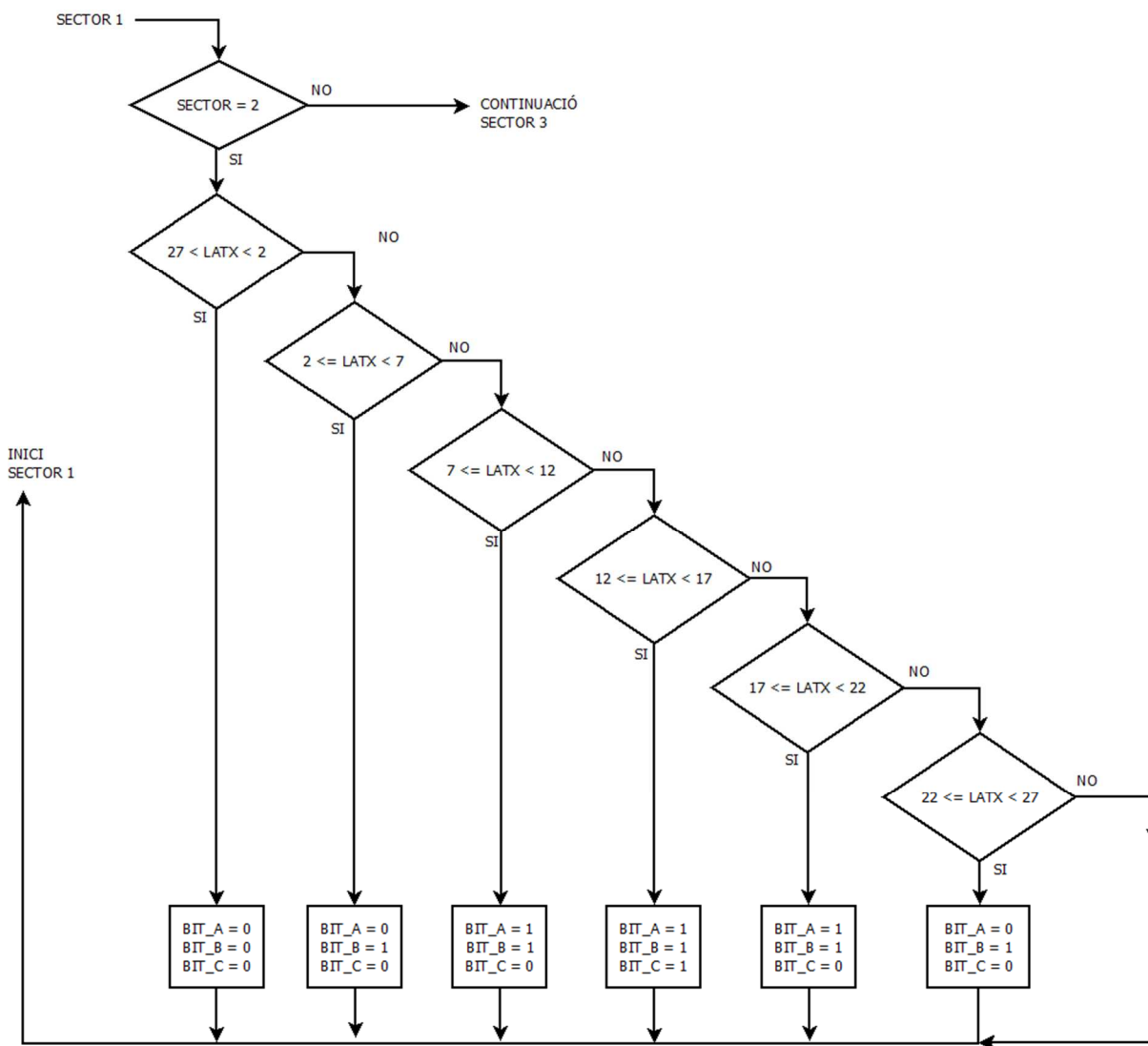


Figura 79. Diagrama de sortides del sector 2

La figura 80, mostra el diagrama de sortides del sector 3. Un cop finalitzat el sector 2 s'inicialitza el següent sector, en aquest cas el sector 3, activant les diferents sortides dels semiconductor de l'esquema de potència. Un cop finalitzat el sector 3 s'inicialitza el següent sector, en aquest cas el sector 4.

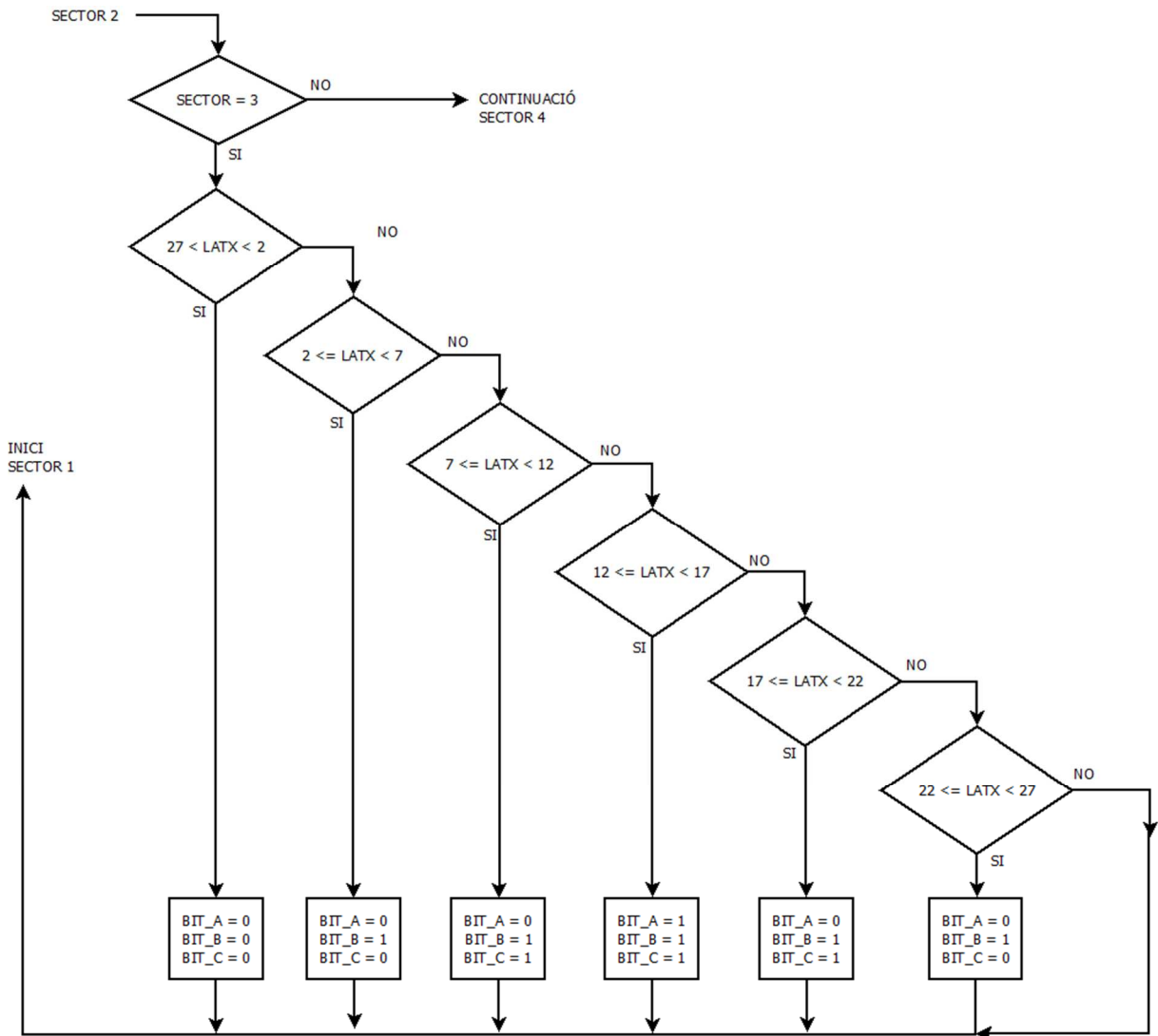


Figura 80. Diagrama de sortides del sector 3

La figura 81, mostra el diagrama de sortides del sector 4. Un cop finalitzat el sector 3 s'inicialitza el següent sector, en aquest cas el sector 4, activant les diferents sortides dels semiconductor de l'esquema de potència. Un cop finalitzat el sector 4 s'inicialitza el següent sector, en aquest cas el sector 5.

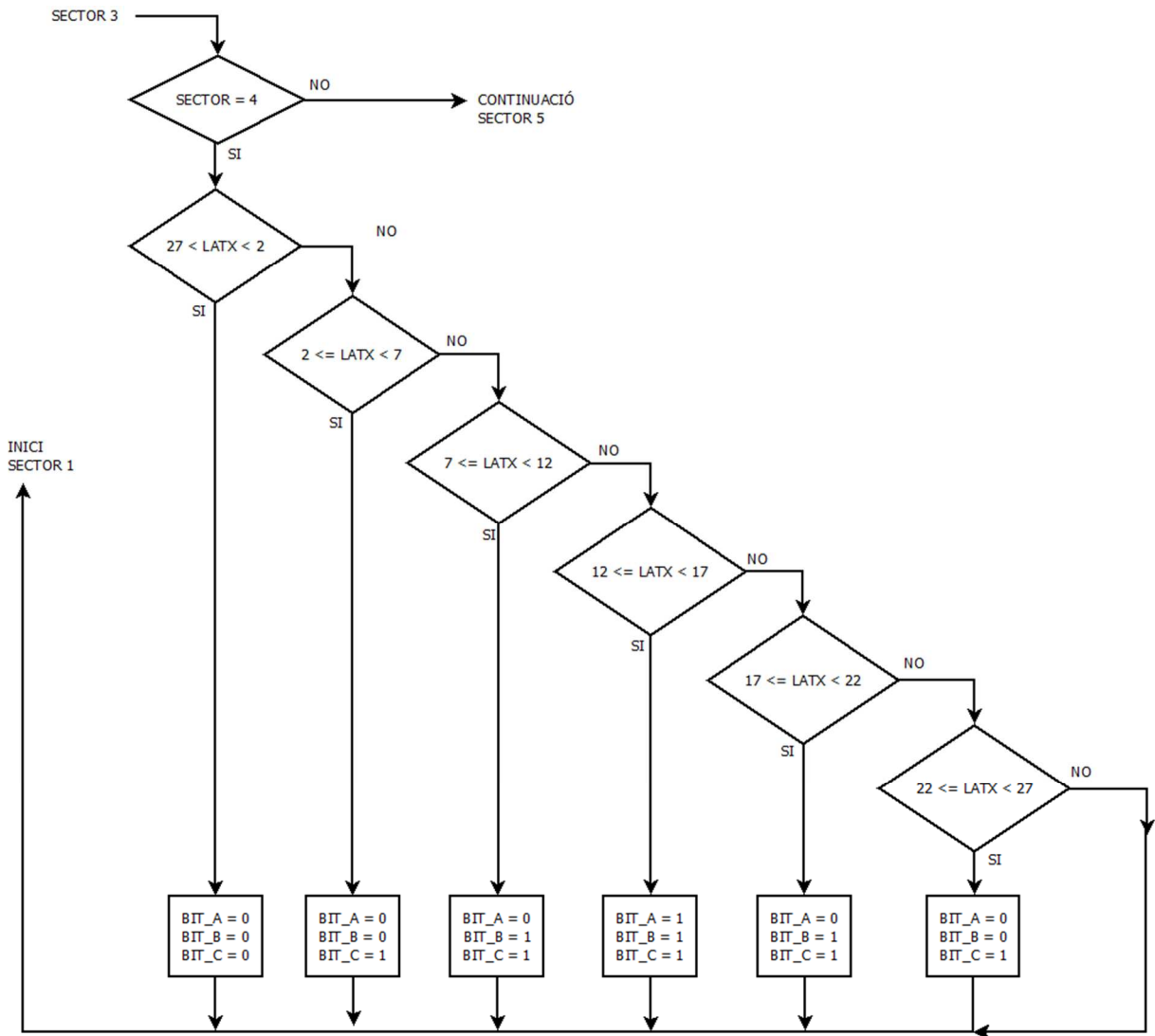


Figura 81. Diagrama de sortides del sector 4

La figura 82, mostra el diagrama de sortides del sector 5. Un cop finalitzat el sector 4 s'inicialitza el següent sector, en aquest cas el sector 5, activant les diferents sortides dels semiconductor de l'esquema de potència. Un cop finalitzat el sector 5 s'inicialitza el següent sector, en aquest cas el sector 6.

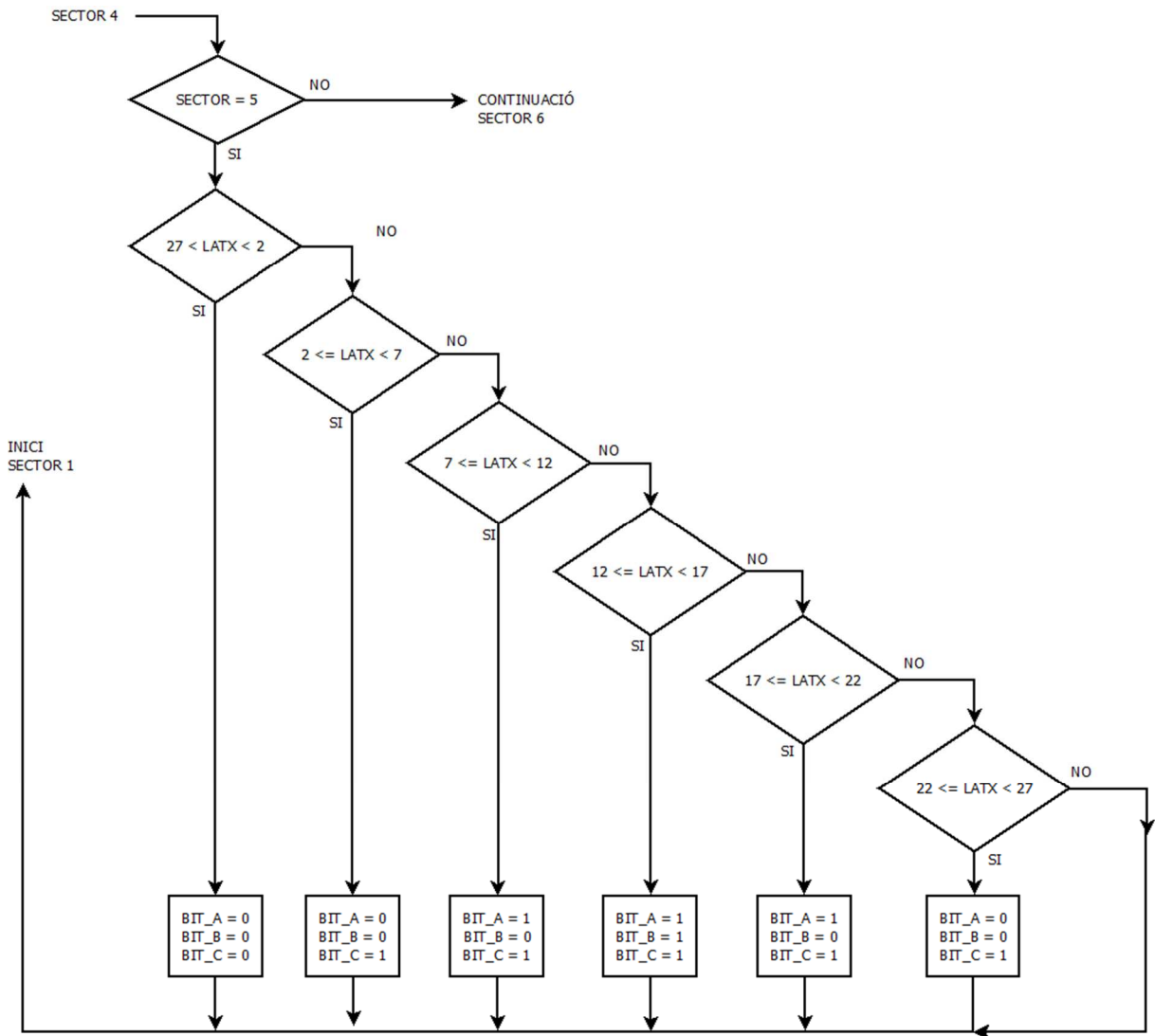


Figura 82. Diagrama de sortides del sector 5

La figura 83, mostra el diagrama de sortides del sector 6. Un cop finalitzat el sector 5 s'inicialitza el següent sector, en aquest cas el sector 6, activant les diferents sortides dels semiconductor de l'esquema de potència. Un cop finalitzat aquest sector es torna a inicialitzar el comptador de sector, tornant així a començar amb el sector 0.

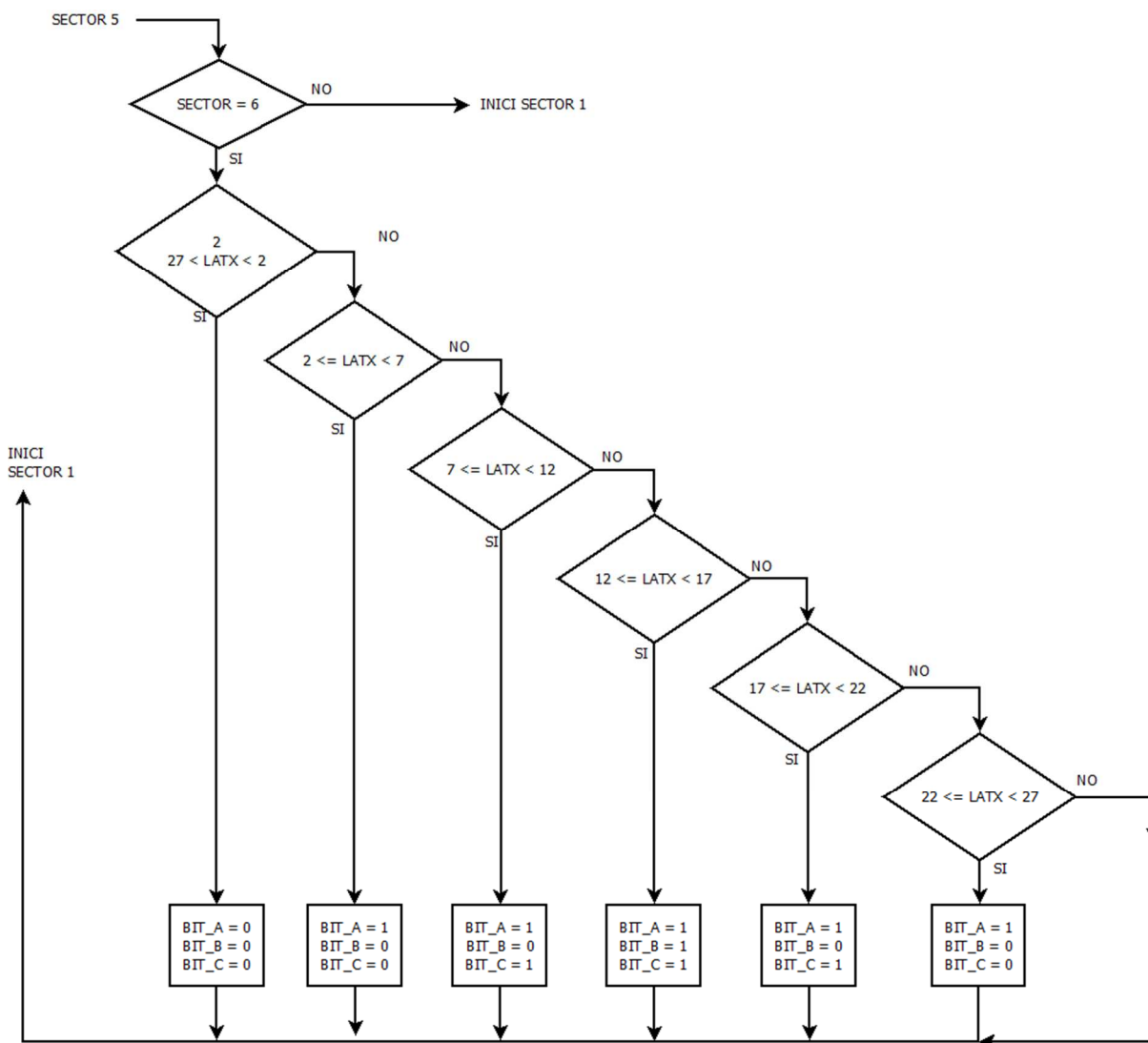


Figura 83. Diagrama de sortides del sector 6

## 9 AÏLLAMENT I CONNEXIONAT DE POTÈNCIA

En aquest darrer capítol es pretén explicar els components utilitzats per a la realització de l'aïllament galvànic entre la placa Cyclone II i el pont de MOSFETS, i la connexió dels diferents elements utilitzats en la connexió de potència del motor trifàsic d'inducció

### 9.1 Aïllament

El principal component que realitza l'aïllament entre la part de control i la part de potència és el l'optocobrador TLP250. En la figura 86 es mostra el seu esquemàtic extret de la fitxa tècnica de característiques que proporciona el fabricant, en aquest cas Toshiba.

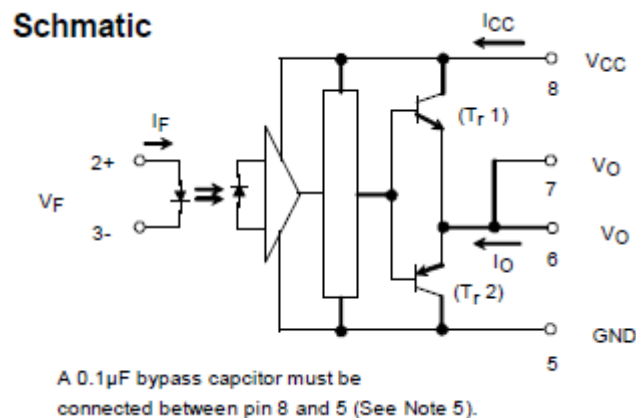


Figura 84. Esquemàtic de l'optocobrador TLP250

S'utilitzen dos optocobradors per a cada branca, on aquest està format per un díode emissor de llum i un fotodetector integrat. Una característica important d'aquest esquemàtic, és la necessitat d'instal·lar un condensador de 0.1µF, entre els pins 8 i 5.

Aquests TLP250 han d'estar alimentats per una tensió de 15Vcc, on han de tenir tensions i masses aïllades entre ells, per així aconseguir la seguretat necessària i separar correctament la part de baixa tensió amb la de alta tensió.

En aquest aspecte, tenim que la placa Cyclone II disposa de dos sortides de tensions, una de 3,3vcc i una de 5vcc. Aleshores per tal d'aconseguir les tensions flotants dels diferents optocobradors s'utilitzen uns convertidors de DC/DC del fabricant Murata, en concret el model MEE1S0515SC.



Aquests convertidors DC/DC s'aconsegueix tenir una tensió de 5vcc comuna de la placa FPGA a 6 tensions individuals de 15vcc. En total doncs s'ha utilitzat 6 convertidors, per alimentar de manera individual cada optoacoblador.

## 9.2 La connexió de potència

En la connexió de potència el primer que es realitza és convertir la tensió alterna trifàsica a un bus de tensió contínua a través d'un rectificador. Aquest rectificador està format per semiconductors capaços de treballar amb grans potències, en aquest cas s'ha utilitzat els díodes

Seguidament d'aquest pont rectificador i abans d'arribar al pont de MOSFETS, es troba la bateria de condensadors, on entren en funcionament en l'instant d'arrencada del motor.

Finalment l'última part de la connexió de potència trobem el pont de MOSFETS. On s'utilitzen sis MOSFETS del fabricant Harris, en concret el model BUZ60. Es un MOSFET de canal N, on cal tenir una especial atenció en el temps de connexió i desconexió d'aquest semiconductor, on són de 45ns i 140ns respectivament Aquests temps són extrets de la pròpia fitxa de característiques del fabricant.

Cal recordar que aquests temps són els mínims necessaris que s'han tingut en compte en el moment de dissenyar el senyal de PWM en el bloc de Retard, explicat en el capítol 8 en l'apartat 8.4.3.

## **10 RESUM DEL PRESSUPOST**

El pressupost per al disseny i implementació de l'inversor DC/AC ascendeix a vuit-cents vuitanta cinc euros amb vuitanta tres cèntims, sense IVA.

## 11 CONCLUSIONS

En aquest projecte primer es va començar amb la recerca de la màquina trifàsica d'inducció, mirant les possibilitats del control d'aquesta. Seguidament es va realitzar l'estudi teòric dels diferents senyals de PWM, determinant així el millor per a cada aplicació. Posteriorment es va realitzar la recerca i l'estudi teòric del control vectorial per a un motor d'inducció trifàsic. De la mateixa manera es va realitzar l'estudi de les diferents estructures dels inversors de pont complet de dos nivells, i dels inversors multi nivell, comentat seves les característiques principals.

Prèviament a la programació del inversor digital DC/AC, es va optar per realitzar la simulació de les ones de sortida de l'inversor de dos i de tres nivells amb el mètode de PWM. Un cop es van tenir clars els conceptes inicials, es va dissenyar l'inversor digital DC/AC, amb la placa Cyclone II d'altera. El programari utilitzat va ser el del propi fabricant, el Quartus II,

Aleshores l'objectiu inicial d'aquest projecte ha estat complert de manera satisfactòria. El disseny del inversor digital de DC/AC, on amb el mètode PWM es pot realitzar la variació de la velocitat d'un motor trifàsic d'inducció. També s'ha complert l'objectiu de l'estudi del control vectorial i el disseny en la part de l'inversor per a realitzar el control del motor.

Com a treball futur, es proposa seguir amb l'estudi del control vectorial iniciat en aquest projecte, així com realitzar el control del motor trifàsic amb el sistema de llaç tancat. D'aquesta manera caldrà realitzar una nova part de programació d'alt nivell, on interpreti la velocitat real instantània del motor i la compari amb la velocitat de referencia introduïda per l'usuari.

Eduard Puig Sabaté

Graduat en Enginyeria Electrònica Industrial i Automàtica

Girona, 31 de maig de 2014

## 12 RELACIÓ DE DOCUMENTS

El projecte consta de cinc documents independents. Aquests són la memòria, els plànols, plec de condicions, l'estat d'amidaments i finalment el pressupost.

### 13 BIBLIOGRAFIA

ALTERA. Cyclone II FPGA Starter Development Board Reference Manual (<http://www.altera.com/literature/lit-cyc2.jsp> , 12 de gener de 2014)

ALTERA. Quartus II Web Edition. (<http://dl.altera.com/?edition=web>, 12 de gener de 2014)

BERGAS. J. Control del motor d'inducció considerant els límits del convertidor i del motor. Tesis Doctoral. Departament d'Enginyeria Elèctrica. Universitat Politècnica de Catalunya. Maig 2000.

ELKRAFT. L. Modulation Methods for Neutral-Point-Clamped Three-Level Inverter. Master's Project. Master of Science in Energy and Environment. Norwegian University of Science and Technology.

HERRAIZ. S. Apunts Electrotècnia i Màquines Elèctriques, Màquina d'Inducció Trifàsica. Publicació UdG 2011.

KRISHNA R. , LEIJON M. Space Vector Pulse Width Modulation for Three-Level Converters LabVIEW Implementation. Master's Project. Master Programme in Electrical Engineering. Uppsala Universitet. Febrer 2012.

ROBERT, E., BETZ, Power electronics. Institute of Energy Technology at Aalborg University. Denmark. 1997

#### POWER ELECTRONICS

PUIGMAL. J. Apunts Control de màquines elèctriques, Control de motors d'inducció. Publicació UdG 2013.

PUIGMAL. J. Apunts Control de màquines elèctriques, Introducció al control vectorial: Aplicació a la regulació de velocitat de motors d'inducció. Publicació UdG 2013.

RS. Consulta de preus ( <http://es.rs-online.com/web/c/semiconductores/semiconductores-discretos/transistores-mosfet/> , 20 de maig de 2014)

## 14 GLOSSARI

ASIC: Application Specific Integrated Circuit

AC: Corrent Alterna

DC: Corrent Continua

FPGA: Field Programmable Gate Array

IGBT: Insulated Gate Bipolar Transistor

MOSFET: Metal Oxide Semiconductor Field Effect Transistor

PLD: Dispositiu Lògic Programable

PWM: Pulse-Width Modulation

SD: Secure Digital

SPWM: Sinusoïdal Pulse-Width Modulation

SVPWM: Space Vector Pulse-Width Modulation

USB: Universal Serial Bus

VHDL: Very Hardware Description Language

ZSS: Senyal de Seqüència Zero

## A CODI DE SIMULACIÓ DEL PROGRAMARI MATLAB

```

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%                               PWM - PONT COMPLERT DE DOS NIVELLS                               %
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% inici
clear;

% senyal triangle
m = 0.9; % maxim voltatge
n = 20; % numero de punts dins una rampa
fg = 0; % numero de figures
trn = [(1:-1/n:-1)]; % vector de punts amb increments negatius de -0.05
trp = [(-1:+1/n:1)]; % vector de punts amb increments positius de +0.05
tr0 = [trn,trp]; % senyal triangle
tr = tr0; % senyal triangle

% duplicació d'un senyal triangle
tr = [tr, tr, tr]; % 3 PWM per cicle
tr =[tr, tr, tr];% 9 PWM per cicle
tr =[tr, tr, tr]; % 27 PWM per cicle

% senyal sinusoidal
f = (1:(length(tr)))/length(tr); % Determina la frecuencia de la ona
wt = 2*pi*f; % velocitat angular
u_u0 = m*cos (wt); % generació de la ona sinusoidal u
u_v0 = m*cos (wt-pi*2/3); % generació de la ona sinusoidal v
u_w0 = m*cos (wt+pi*2/3); % generació de la ona sinusoidal w

% senyal PWM i fase dels voltatges
% quan el sinus es mes gran que el triangle dona u
u_u1 = (u_u0>tr)-0.5;
u_v1 = (u_v0>tr)-0.5;
u_w1 = (u_w0>tr)-0.5;

% intensitats
i_u0 = cumsum(u_u1); i_u = i_u0 - mean(i_u0);
i_v0 = cumsum(u_v1); i_v = i_v0 - mean(i_v0);
i_w0 = cumsum(u_w1); i_w = i_w0 - mean(i_w0);

%-----dibuixar triangle, referencia i senyals PWM
fg =fg+1;
figure(fg); clf;
subplot(4,1,1);
plot (wt, tr, 'k'); hold on;
plot (wt, u_u0, 'r');
plot (wt, u_v0, 'g');
plot (wt, u_w0, 'b');
axis ([0, wt(end), -1.1, 1.1]);
ylabel ('duty cycle');
titol('Triangle i voltatge de referencia');

% Senyals PWM i voltatges
subplot(4,1,2);
plot(wt, u_u1, 'r'); axis ([0, wt(end), -1.1, 1.1]);
ylabel('u');
subplot(4,1,3);
plot(wt, u_v1, 'g'); axis ([0, wt(end), -1.1, 1.1]);

```

```

ylabel('v');
subplot(4,1,4);
plot(wt, u_w1, 'b'); axis ([0, wt(end), -1.1, 1.1]);
ylabel('w');

% corrents
fg = fg+1;
figure (fg); clf;
hold on
titol('Corrents de fase');
plot(wt, i_u, 'r'); plot(wt, i_v, 'g'); plot(wt, i_w, 'b');
grid on

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%                               PWM - PONT COMPLERT DE TRES NIVELLS                               %
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% inici
clear;

% senyal triangle
m = 0.9; % maxim voltatge
n = 20; % numero de punts dins una rampa
fg = 0; % numero de figures
trn = [(1:-1/n:-1)]; % vector de punts amb increments negatius de -0.05
trp = [(-1:+1/n:1)]; % vector de punts amb increments positius de +0.05
tr0 = [trn,trp]; % senyal triangle
tr = tr0; % senyal triangle

% duplicació d'un senyal triangle
tr = [tr, tr, tr]; % 3 PWM per cicle
tr =[tr, tr, tr];% 9 PWM per cicle
tr =[tr, tr, tr]; % 27 PWM per cicle

% senyal sinoidal
f = (1:(length(tr)))/length(tr); % Determina la frecuencia de la ona
wt = 2*pi*f; % velocitat angular
u_u0 = m*cos (wt); % generació de la ona sinusoidal u
u_v0 = m*cos (wt-pi*2/3); % generació de la ona sinusoidal v
u_w0 = m*cos (wt+pi*2/3); % generació de la ona sinusoidal w

% senyal PWM i fase dels voltatges
% quan el sinus es mes gran que el triangle dona u
% generem el vector i, format per a nombre de valors de PWM
for i=1:length(tr)
u_ul(i)=0;
u_vl(i)=0;
u_wl(i)=0;
end

% Determinar part positiva i part negativa de la generació de PWM
for i=1:length(tr)
valor = u_u0(i);
if (u_u0(i) > 0) & (u_u0(i)>tr(i)) u_ul(i)=1;
elseif (u_u0(i) < 0) & (u_u0(i)>tr(i)) u_ul(i)=-1;
end

```



```

end

for i=1:length(tr)
    valor = u_v0(i);
    if (u_v0(i) > 0) & (u_v0(i)>tr(i)) u_v1(i)=1;
    elseif (u_v0(i) < 0) & (u_v0(i)>tr(i)) u_v1(i)=-1;
    end
end

for i=1:length(tr)
    valor = u_w0(i);
    if (u_w0(i) > 0) & (u_w0(i)>tr(i)) u_w1(i)=1;
    elseif (u_w0(i) < 0) & (u_w0(i)>tr(i)) u_w1(i)=-1;
    end
end

% Determinem la forma d'ona dels corrents de fase
for i=2:length(tr)
    i_u0(1)=0;
    if (u_u0(i) > 0 & u_ul(i) == 0) i_u0(i)=i_u0(i-1)-1;
    elseif (u_u0(i)>0) i_u0(i)= i_u0(i-1)+1;
    end

    if (u_u0(i) < 0 & u_ul(i) == 0) i_u0(i)=i_u0(i-1)-1;
    elseif (u_u0(i)<0) i_u0(i)= i_u0(i-1)+1;
    end
end

i_u=i_u0-mean(i_u0);

for i=2:length(tr)
    i_v0(1)=0;
    if (u_v0(i) > 0 & u_v1(i) == 0) i_v0(i)=i_v0(i-1)-1;
    elseif (u_v0(i)>0) i_v0(i)=i_v0(i-1)+1;
    end

    if (u_v0(i) < 0 & u_v1(i) == 0) i_v0(i)=i_v0(i-1)-1;
    elseif (u_v0(i)<0) i_v0(i)=i_v0(i-1)+1;
    end
end

i_v=i_v0-mean(i_v0);

for i=2:length(tr)
    i_w0(1)=0;
    if (u_w0(i) > 0 & u_w1(i) == 0) i_w0(i)=i_w0(i-1)-1;
    elseif (u_w0(i)>0) i_w0(i)= i_w0(i-1)+1;
    end

    if (u_w0(i) < 0 & u_w1(i) == 0) i_w0(i)=i_w0(i-1)-1;
    elseif (u_w0(i)<0) i_w0(i)= i_w0(i-1)+1;
    end
end

i_w=i_w0-mean(i_w0);

%-----dibuixar triangle, referencia i senyals PWM

```

```
fg = fg+1;
figure(fg); clf;
subplot(4,1,1);
plot (wt, tr, 'k'); hold on;
plot (wt, u_u0, 'r');
plot (wt, u_v0, 'g');
plot (wt, u_w0, 'b');
axis ([0, wt(end), -1.1, 1.1]);
ylabel ('duty cycle');
titol('Triangle i voltatge de referencia');

% Senyals PWM i voltatges
subplot(4,1,2);
plot(wt, u_u1, 'r'); axis ([0, wt(end), -1.1, 1.1]);
ylabel('u');
subplot(4,1,3);
plot(wt, u_v1, 'g'); axis ([0, wt(end), -1.1, 1.1]);
ylabel('v');
subplot(4,1,4);
plot(wt, u_w1, 'b'); axis ([0, wt(end), -1.1, 1.1]);
ylabel('w');

% corrents

fg = fg+1;
figure (fg);
clf;
hold on
titol('Corrents de fase');
plot(wt, i_u, 'r'); plot(wt, i_v, 'g'); plot(wt, i_w, 'b');
grid on
```

## B CODI DE LA IMPLEMENTACIÓ DE L'INVERSOR DC/AC AMB L'ENTORN DE PROGRAMACIÓ QUARTUS II

```

-----COMPTADOR UP & DOWN-----

--Aquest bloc compta de 0 fins a 50, per així poder determinar la
--frecuència intrudida per l'usuari.
library ieee;
    use ieee.std_logic_1164.all;
    use ieee.std_logic_unsigned.all;

--Es declara la entitat del UP & DOWN, formada per 2 bits d'entrada i
--un bus de sortida.
entity UpDown is
    port (Up          : in bit;
          Down        : in bit;
          sortidal    : out integer range 0 to 50:=0);
end entity;

--Es declara l'arquitectura interna del UP & DOWN
architecture arch1 of UpDown is
--Declarem els senyals interns que hi ha dins
--l'arquitectura, de quin tipus son i quin rang tenen
    signal comptador1 : integer range 0 to 200:=0;
    signal comptador2 : integer range 0 to 200:=0;
    signal valor       : integer range 0 to 50:=0;
    signal valorMax    : natural := 50;
    signal valorMin    : natural := 0;

begin
    process (Up,Down)
    begin
        --Si llegim un canvi en el bit d'entrada UP i
        --aquest canvi és un '1' lògic, aleshores
        --incrementem el valor del comptador

        if (Up' event and Up = '1') then
            comptador1 <= valor + 1;
        end if;

        if (Down' event and Down = '1') then
            comptador2 <= comptador2 + 1;
        end if;

        --Determinem el valor final amb la resta dels dos comptadors
        valor <= comptador1 - comptador2;

        --Acotem el valor màxim i el valor mínim del bus de sortida
        if (valor < valorMin) then
            valor <= valorMin;
        elsif (valor > valorMax) then
            valor <= valorMax;
        end if;

        sortidal <= valor;

    end process;
end architecture;

```

```

-----DIVISOR DE FREQUÈNCIES-----

library ieee;
    use ieee.std_logic_1164.all;

-- Declaració d'entrades i sortides del bloc
entity DivisorFrecuencia is
    port( clk50M : in std_logic;
          entrada : in integer range 0 to 50:=0;
          Fre_50Hz : out std_logic;
          Fre_5kHz : out std_logic;
          Fre_9kHz : out std_logic);
end DivisorFrecuencia;

-- Declaració de l'arquitectura interna del divisor de freqüències
architecture arch of DivisorFrecuencia is

    -- determinem el rang dels comptadors i els inicialitzem a zero
    signal valor1,valor2 : integer range 0 to 50000000:=0;
    signal comptador50Hz : integer range 0 to 50000000:=0;
    signal valor3,valor4 : integer range 0 to 50000000:=0;
    signal comptador5kHz : integer range 0 to 50000000:=0;
    signal valor5,valor6: integer range 0 to 50000000:=0;
    signal comptador9kHz : integer range 0 to 50000000:=0;
    signal valor50Hz,valor5kHz,valor9kHz : std_logic;

begin
    process (clk50M,entrada)
    begin
        if (entrada > 0) then
            -- passem de una freqüència de 50MHz a una de 50Hz
            valor1 <= 50000000/entrada;
            valor2 <= valor1/2;
            if (rising_edge (clk50M)) then comptador50Hz<=comptador50Hz+1;
                if (comptador50Hz = valor1) then comptador50Hz <= 0;
                    end if;
            end if;
            if (clk50M' event and clk50M = '0') then
                if (comptador50Hz < valor2) then valor50Hz <= '1';
                    else valor50Hz <='0';
                end if;
            end if;

            -- passem de una freqüència de 50MHz a una de 5kHz
            valor3 <= 50000000/(entrada*60);
            valor4 <= valor3/2;
            if (rising_edge (clk50M)) then comptador5kHz<=comptador5kHz+1;
                if (comptador5kHz = valor3) then comptador5kHz <= 0;
                    end if;
            end if;
            if (clk50M' event and clk50M = '0') then
                if (comptador5kHz < valor4) then valor5kHz <= '1';
                    else valor5kHz <='0';
                end if;
            end if;

            -- passem de una freqüència de 50MHz a una de 9kHz
            valor5 <= 50000000/(entrada*360);
            valor6 <= valor5/2;
            if (rising_edge (clk50M)) then comptador9kHz<=comptador9kHz+1;

```

```

        if (comptador9kHz = valor5) then comptador9kHz <= 0;
        end if;
    end if;
    if (clk50M' event and clk50M = '0') then
        if (comptador9kHz < valor6) then valor9kHz <= '1';
        else valor9kHz <='0';
        end if;
    end if;
end if;

Fre_50Hz <= valor50Hz;
Fre_5kHz <= valor5kHz;
Fre_9kHz <= valor9kHz;

end process;
end architecture;

```

```

-----
-----MAQUINA D'ESTATS PWM-----
-----

```

```

-----COMPTADOR-----

```

```

library ieee;
    use ieee.std_logic_1164.all;
    use ieee.std_logic_unsigned.all;
--Declaració de les entrades i sortides del bloc
entity Comptador_F1 is
    port (clk      : in std_logic;
          etapa   : out integer range 0 to 9:=0;
          estat   : out integer range 0 to 10:=0);
end entity;
--Declaració de les variables internes del bloc
architecture arch1 of Comptador_F1 is
    signal comptador4 : integer range 0 to 10:=0;
    signal comptador5 : integer range 0 to 9:=0;

begin
    process (clk)
    begin
        -- cada flanc de pujada incrementem el valor del comptador
        if (rising_edge (clk)) then
            comptador4 <= comptador4 +1;

            if (comptador4 = 10) then
                comptador4 <= 0;
                comptador5 <= comptador5 + 1;
            end if;
            if (comptador5 = 9)then
                comptador5 <= 0;
            end if;
        end if;
        estat <= comptador4;
        etapa <= comptador5;

    end process;
end architecture;

```

```

-----COMPTADOR desfas 120°-----
library ieee;
    use ieee.std_logic_1164.all;
    use ieee.std_logic_unsigned.all;
--Declaració de les entrades i sortides del bloc
entity Comptador_F2_120 is
    port (clk      : in std_logic;
          etapa   : out integer range 0 to 9:=0;
          estat   : out integer range 0 to 10:=0);
end entity;
--Declaració de les variables internes del bloc
architecture arch1 of Comptador_F2_120 is
    signal comptador4 : integer range 0 to 10:=0;
    signal comptador5 : integer range 0 to 9:=0;
    signal comptafor6 : integer range 0 to 32:=0;

begin
    process (clk)
    begin
        -- cada flanc de pujada incrementem el valor del comptador
        if (rising_edge(clk) and comptafor6 < 32)then
            comptafor6 <= comptafor6 +1;
        end if;

        if (comptafor6 = 32)then
            if (rising_edge (clk)) then
                comptador4 <= comptador4 +1;

                if (comptador4 = 10) then
                    comptador4 <= 0;
                    comptador5 <= comptador5 + 1;
                end if;
                if (comptador5 = 9)then
                    comptador5 <= 0;
                end if;
            end if;
        end if;
        estat <= comptador4;
        etapa <= comptador5;

    end process;
end architecture;

```

```

-----COMPTADOR desfas 240°-----
library ieee;
    use ieee.std_logic_1164.all;
    use ieee.std_logic_unsigned.all;
--Declaració de les entrades i sortides del bloc
entity Comptador_F3_240 is
    port (clk      : in std_logic;
          etapa   : out integer range 0 to 9:=0;
          estat   : out integer range 0 to 10:=0);
end entity;
--Declaració de les variables internes del bloc
architecture arch1 of Comptador_F3_240 is
    signal comptador4 : integer range 0 to 10:=0;
    signal comptador5 : integer range 0 to 9:=0;
    signal comptafor6 : integer range 0 to 65:=0;

begin

```

```

process (clk)
begin
-- cada flanc de pujada incrementem el valor del comptador
if (rising_edge(clk) and comptafor6 < 65)then
    comptafor6 <= comptafor6 +1;
end if;

if (comptafor6 = 65)then
    if (rising_edge (clk)) then
        comptador4 <= comptador4 +1;

        if (comptador4 = 10) then
            comptador4 <= 0;
            comptador5 <= comptador5 + 1;
        end if;
        if (comptador5 = 9)then
            comptador5 <= 0;
        end if;
    end if;
end if;
estat <= comptador4;
etapa <= comptador5;

end process;
end architecture;

-----SENYALS DE SORTIDA PWM-----

library ieee;
use ieee.std_logic_1164.all;
use ieee.std_logic_unsigned.all;

entity PWM is
port (etapa : in integer range 0 to 9:=0;
      Latx3Bits : in integer range 0 to 11:=0;
      Sortida : out bit;
      NotSortida : out bit);
end entity;

architecture arch1 of PWM is
begin
process (etapa,Latx3Bits)
begin
-- GENERACIÓ DE PWM PER A L'ETAPA 0
if (etapa = 0 ) then
    if (Latx3Bits = 5 ) then
        Sortida <='1'; NotSortida <='0';
    else Sortida <='1'; NotSortida <='1';
    end if;
end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 1,L'ETAPA 8
if (etapa = 1 or etapa = 8) then
    if (Latx3Bits = 4 or Latx3Bits = 5 or Latx3Bits =
6) then
        Sortida <='1'; NotSortida <='0';
    else Sortida <='1'; NotSortida <='1';
    end if;
end if;
end process;
end architecture;

```

```

-- GENERACIÓ DE PWM PER A L'ETAPA 2 i L'ETAPA 7
if (etapa = 2 or etapa = 7) then
    if (Latx3Bits = 0 or Latx3Bits = 1 or Latx3Bits = 2
or
        Latx3Bits = 8 or Latx3Bits = 9 or
        Latx3Bits = 10 or Latx3Bits = 11) then
        Sortida <='0'; NotSortida <='1';
        else Sortida <='1'; NotSortida <='0';
        end if;
    end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 3 i L'ETAPA 6
if (etapa = 3 or etapa = 6) then
    if (Latx3Bits = 0 or Latx3Bits = 1 or Latx3Bits = 2
or
        Latx3Bits = 9 or Latx3Bits = 10 or Latx3Bits = 11)
then
        Sortida <='0'; NotSortida <='1';
        else Sortida <='1'; NotSortida <='0';
        end if;
    end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 2 i L'ETAPA 7
if (etapa = 4 or etapa = 5) then
    if (Latx3Bits = 0 or Latx3Bits = 1 or
        Latx3Bits = 10 or Latx3Bits = 11) then
        Sortida <='0'; NotSortida <='1';
        else Sortida <='1'; NotSortida <='0';
        end if;
    end if;

    end process;
end architecture;

```

```

-----RETARD-----
library ieee;
    use ieee.std_logic_1164.all;
    use ieee.std_logic_unsigned.all;

entity Retard is
    port (clk_50MHz      : in std_logic;
          entrada       : in bit;
          sortida       : out bit);
end entity;

architecture arch1 of Retard is
    signal counter : integer range 0 to 14:=0;
begin
    process (clk_50MHz,entrada)
    begin
        -- cada flanc de pujada incrementem el valor del comptador
        if (rising_edge (clk_50MHz)) then
            counter <= counter +1;
            if (counter = 14) then
                sortida <= entrada;
            end if;
        end if;
    end process;
end architecture;

```



```

-----
-----MAQUINA D'ESTATS VECTORIAL-----
-----

-----COMPTADOR VECTORIAL-----
library ieee;
    use ieee.std_logic_1164.all;
    use ieee.std_logic_unsigned.all;

entity Comptador_PWM_Vectorial is
    port (clk9kHz      : in std_logic;
          estat       : out integer range 0 to 5:=0;
          sector      : out integer range 0 to 30:=0);
end entity;

architecture arch1 of Comptador_PWM_Vectorial is
    signal comptador1 : integer range 0 to 30:=0;
    signal comptador2 : integer range 0 to 5:=0;
begin
    process (clk9kHz)
    begin
        -- cada flanc de pujada incrementem el valor del comptador
        if (rising_edge (clk9kHz)) then
            comptador1 <= comptador1 +1;
            if (comptador1 = 30) then
                comptador1 <= 0;
                comptador2 <= comptador2 + 1;
            end if;
            if (comptador2 = 5) then
                comptador2 <= 0;
            end if;
        end if;
        estat <= comptador1;
        sector <= comptador2;
    end process;
end architecture;

-----SORTIDES PWM VECTORIAL-----

library ieee;
    use ieee.std_logic_1164.all;
    use ieee.std_logic_unsigned.all;

entity PWM_VECTORIAL is
    port (etapa : in integer range 0 to 5:=0;
          entrada_Latx5Bits : in integer range 0 to 30:=0;
          branca_A,NotBranca_A : out bit;
          branca_B,NotBranca_B : out bit;
          branca_C,NotBranca_C : out bit);
end entity;

architecture arch1 of PWM_VECTORIAL is
    signal bit_A,bit_B,bit_C : integer range 0 to 1:=0;

begin
    process (etapa,entrada_Latx5Bits)
    begin
        -- GENERACIÓ DE PWM PER A L'ETAPA 0
    end process;
end architecture;

```

```

if (etapa = 0 ) then
  if (entrada_Latx5Bits < 2 or entrada_Latx5Bits > 27) then
    bit_A <= 0; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 2 and entrada_Latx5Bits < 7) then
      bit_A <= 1; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 7 and entrada_Latx5Bits < 12) then
      bit_A <= 1; bit_B <= 1; bit_C <= 0;
    elsif (entrada_Latx5Bits >= 12 and entrada_Latx5Bits < 17) then
      bit_A <= 1; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 17 and entrada_Latx5Bits < 22) then
      bit_A <= 1; bit_B <= 1; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 22 and entrada_Latx5Bits < 27) then
      bit_A <= 1; bit_B <= 0; bit_C <= 0;
  end if;
end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 1
if (etapa = 1 ) then
  if (entrada_Latx5Bits < 2 or entrada_Latx5Bits > 27) then
    bit_A <= 0; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 2 and entrada_Latx5Bits < 7) then
      bit_A <= 0; bit_B <= 1; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 7 and entrada_Latx5Bits < 12) then
      bit_A <= 1; bit_B <= 1; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 12 and entrada_Latx5Bits < 17) then
      bit_A <= 1; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 17 and entrada_Latx5Bits < 22) then
      bit_A <= 1; bit_B <= 1; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 22 and entrada_Latx5Bits < 27) then
      bit_A <= 0; bit_B <= 1; bit_C <= 0;
  end if;
end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 2
if (etapa = 2 ) then
  if (entrada_Latx5Bits < 2 or entrada_Latx5Bits > 27) then
    bit_A <= 0; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 2 and entrada_Latx5Bits < 7 ) then
      bit_A <= 0; bit_B <= 1; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 7 and entrada_Latx5Bits < 12 ) then
      bit_A <= 0; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 12 and entrada_Latx5Bits < 17) then
      bit_A <= 1; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 17 and entrada_Latx5Bits < 22) then
      bit_A <= 0; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 22 and entrada_Latx5Bits < 27) then
      bit_A <= 0; bit_B <= 1; bit_C <= 0;
  end if;
end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 3
if (etapa = 3 ) then
  if (entrada_Latx5Bits < 2 or entrada_Latx5Bits > 27) then
    bit_A <= 0; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 2 and entrada_Latx5Bits < 7 ) then
      bit_A <= 0; bit_B <= 0; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 7 and entrada_Latx5Bits < 12) then
      bit_A <= 0; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 12 and entrada_Latx5Bits < 17) then
      bit_A <= 1; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 17 and entrada_Latx5Bits < 22) then

```

```

        bit_A <= 0; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 22 and entrada_Latx5Bits < 27) then
        bit_A <= 0; bit_B <= 0; bit_C <= 1;
    end if;
end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 4
if (etapa = 4 ) then
    if (entrada_Latx5Bits < 2 or entrada_Latx5Bits > 27) then
        bit_A <= 0; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 2 and entrada_Latx5Bits < 7) then
        bit_A <= 0; bit_B <= 0; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 7 and entrada_Latx5Bits < 12) then
        bit_A <= 1; bit_B <= 0; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 12 and entrada_Latx5Bits < 17) then
        bit_A <= 1; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 17 and entrada_Latx5Bits < 22) then
        bit_A <= 1; bit_B <= 0; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 22 and entrada_Latx5Bits < 27) then
        bit_A <= 0; bit_B <= 0; bit_C <= 1;
    end if;
end if;

-- GENERACIÓ DE PWM PER A L'ETAPA 5
if (etapa = 5 ) then
    if (entrada_Latx5Bits < 2 or entrada_Latx5Bits > 27) then
        bit_A <= 0; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 2 and entrada_Latx5Bits < 7) then
        bit_A <= 1; bit_B <= 0; bit_C <= 0;
    elsif(entrada_Latx5Bits >= 7 and entrada_Latx5Bits < 12) then
        bit_A <= 1; bit_B <= 0; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 12 and entrada_Latx5Bits < 17) then
        bit_A <= 1; bit_B <= 1; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 17 and entrada_Latx5Bits < 22) then
        bit_A <= 1; bit_B <= 0; bit_C <= 1;
    elsif(entrada_Latx5Bits >= 22 and entrada_Latx5Bits < 27) then
        bit_A <= 1; bit_B <= 0; bit_C <= 0;
    end if;
end if;

-- Definim els valors de sortida de les diferents branques
if (bit_A = 0) then branca_A <= '0';NotBranca_A <= '1';
    else branca_A <='1';NotBranca_A <= '0';
end if;

if (bit_B = 0) then branca_B <= '0';NotBranca_B <= '1';
    else branca_B <='1';NotBranca_B <= '0';
end if;

if (bit_C = 0) then branca_C <= '0';NotBranca_C <= '1';
    else branca_C <='1';NotBranca_C <= '0';
end if;

end process;
end architecture;

```